



Universidad
Carlos III de Madrid

Departamento de Teoría de la Señal y Comunicaciones

PROYECTO FIN DE CARRERA

CONTRIBUCIONES AL
DESARROLLO DE
CONVERTIDORES DE
IMPEDANCIA NEGATIVA EN
FRECUENCIAS DE UHF

Autor: Eva Moreno Sanz

Tutores: Daniel Segovia Vargas
Eduardo Ugarte Muñoz

Leganés, noviembre de 2011

Título: Contribuciones al desarrollo de convertidores de impedancia negativa en frecuencias de UHF

Autor: Eva Moreno Sanz

Director: Daniel Segovia Vargas

EL TRIBUNAL

Presidente: Javier Herraíz Martínez

Vocal: Vicente González posadas

Secretario: Javier Montero de Paz

Realizado el acto de defensa y lectura del Proyecto Fin de Carrera el día 25 de noviembre de 2011 en Leganés, en la Escuela Politécnica Superior de la Universidad Carlos III de Madrid, acuerda otorgarle la CALIFICACIÓN de

VOCAL

SECRETARIO

PRESIDENTE

Agradecimientos

A mi familia, padres y hermano. Sin vosotros nunca hubiera llegado hasta aquí. Gracias por la educación y los valores que me habéis inculcado y que sin ellos no estaría ahora donde estoy.

Mención especial para ti, mamá, la más especial, por el apoyo, ánimo y siempre comprensión que me demuestras día a día a pesar de tus particulares circunstancias. Muchas Gracias.

A ti, papá, por quererme y ayudarme a tu manera e intentar siempre darme lo mejor a pesar de las dificultades. Gracias.

A mi hermano Víctor, ya que a pesar de lo diferentes que somos, siempre me has tendido (y me tiendes) la mano casi incondicionalmente y siempre has intentado entenderme. Ya no quedan chicos como tú, tengo un tesoro de hermano. Gracias.

A mis tutores, Daniel Segovia Vargas y Eduardo Ugarte Muñoz, muchas gracias por todo lo que me habéis enseñado con paciencia, por haber conseguido que dé lo mejor de mí y por el apoyo y confianza que siempre me habéis manifestado.

A mis amigas de siempre, Laura, Elena y Tamara, por estar ahí siempre, especialmente cuando las cosas no me han ido tan bien. Gracias por ver en mí las cosas que mucha gente no ha querido y/o podido ver y brindarme tan buenos momentos. Espero que sigáis ahí por muchos años.

Por último, quiero agradecerte, Alberto, todo lo que durante estos cinco años has hecho por mí, aunque creas a veces que no lo valoro, no es en absoluto así. Gracias también por estar en esos momentos de la vida en los que uno quiere que la Tierra le trague, en mis frecuentes momentos de agobios y, en definitiva, siempre. No se puede expresar con palabras todo lo que para mí significas y significarás siempre. Muchas gracias.

Resumen

En este Proyecto Fin de Carrera se ponen de manifiesto las implicaciones que hoy en día puede suponer el uso de los llamados *metamateriales*, que se presentan como una nueva opción tecnológica que ofrece ventajas y nuevas perspectivas y que, a su vez, tiene limitaciones intrínsecas que se han intentado superar en este trabajo.

En los últimos tiempos, las comunicaciones inalámbricas han experimentado un enorme crecimiento, con lo que existe una gran demanda tanto de terminales de usuario como de puntos de acceso a la red con más prestaciones y, si es posible, que funcionen para varios servicios y para todos los estándares/bandas de funcionamiento existentes.

Los denominados *metamateriales* han ayudado a la consecución de los anteriores objetivos, por lo que merecen ser tratados en un trabajo de esta envergadura. Sin embargo, tienen limitaciones inherentes a los mismos como puede ser el pequeño ancho de banda que tienen asociado.

Para tratar de sobrepasar estas limitaciones, en el presente trabajo se propone la utilización de formas de Non-Foster, realizables a través de circuitos activos, denominadas, NICs, para el desarrollo, simulación y fabricación de circuitos sin las restricciones de ancho de banda mencionadas anteriormente.

Palabras clave: metamateriales, celdas activas, redes de Non-Foster, conversores de impedancia negativa (NICs).

Abstract

In this Master Thesis highlights implications of so-called metamaterials, which are presented as a new technological option that offers advantages and new perspectives, which, in turn, has inherent limitations that have been tried to overcome in this work.

In recent times, wireless communications have experienced a huge growth, So there is a demanding situation such as user terminals like access points to the network with more benefits and, if possible, working for several services and for existing standards/bands that are currently in the network market.

Here it is where the advantages mentioned at the beginning are highlighted, as the so-called metamaterials have helped for the achievement of the previous objectives, so it deserves to be treated in a project of this magnitude. However, they have inherent limitations such as the small bandwidth which have associated.

In an attempt to exceed these limitations, in the present assignment the use of Non-Foster forms are proposed, achievable through active circuits, the so-called, NICs, for the development, simulation and manufacture of circuits without the bandwidth restrictions mentioned above.

Keywords: metamaterials, active cells, Non-Foster matching techniques, negative impedance converters (NICs).

Índice general

1. INTRODUCCIÓN Y OBJETIVOS	1
1.1 Introducción	1
1.2 Objetivos	2
1.3 Fases del desarrollo	2
1.4 Medios empleados.....	3
1.5 Estructura de la memoria	3
2. INTRODUCCIÓN A LOS METAMATERIALES	5
2.1 Introducción	5
2.2 Definición de metamaterial	6
2.3 Propiedades de los metamateriales LH	8
2.3.1 Velocidad de grupo y velocidad de fase en medios LH.....	8
2.3.2 Efecto Doppler	11
2.3.3 Ley de Snell invertida	12
2.4 Teoría de líneas de transmisión para metamateriales.....	13
2.4.1 Líneas de transmisión homogéneas ideales RH y LH.....	14
2.4.2 Líneas de transmisión homogéneas ideales CRLH.....	18
2.5 Limitaciones de los metamateriales	22
2.5.1 Introducción	22
2.5.2 Limitaciones intrínsecas.....	22
2.6 Conclusiones	25
3. REDES DE NON-FOSTER.....	28
3.1 Introducción	28
3.2 Definición de "red de Non-Foster".....	29
3.3 Formas de sobrepasar las limitaciones de los metamateriales	35
3.4 Aplicaciones	39
3.4.1 Introducción	39
3.4.2 Aplicación en antenas	39
3.4.3Nuevas líneas de transmisión	45
3.4.4Cloaking	48
3.4.5 Aplicación en diodo varactor	52
3.5 Cómo conseguir redes de Non-Foster: NICs	55

3.5.1 Introducción	55
3.5.2 Definición de NIC	55
3.5.3 Topologías de NICs.....	58
3.5.4 Problemas de estabilidad de los NICs	64
3.6 Conclusiones	67
4. TOPOLOGÍAS DE NICs EMPLEADAS	70
4.1 Introducción	70
4.2 NICs con tecnología BJT	71
4.2.1 Estudio previo	71
4.2.2 Simulaciones	74
4.3 NICs con tecnología FET	119
4.3.1 Estudio previo	119
4.3.2 Simulaciones	122
4.4 Conclusiones	151
5. RESULTADOS EXPERIMENTALES Y DIFICULTADES OBTENIDAS	153
5.1 Introducción	153
5.2 NICs a fabricar	154
5.3 Medidas	175
5.4 Problemas: estabilidad	190
5.5 Conclusiones	192
6. CONCLUSIONES Y FUTURAS LÍNEAS DE TRABAJO	194
6.1 Conclusiones	194
6.2 Aportaciones	196
6.3 Líneas futuras de trabajo	197
7. GLOSARIO	200
8. REFERENCIAS.....	202
9. PRESUPUESTO	206

Índice de figuras

Figura 2.1: Clasificación de los distintos materiales en función de (ϵ , μ).	7
Figura 2.2: Relación E, H y k para un medio LHM (a) y un medio convencional RHM ...	9
Figura 2.3: Efecto Doppler en medio convencional (a) y en medio zurdo (b) [1].	11
Figura 2.4: Refracción de las ondas EM en la superficie de contacto entre dos medios iguales (a) y entre un medio RH y otro LH (b) [1].	13
Figura 2.5: Modelo de una línea de transmisión RH.	14
Figura 2.6: Diagrama de dispersión para una línea de transmisión RH.	15
Figura 2.7: Modelo de una línea de transmisión LH.	16
Figura 2.8: Diagrama de dispersión para una línea LH.	17
Figura 2.9: Modelo de línea de transmisión CRLH.	19
Figura 2.10: Diagrama de dispersión para CRLH general	21
Figura 2.11: Modelos de dispersión para metamateriales pasivos con $\epsilon_r < 1$ o $\mu_r < 1$	24
Figura 3.1: Curva de reactancia según el modelo de Foster con alternancia de polos y ceros [10].	30
Figura 3.2: Inductancia según Foster [10].	31
Figura 3.3: Capacidad según Foster [10]	32
Figura 3.4: Circuito LC paralelo según Foster [10]	32
Figura 3.5: Primera forma canónica de Foster [10]	32
Figura 3.6: Segunda forma canónica de Foster [10]	33
Figura 3.7: Formas para las impedancias de condensador y bobina de Foster y de Non-Foster.	34
Figura 3.8: $\epsilon < 0$ para materiales activos (ancho de banda teórico ∞).	36
Figura 3.9: Resonancia convencional vs Non-Foster de una capacidad positiva [13].	37
Figura 3.10: Equivalente circuital de diferentes metamateriales ENZ. A la izquierda- ENZ pasivo. A la derecha- ENZ activo ($\mathbf{CN} < 0$) [7].	37
Figura 3.11: Equivalente circuital de la capacidad \mathbf{CN} ($\mathbf{CN} < 0$) [7].	38
Figura 3.12: Adaptación de impedancias con modelado de imagen negativa [13].	40
Figura 3.13: Comparación de la eficiencia de potencia de la mejor red pasiva con red de Non-Foster [13]	41
Figura 3.14: Comparación en eficiencia y en ganancia de transmisión para red de Non- ..	41
Figura 3.15: Condensador de impedancia negativa aplicado a monopolo [13]	42
Figura 3.16: Mejora de antena con Non-Foster frente a antena con pérdidas [13]	42

Figura 3.17: Estructura de la antena del artículo [15]	43
Figura 3.18: Lazo ϵ en (a) e su impedancia de entrada en (b) [17]	44
Figura 3.19: Pérdidas de retorno de antena con red de Non-Foster en (a) y red de Non-Foster diseñada en (b) [17]	45
Figura 3.20: Equivalente circuital de diferentes metamateriales ENZ. A la izquierda- ENZ pasivo. A la derecha- ENZ activo ($CN < 0$) [7]	46
Figura 3.21: Nuevo concepto de línea de transmisión independiente de la frecuencia. Línea de transmisión activa con inductancia negativa (arriba) y línea de transmisión activa con capacidad negativa (abajo) [12]	46
Figura 3.22: Celda unitaria ENZ en 2D (arriba) y realización de la celda en tecnología microstrip (abajo) [7], [12]	47
Figura 3.23: Medidas de la celda unitaria ENZ en 2D [12]	47
Figura 3.24: Línea de transmisión de tres celdas unitarias activas ENZ de RF basada en capacidades negativas (arriba). Prototipo experimental (en medio) y medidas (abajo) [12]	48
Figura 3.25: Propagación de una onda EM en un "cloak" [11]	49
Figura 3.26: Diferencia de fase para materiales dispersivos (pasivos) y no dispersivos (activos, Non-Foster) [11]	50
Figura 3.27: Modelo en simulación ADST M para cloak activo	51
Figura 3.28: Características ajustables (C y R) para un diodo varactor DIGM-type 6 x 100 μm de Philips	52
Figura 3.29: Asociación en serie de una capacidad negativa $Cn < 0$ y una capacidad ajustable positiva C [18]	53
Figura 3.30: Asociación en paralelo de una capacidad negativa $Cn < 0$ y una capacidad ajustable positiva C [18]	54
Figura 3.31: Capacidad y resistencia serie de diodo varactor + $C < 0$ en serie [18]	54
Figura 3.32: Conversor de impedancia negativa ($k > 0$) [13]	55
Figura 3.33: NIC ideal en circuito abierto estable (OCS) terminado en una resistencia [13]	56
Figura 3.34: Impedancia de entrada de NIC en circuito abierto estable (OCS) terminado en una resistencia [19]	56
Figura 3.35: NIC ideal en cortocircuito estable (SCS) terminado en una resistencia [13]	57
Figura 3.36: NIC basado en amplificador [13]	58
Figura 3.37: Topologías de NICs basados en transistores [27]	59
Figura 3.38: Esquema de medición del parámetro S_{11} de artículo [27]	60
Figura 3.39: Resultados de medición del parámetro S_{11} de artículo [27]	60
Figura 3.40: Modelo de transconductancia para transistores BJT y FET [27]	61
Figura 3.41: Circuito de un puerto de Meunier para invertir una resistencia [27]	61
Figura 3.42: Circuito de un puerto de Meunier para invertir una resistencia y resultados obtenidos [27]	62
Figura 3.43: Circuito de Linvill para inversión de capacidad CL [13]	62
Figura 3.44: Prototipo realizado para inversión de capacidad CL [13]	63
Figura 3.45: Circuito para inversión de bobina L [11]	63
Figura 3.46: Circuito para inversión de un condensador [12]	64
Figura 3.47: Prototipo realizado para inversión de un condensador [12]	64
Figura 3.48: Introducción de $C < 0$ en línea de transmisión	65
Figura 3.49: Conexión de capacidad negativa C a V_o [2]	65
Figura 3.50: Comportamiento en estabilidad de $C > 0$ y de $C < 0$	66
Figura 4.1: Topología de NIC con tecnología BJT	71

Figura 4.2: Equivalente en pequeña señal de la figura 4.1	72
Figura 4.3: Esquemático topología 1 con tecnología BJT lineal y $Z_L = R = 30.3 \Omega$	74
Figura 4.4: Transistor del esquemático topología 1 con tecnología BJT	75
Figura 4.5: Parte real de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L = R = 30.3 \Omega$	76
Figura 4.6: Parte imaginaria de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L = R = 30.3 \Omega$	76
Figura 4.7: Esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C$ ($C = 54.9 \text{ pF}$)	78
Figura 4.8: Impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C$ ($C = 54.9 \text{ pF}$)	79
Figura 4.9: Parte real de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C$ ($C = 54.9 \text{ pF}$)	79
Figura 4.10: Parte imaginaria de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C$ ($C = 54.9 \text{ pF}$)	80
Figura 4.11: Parte real de la impedancia de entrada teórica, aproximada y simulada del esquemático topología 1 con tecnología BJT	81
Figura 4.12: Parte imaginaria de la impedancia de entrada teórica del esquemático topología 1 con tecnología BJT	82
Figura 4.13: Variación de $\text{Re}\{Z_{11}\}$ vs gm del esquemático de la figura 4.7	84
Figura 4.14: Variación de $\text{Im}\{Z_{11}\}$ vs gm del esquemático de la figura 4.7	84
Figura 4.15: Variación de $\text{Re}\{Z_{11}\}$ vs Cπ del esquemático de la figura 4.7	85
Figura 4.16: Variación de $\text{Im}\{Z_{11}\}$ vs Cπ del esquemático de la figura 4.7	85
Figura 4.17: Modelo en T para transistor BJT modelo lineal	87
Figura 4.18: Transistor BJT no lineal GP_BFP193	88
Figura 4.19: Transistor BJT no lineal para NICs (transistor + polarización)	88
Figura 4.20: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = R = 15.5 \Omega$	89
Figura 4.21: Parte real de la impedancia de entrada del esquemático de la figura 4.20 ...	90
Figura 4.22: Parte imaginaria de la impedancia de entrada del esquemático de la figura 4.20	90
Figura 4.23: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = 1/j\omega C$ ($C = 50$ pF)	91
Figura 4.24: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = j\omega L$ ($L = 50$ nH)	92
Figura 4.25: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = 1/j\omega C \parallel j\omega L$	92
Figura 4.26: Medida de curvas I-V del transistor GP_BFP193	94
Figura 4.27: Curvas I-V del transistor GP_BFP193	94
Figura 4.28: Nuevo esquemático topología 1 con tecnología BJT no lineal y	95
Figura 4.29: Elementos de medida de I_c y V_{ce} para los transistores de la figura 4.28	95
Figura 4.30: Comparación de los puntos de polarización de los transistores de la figura 4.28 antes de ajuste de V_{cc1}	96
Figura 4.31: Comparación de los puntos de polarización de los transistores de la figura 4.28 después de ajuste de V_{cc1}	96
Figura 4.32: Red de polarización para transistor BFP193	97
Figura 4.33: Polarización para transistor BFP193	97
Figura 4.34: Inductancia negativa ideal con puerto	98
Figura 4.35: Comparación de impedancia de entrada del circuito de la figura 4.28 con la inductancia negativa ideal	99
Figura 4.36: Nuevo esquemático topología 1 con tecnología BJT lineal y	100

Figura 4.37: Comparación de impedancia de entrada del circuito de la figura 4.28 con la inductancia negativa ideal y con circuito de la figura 4.36.....	101
Figura 4.38: Parámetros del transistor BJT lineal.....	102
Figura 4.39: Parámetro β del transistor BJT lineal.....	102
Figura 4.40: Variación del parámetro $A(f)$ del transistor BJT lineal vs f	103
Figura 4.41: Comparación de Z_{11} modelo lineal y no lineal de los transistores BJT	104
Figura 4.42: Z_{11} del circuito de la figura 4.36 con $\beta = \text{cte}$	105
Figura 4.43: Z_{11} del circuito de la figura 4.36 con β dispersiva.....	105
Figura 4.44: Z_{11} del circuito de la figura 4.36 (lineal) con β constante, dispersiva y del circuito de la figura 4.28 (no lineal).....	106
Figura 4.45: Topología 1 de NIC no lineal con nueva polarización.....	107
Figura 4.46: Impedancia de entrada del circuito de la figura 4.45.....	108
Figura 4.47: Detalle de la impedancia de entrada de un circuito tanque LC negada.....	109
Figura 4.48: Nuevo esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C \parallel j\omega L$ ($L=273$ nH y $C=10.9$ pF).....	110
Figura 4.49: Comparación de Z_{11} de topología 1 con tecnología BJT lineal y no lineal ($Z_L = 1/j\omega C \parallel j\omega L$).....	111
Figura 4.50: Circuito tanque LC con L y $C < 0$	111
Figura 4.51: Comparación de Z_{11} de topología 1 con tecnología BJT no lineal ($Z_L = 1/j\omega C \parallel j\omega L$) y tanque LC ideal negativo.....	112
Figura 4.52: Esquemático topología 1 con tecnología BJT orientado a construcción y $Z_L = 1/j\omega C \parallel j\omega L$	113
Figura 4.53: Impedancia de entrada del circuito de la figura 4.52.....	114
Figura 4.54: Esquemático topología 1 con tecnología BJT orientado a construcción y $Z_L = j\omega L$ ($L=47$ nH).....	115
Figura 4.55: Impedancia de entrada del circuito de la figura 4.54.....	116
Figura 4.56: Comparación de los puntos de polarización de los transistores de la figura 4.53 antes de ajuste de V_{cc1} y V_{cc2}	117
Figura 4.57: Comparación de los puntos de polarización de los transistores de la figura 4.54 después de ajuste de V_{cc1} y V_{cc2}	117
Figura 4.58: Topología de NIC con tecnología FET.....	119
Figura 4.59: Equivalente en pequeña señal de la figura 4.58.....	120
Figura 4.60: Esquemático topología 2 con tecnología FET lineal y $Z_L = j\omega L$ ($L=50$ nH).....	122
Figura 4.61: Transistor del esquemático de la figura 4.60.....	123
Figura 4.62: Equivalente circuital del transistor de la figura 4.61.....	123
Figura 4.63: Impedancia de entrada del esquemático topología 2 con tecnología FET lineal y.....	124
Figura 4.64: Parte imaginaria de la impedancia de entrada del esquemático topología 2 con tecnología FET lineal y $Z_L = j\omega L$ ($L=50$ nH).....	124
Figura 4.65: Parte real de la impedancia de entrada del esquemático topología 2 con tecnología FET lineal y $Z_L = j\omega L$ ($L=50$ nH).....	125
Figura 4.66: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60.....	127
Figura 4.67: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60.....	127
Figura 4.68: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60.....	127
Figura 4.69: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60.....	128

Figura 4.70: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60.....	128
Figura 4.71: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60.....	129
Figura 4.72: Variación de $\text{Re}\{Z_{11}\}$ vs C_{gs} del esquemático de la figura 4.60.....	129
Figura 4.73: Variación de $\text{Im}\{Z_{11}\}$ vs C_{gs} del esquemático de la figura 4.60.....	130
Figura 4.74: Variación de $\text{Re}\{Z_{11}\}$ vs gm del esquemático de la figura 4.60.....	130
Figura 4.75: Variación de $\text{Im}\{Z_{11}\}$ vs gm del esquemático de la figura 4.60.....	131
Figura 4.76: Esquemático topología 2 con tecnología FET lineal con parámetros S y ..	132
Figura 4.77: Impedancia de entrada del esquemático topología 2 con tecnología FET lineal con parámetros S y $Z_L=j\omega L$ ($L=20\text{nH}$).....	132
Figura 4.78: $\text{Re}\{Z_{11}\}$ del esquemático topología 2 con tecnología FET lineal con parámetros S y $Z_L=j\omega L$ ($L=20\text{nH}$).....	133
Figura 4.79: $\text{Im}\{Z_{11}\}$ del esquemático topología 2 con tecnología FET lineal con parámetros S y $Z_L=j\omega L$ ($L=20\text{nH}$).....	133
Figura 4.80: Condensador negativo + puerto	134
Figura 4.81: Comparación de $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.76 vs $\text{Re}\{Z_{11}\}$ de condensador negativo ideal	135
Figura 4.82: Comparación de $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.76 vs $\text{Re}\{Z_{11}\}$ de condensador negativo ideal	135
Figura 4.83: Diferentes bloques de parámetros S para transistor FET.....	136
Figura 4.84: Variación de la impedancia de entrada vs diferentes bloques de parámetros S para transistor FET	137
Figura 4.85: Variación de $\text{Re}\{Z_{11}\}$ vs diferentes bloques de parámetros S para transistor FET.....	137
Figura 4.86: Variación de $\text{Im}\{Z_{11}\}$ vs diferentes bloques de parámetros S para transistor FET.....	138
Figura 4.87: Mejor bloque de parámetros S para transistor FET	138
Figura 4.88: Esquemático topología 2 con tecnología FET orientado a construcción y $Z_L=j\omega L$ ($L=20\text{ nH}$) versión1	139
Figura 4.89: Curvas I-V del transistor ATF34143	140
Figura 4.90: Impedancia de entrada del circuito de la figura 4.88.....	141
Figura 4.91: $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.88	141
Figura 4.92: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.88	142
Figura 4.93: Esquemático topología 2 con tecnología FET orientado a construcción y $Z_L=j\omega L$ ($L=20\text{ nH}$) versión 2.....	143
Figura 4.94: Curvas I-V del transistor ATF35143	144
Figura 4.95: Impedancia de entrada del circuito de la figura 4.93.....	145
Figura 4.96: $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.93	146
Figura 4.97: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.93	146
Figura 4.98: Esquemático topología 2 con tecnología FET orientado a construcción y $Z_L=j\omega L$ ($L=50\text{ nH}$)versión 3	147
Figura 4.99: Fuente de corriente para circuito de la figura 4.98	148
Figura 4.100: Impedancia de entrada del circuito de la figura 4.98.....	149
Figura 4.101: $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.98	149
Figura 4.102: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.98	150
Figura 5.1: Prototipo 1: esquemático topología 1 con tecnología BJT orientado a construcción y $Z_L=j\omega L$ ($L=47\text{ nH}$)	155
Figura 5.2: Valores del sustrato para construcción	156

Figura 5.3: NIC 1 con líneas para conexión e inductancia a invertir	156
Figura 5.4: Layout del NIC 1 completo	157
Figura 5.5: Prototipo 2: esquemático topología 2 con tecnología FET orientado a construcción y $ZL=j\omega L$ ($L=47$ nH) versión 2	158
Figura 5.6: NIC 2 con líneas para conexión e inductancia a invertir	159
Figura 5.7: Layout del NIC 2 completo	160
Figura 5.8: $\text{Re}\{Z_{11}\}$ del prototipo 2	161
Figura 5.9: $\text{Im}\{Z_{11}\}$ del prototipo 2	162
Figura 5.10: Prototipo 3: esquemático topología 2 con tecnología FET orientado a construcción $ZL=j\omega L$ ($L=47$ nH) versión 3	163
Figura 5.11: NIC 3 con líneas para conexión e inductancia a invertir	164
Figura 5.12: Layout del NIC 3 completo	165
Figura 5.13: $\text{Re}\{Z_{11}\}$ del prototipo 3	166
Figura 5.14: $\text{Im}\{Z_{11}\}$ del prototipo 3	166
Figura 5.15: Prototipo 4: esquemático topología 1 con tecnología BJT orientado a construcción, con transistores pareados y $ZL=L=47$ nH	167
Figura 5.16: Prototipo 4: esquemático topología 1 con tecnología BJT orientado a construcción, con transistores pareados y $ZL=j\omega L$ ($L=47$ nH) con Microwave	168
Figura 5.17: Impedancia de entrada del prototipo 4	169
Figura 5.18: $\text{Re}\{Z_{11}\}$ y $\text{Im}\{Z_{11}\}$ del prototipo 4	169
Figura 5.19: Comparación Z_{11} del prototipo 4 vs Z_{11} circuito lineal.....	170
Figura 5.20: Medida de curvas I-V del transistor del BFM505	171
Figura 5.21: Curvas I-V del transistor del BFM505	171
Figura 5.22: Comparación puntos de polarización transistores BFM505	172
Figura 5.23: NIC 4 con líneas para conexión e inductancia a invertir	173
Figura 5.24: Layout del NIC 4 completo	174
Figura 5.25: Prototipo 1	175
Figura 5.26: Opción de medida 1	176
Figura 5.27: Opción de medida 2	177
Figura 5. 28: Post-procesado medida NIC 1	177
Figura 5.29: Comparación $Z_{11}\{\text{NIC 1} + L_2\}$ vs Post-procesado de medida NIC 1	178
Figura 5.30: Medida con el analizador de espectros para NIC 1	179
Figura 5.31: Prototipo 2	180
Figura 5.32: Esquema de medida NIC 2	181
Figura 5.33: Medida con el analizador de espectros para NIC 2 sin compensar	181
Figura 5.34: Zoom medida con el analizador de espectros para NIC 2 sin compensar ..	182
Figura 5.35: Medida con el analizador de espectros para NIC 2 compensado	182
Figura 5.36: Prototipo 3	183
Figura 5.37: Medida con el analizador de espectros para NIC 3 sin compensar	184
Figura 5.38: Medida 1 con el analizador de espectros para NIC 3 compensado	185
Figura 5.39: Medida 2 con el analizador de espectros para NIC 3 compensado	185
Figura 5.40: Medida 3 con el analizador de espectros para NIC 3 compensado	186
Figura 5.41: Zoom medida 3 con el analizador de espectros para NIC 3 compensado ..	186
Figura 5.42: Medida 4 con el analizador de espectros para NIC 3 compensado	187
Figura 5.43: Prototipo 4	188
Figura 5.44: Medida 1 con el analizador de espectros para NIC 4	189
Figura 5.45: Zoom medida 1 con el analizador de espectros para NIC 4	189
Figura 9.1: Diagrama de Gantt del proyecto	207
Figura 9.2: Presupuesto del proyecto	208

Capítulo 1

Introducción y objetivos

1.1 Introducción

Este proyecto trata de resaltar las ventajas que tienen los denominados *metamateriales* intentando conseguir formas realizables de los mismos a través de redes de Non-Foster, que se implementan por medio de circuitos activos, NICs (*Negative Impedance Converters*). De esta forma se intenta superar las limitaciones inherentes a este tipo de materiales cuando se modelan de forma pasiva, como puede ser un ancho de banda demasiado pequeño, consiguiendo así el objetivo fundamental de este trabajo.

Para ello se lleva a cabo una primera introducción a los *metamateriales pasivos* y, sobre todo, a las limitaciones que surgen al hablar de ellos, buscando posteriormente soluciones a estos problemas tales como las redes de Non-Foster y los mencionados NICs como forma de hacerlas realizables en el ámbito práctico.

Se estudian las diversas topologías circuitales que existen para tratar con NICs y se trabajan dos de dichas topologías en tecnología BJT y FET, tanto de forma teórica, mediante el análisis de los diferentes equivalentes circuitales en pequeña señal, como en simulación y medida, tras ser construidos, obteniéndose una serie de conclusiones.

A lo largo de los últimos años, un tema clave de investigación en el área del electromagnetismo ha sido el estudio y aplicación de los *metamateriales*. El hecho de conseguir propiedades que no se encuentran en la naturaleza hace que estos materiales no pasen desapercibidos. Por tanto, este tipo de estudios están muy vivos y resultan muy

novedosos y atractivos por el gran abanico de posibilidades que se abre. De ahí también el gran interés por estudiar y entender los *metamateriales* y, sobre todo, por superar sus limitaciones.

Es por todo ello que resulta muy atractivo y tiene especial relevancia en el campo de la radiofrecuencia estudiar la viabilidad en cuanto a la obtención de NICs que superen las limitaciones de los *metamateriales* y, a su vez, conseguirlos con tecnologías convencionales como puedan ser BJT o FET, de forma que obtengamos un buen comportamiento de los mismos en cuanto a estabilidad entre otros aspectos.

En resumen, se trata de que los *metamateriales* funcionen en una banda de frecuencias mucho mayor y para ello se deben obtener circuitos activos (NICs) viables que puedan explotar así la gran potencialidad de estas estructuras. Sin embargo, al trabajar con NICs suelen aparecer problemas de estabilidad que obstaculizan su consecución práctica y que habrá que tener en cuenta.

1.2 Objetivos

El objetivo fundamental de este proyecto es lograr la realización de circuitos activos denominados NICs que por un lado exploten las ventajas de los *metamateriales pasivos* y por otro consigan superar las limitaciones que éstos presentan. En base a ese objetivo principal, se proponen los siguientes objetivos parciales:

- Estudio de los *metamateriales pasivos*: propiedades y, sobre todo, limitaciones que presentan.
- Estudio de alternativas para sobrepasar estas limitaciones: utilizar redes de Non-Foster, que se consiguen a través de los NICs.
- Estudio de dos topologías de NICs en las frecuencias de microondas propuestas con tecnologías BJT y FET.
- Desarrollo de estas topologías hasta obtener buenos resultados.
- Conseguir obtener en alguna de las topologías anteriores circuitos NICs que funcionen correctamente, comprobándose cómo el ancho de banda aumenta significativamente.

1.3 Fases del desarrollo

Las fases de desarrollo son las siguientes:

- Estudio de forma teórica de dos topologías de NICs en las frecuencias de microondas propuestas con tecnologías BJT y FET.

- Diseño de varios circuitos en estas topologías, eligiendo parámetros y polarizaciones.
- Desarrollo en simulación de estas topologías hasta obtener buenos resultados.
- Construcción de varios de los NICs simulados.
- Medida de los NICs construidos.

1.4 Medios empleados

Para llevar a cabo este proyecto se utilizará fundamentalmente un programa:

- Microwave Office de AWR para la simulación de los diferentes circuitos activos en las topologías elegidas.

Para la realización de las medidas de los NICs se usará la instrumentación propia del laboratorio de radiofrecuencia, esencialmente un analizador de redes y de espectros.

1.5 Estructura de la memoria

Para facilitar la lectura de la memoria, se incluye a continuación un breve resumen de cada capítulo.

En el capítulo 2 se llevará a cabo una introducción al mundo de los *metamateriales* (pasivos). Partiendo de su definición, se explicarán sus características y propiedades de forma no muy extensa para poner en contexto y saber de qué se está hablando. Al final de este capítulo se partirán de las propiedades de los *metamateriales* mencionadas y se verá que existen limitaciones intrínsecas a los mismos, ya que al ser estructuras dispersivas esto lleva a tener que trabajar en una banda de frecuencias muy estrecha.

En el capítulo 3 se llevará a cabo una introducción en la que se explicará en qué consisten las Redes de Non-Foster y se introducirán como solución para los problemas apuntados en el capítulo 2. Una vez que ya se sabe la manera de proceder para dejar a un lado los problemas que presentan los *metamateriales pasivos*, se explicarán algunas de las aplicaciones más interesantes que dichas redes presentan y por lo que son motivo de estudio, y se dará la receta de cómo conseguir la realización práctica de dichas redes a través de circuitos activos llamados NICs.

En el capítulo 4 se llevará a cabo el desarrollo de todo el trabajo práctico realizado, presentando los estudios teóricos previos llevados a cabo sobre distintas topologías de NICs con tecnologías BJT y FET, y la simulación de estos circuitos.

En el capítulo 5 se presentarán los resultados obtenidos en el capítulo anterior y las medidas realizadas con su correspondiente análisis, exponiendo los problemas que pudieran surgir.

Capítulo 1: Introducción y objetivos

Para terminar, se expondrán las conclusiones del trabajo y las futuras líneas de investigación, así como el presupuesto que ha sido necesario.

Capítulo 2

Introducción a los metamateriales

2.1 Introducción

En este capítulo se presentan la definición y las principales propiedades de los *metamateriales*, del medio material que los caracteriza y de sus peculiares propiedades, poniendo así al lector en el contexto que define este trabajo y entrando en materia.

A continuación se explica brevemente la teoría de líneas de transmisión para estructuras *metamateriales*, modelándolos como algo pasivo, tanto para líneas RH convencionales como para líneas LH, que presentan más peculiaridades.

Con todo ello se pretende tener una visión global que nos permita, una vez entendido todo esto, introducir las limitaciones intrínsecas que presentan los *metamateriales pasivos* en los últimos apartados de este capítulo.

2.2 Definición de metamaterial

Los denominados *metamateriales* son materiales artificiales con exóticas propiedades que dan lugar a respuestas electromagnéticas no disponibles en la naturaleza y permiten un diseño alternativo que mejora las características de los sistemas de radiación.

Es decir, los *metamateriales* (MTMs) se definen como unas estructuras electromagnéticas homogéneas y artificiales que tienen unas determinadas características que no se encuentran en la naturaleza [1], de donde se extrae directamente el hecho de que son contruidos artificialmente por el ser humano. El conocimiento de dichos conceptos se deben a Víctor Veselago, quien fue el primero en introducir el concepto de *metamaterial* en el año 1969 cuando escribió un artículo en "Soviet Physics Uspekhi" donde propuso por primera vez la posible existencia de los *metamateriales* y sus características [2]. Aunque estos resultados no tuvieron su confirmación definitiva experimentalmente hasta la construcción de los primeros prototipos en año 2000 [3].

Los *metamateriales*, además de ser artificiales, son estructuras homogéneas. Para cumplir la segunda condición, las celdas que conforman la estructura de un *metamaterial* deben tener una longitud mucho menor a la longitud de onda guiada, se suele imponer la condición de que dicha longitud sea menor que un cuarto de esta longitud de onda y, si esto se cumple, la estructura *metamaterial* es homogénea y queda uniformemente determinada por sus parámetros constitutivos.

Los parámetros constitutivos de todo material son la permitividad eléctrica ϵ y la permeabilidad magnética μ , quienes se relacionan con el índice de refracción del medio a través de la siguiente ecuación:

$$n = \pm \sqrt{\epsilon_r * \mu_r} \quad (2.1)$$

Donde ϵ_r es la permitividad relativa del medio ($\epsilon_r = \epsilon / \epsilon_0$) y μ_r es la permeabilidad relativa del medio ($\mu_r = \mu / \mu_0$), siendo ϵ_0 y μ_0 la permitividad y permeabilidad del vacío.

Las cuatro posibles combinaciones para los parámetros (ϵ , μ) definen cuatro regiones de comportamiento en el medio tal y como se muestran en la siguiente figura:

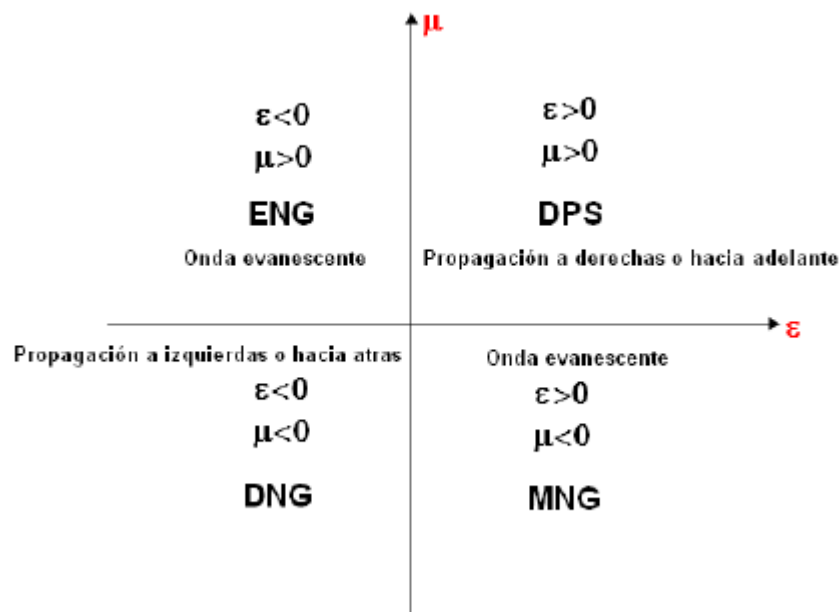


Figura 2.1: Clasificación de los distintos materiales en función de (ϵ, μ).

Como se puede observar en la figura 2.1 se pueden definir a su vez en base a estas cuatro regiones de comportamiento del medio cuatro tipos de materiales, que se muestran a continuación:

- Materiales doblemente positivos (DPS), con $\epsilon, \mu > 0$.
- Materiales con épsilon negativa (ENG), son $\epsilon < 0$ y $\mu > 0$.
- Materiales con mu negativa (MNG), son $\epsilon > 0, \mu < 0$.
- Materiales doblemente negativos (DNG), con $\epsilon < 0$ y $\mu < 0$.

Los materiales ENG, MNG y DPS que se muestran en la figura 2.1 son ya bien conocidos como materiales convencionales, aunque hay diferentes clasificaciones que consideran como convencional sólo a los materiales DPS. Este material DPS posee velocidades de fase y de grupo paralelas e índice de refracción positivo por lo que se les denomina "materiales a derechas" o "righthanded" (RH) y es el único medio de los tres que permite la propagación electromagnética.

Los materiales ENG y MNG corresponden al caso en que uno de los parámetros constitutivos, ϵ o μ , sea negativo. Estos materiales sólo admiten modos evanescentes, imposibilitando la propagación en el medio al tener un índice de refracción y una constante de propagación compleja.

En los materiales DNG, con ϵ y μ simultáneamente negativos, la propagación vuelve a ser posible, teniendo en cuenta que tal comportamiento únicamente se puede dar en estructuras artificiales como son los *metamateriales* definidos anteriormente. A este último tipo de materiales, por oposición a los materiales convencionales, se les denomina "materiales zurdos o a izquierdas" (LHM de sus siglas en inglés LeftHanded Metamaterial). Los materiales LH poseen índice de refracción negativo y se caracterizan

por tener la velocidad de fase y de grupo antiparalelas, lo que posibilita la llamada propagación a izquierdas o hacia atrás, como se verá en el siguiente apartado.

Además un medio LH, a diferencia de un medio RH, es necesariamente dispersivo ya que la constante de propagación (β) no es una función lineal con la frecuencia, esto hace que la velocidad de grupo dependa también de la frecuencia. Sobre estos conceptos se profundizará más en los siguientes apartados.

Por tanto, recapitulando, de los cuatro tipos de materiales descritos, se tratarán en el siguiente apartado las características de los *metamateriales*: materiales LH (DNG).

2.3 Propiedades de los metamateriales LH

En este apartado se describirán brevemente las propiedades físicas fundamentales de los *metamateriales*: índice de refracción negativo, velocidad de grupo y de fase, efecto Doppler inverso y ley de Snell inversa. ([1],[4]). Con esto se podrán obtener conclusiones acerca de la propagación en *metamateriales* realizando un estudio teórico a partir de las ecuaciones de Maxwell (2.2) y de las ecuaciones constitutivas del medio (2.3) al igual que hizo Veselago en [2].

Tal y como se argumentó en el apartado anterior, para obtener un medio zurdo es necesario que tanto la permeabilidad magnética como la permitividad eléctrica sean negativas simultáneamente[2], por lo que serán los materiales DNG los que ocuparán ahora nuestro interés, y se expondrán brevemente a continuación sus características.

2.3.1 Velocidad de grupo y velocidad de fase en medios LH

En el apartado anterior, se mencionó que en medios LH la velocidad de fase y la velocidad de grupo son antiparalelas. Esta propiedad se puede demostrar, tal y como hizo Veselago, a partir de las ecuaciones de Maxwell (2.2) y las relaciones constitutivas (2.3):

$$\vec{\nabla} \times \vec{E} = - \frac{\partial \vec{B}}{\partial t} \quad (2.2)$$

$$\vec{\nabla} \times \vec{H} = - \frac{\partial \vec{D}}{\partial t}$$

$$\vec{B} = \mu \vec{H} \quad (2.3)$$

$$\vec{D} = \epsilon \vec{E}$$

Donde \vec{E} (V/m) es la intensidad de campo eléctrico, \vec{H} (A/m) es la intensidad de campo magnético, \vec{D} (C/m²) es el desplazamiento eléctrico y \vec{B} (W/ m²) es la inducción magnética.

Llegados a este punto, y dado que cualquier onda puede expresarse como una combinación de ondas planas, se puede considerar que se propaga una onda de este tipo, y se particulariza además a un medio sin pérdidas y sin fuentes de campo. En este caso tenemos que las ecuaciones anteriores se reducen a las siguientes, si se sustituyen en las ecuaciones de Maxwell en el dominio frecuencial las expresiones típicas de los campos de una onda plana:

$$\vec{k} \times \vec{E} = \omega \mu \vec{H} \quad (2.4)$$

$$\vec{k} \times \vec{H} = -\omega \epsilon \vec{E} \quad (2.5)$$

Donde \vec{k} es la dirección de propagación.

Se puede observar, a partir de las ecuaciones anteriores, (2.4) y (2.5), cómo para el caso de materiales convencionales DPS donde $\epsilon, \mu > 0$, se tiene la típica tripleta “a derechas”, que cumple la regla de la mano derecha, donde \vec{E} y \vec{H} son ortogonales entre sí, y a su vez ortogonales a la dirección de propagación y al flujo de potencia \vec{S} . Mientras que para el caso de materiales DNG donde $\epsilon, \mu < 0$, se tiene una tripleta “a izquierdas”, de ahí que se denominen medios zurdos o left-handed como puede verse en la figura 2.2.

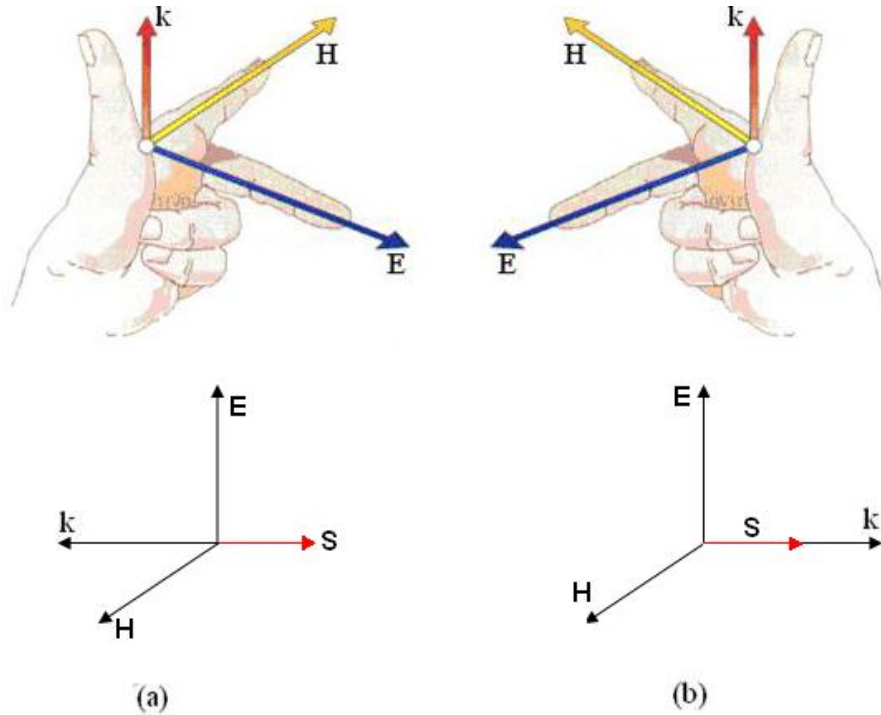


Figura 2.2: Relación E, H y k para un medio LHM (a) y un medio convencional RHM(b).

En cuanto a la energía que transporta la onda, representada a través del vector de Poynting \vec{S} , siempre forma un triplete diestro con \vec{E} y \vec{H} , pero no mantiene la misma dirección y sentido con respecto al vector de propagación, \vec{k} . Es decir, en un medio diestro, RH, \vec{S} y \vec{k} tienen la misma dirección y sentido, mientras que en uno zurdo tienen sentidos opuestos como puede verse también en la anterior figura.

Al ser la frecuencia una magnitud siempre positiva, la velocidad de fase

$$\vec{v}_p = \frac{\omega}{\beta} \cdot \hat{k} \quad (\hat{k} = \frac{\vec{k}}{|\vec{k}|}) \quad (2.6)$$

en un medio LH será siempre opuesta a la velocidad de fase en un medio RH. Además como β es siempre positiva en medios RH, en medios LH será siempre negativa ($v_p < 0$). Sin embargo, la velocidad de grupo tiene la misma dirección que la del flujo de potencia \vec{S} , que no depende de los parámetros constitutivos del medio, sino sólo de \vec{E} y \vec{H} , y si consideramos como dirección positiva la de dicho flujo de potencia se tiene que para medios LH $v_g > 0$.

Por tanto, tal y como se comentaba al principio de este apartado, la velocidad de grupo y la velocidad de fase en un medio LH tienen signos opuestos (antiparalelismo), efecto que se conoce como "backward wave" y viene a significar que mientras la potencia de la señal se aleja de la fuente, los frentes de onda viajarán en sentido contrario, dirigiéndose hacia dicha fuente [1].

Además los materiales LHM presentan unas características peculiares que se producen como consecuencia de la inversión de los signos del par de magnitudes ϵ y μ . Algunas de estas características son la inversión de la ley de Snell y del efecto Doppler o la compensación de fase entre otros. Algunos de ellos se explicarán a continuación en los siguientes apartados de este capítulo.

2.3.2 Efecto Doppler

En este apartado se va a explicar el "efecto Doppler inverso", para ello se ha de considerar una fuente S en movimiento a lo largo de la dirección z y radiando omnidireccionalmente una onda electromagnética de frecuencia angular ω (figura 2.3).

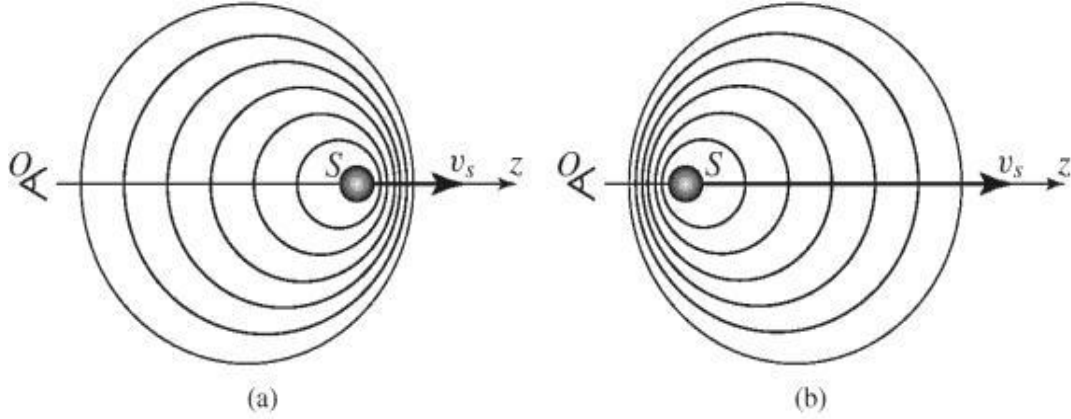


Figura 2.3: Efecto Doppler en medio convencional (a) y en medio zurdo (b) [1].

Tal y como puede verse en la figura, se supone que el observador O está situado en un punto del eje z y que la fuente se mueve hacia valores positivos de z con una velocidad $v_s = z/t$.

Por tanto, la fase vista por el observador será la siguiente:

$$\varphi = \omega t - \beta v t = \omega \left(1 - \frac{\beta}{\omega} v_s\right) t = \omega \left(1 - \frac{v_s}{v_p}\right) t = \omega \left(1 \pm \frac{v_s}{v_p}\right) t \quad (2.7)$$

Donde $v_p = \frac{\omega}{\beta}$

La frecuencia Doppler $\omega_{Doppler}$ es la diferencia entre la frecuencia angular ω de la fuente estática ($v_s = 0$) y el desplazamiento Doppler $\Delta\omega$:

$$\omega_{Doppler} = \omega - \Delta\omega \quad \text{donde} \quad \Delta\omega = \pm \frac{v_s}{v_p} \omega \quad (2.8)$$

Concluyendo, en un medio RH, $\Delta\omega > 0$ y por tanto, la frecuencia medida por el observador será inferior a la emitida por la fuente (figura 2.3 (a)), mientras que si la fuente se moviera hacia el observador, éste mediría un incremento de frecuencia ya que el signo sería el contrario.

Sin embargo, en un medio LH se produce justo el fenómeno contrario: se mide un incremento de frecuencia cuando la fuente se aleja del observador (figura 2.3 (b)), mientras que se produce un decremento de frecuencia cuando la fuente se aproxima al observador.

2.3.3 Ley de Snell invertida

Como ya se ha ido recalando anteriormente, los materiales LH tienen su índice de refracción negativo debido a que sus parámetros constitutivos ϵ y μ son negativos también. Por tanto, debido a esta peculiar característica intrínseca a este tipo de *metamateriales*, se antoja especialmente interesante revisar qué ocurre con la ley de Snell si se trabaja con ellos.

Como es bien sabido, Snell introdujo dos leyes, una llamada de reflexión y la otra de refracción. La primera de ambas establece la relación entre el ángulo incidente y el reflejado, afirmando que ambos son iguales:

$$\theta_i = \theta_r \quad (2.9)$$

Donde θ_i y θ_r son los ángulos incidente y reflejado, formados por la normal a la superficie de separación de ambos medios, y la dirección de propagación de la onda incidente y reflejada respectivamente.

Como puede observarse a partir de la ecuación (2.9), esta primera ley no depende del índice de refracción n , ni, por tanto, de los parámetros constitutivos del material ϵ y μ , por lo que el resultado a dicha ley no sufre variación alguna en el caso de estar considerando materiales LH.

Por otro lado, se tiene que la segunda ley de Snell viene dada por la siguiente relación:

$$n_1 \cdot \sin\theta_i = n_2 \cdot \sin\theta_t \quad (2.10)$$

Donde n_1 y n_2 son los índices de refracción de ambos medios y θ_t es el ángulo de transmisión formado por la normal a la superficie de separación y la dirección de propagación de la onda transmitida del medio n_1 al medio n_2 .

A partir de la ecuación (2.10) se puede observar que si los dos medios son iguales, RH o LH ambos, se produce el fenómeno de refracción convencional, debido a que los dos signos de la expresión (2.1) son iguales. Sin embargo, si se da la situación en la que uno de los medios es RH y otro LH, se obtiene un ángulo de refracción negativo respecto a la normal a la superficie de separación de dichos medios. En este último caso, debido al

peculiar efecto que provoca tener un índice $n < 0$, se produce una refracción invertida como se muestra en la siguiente figura:

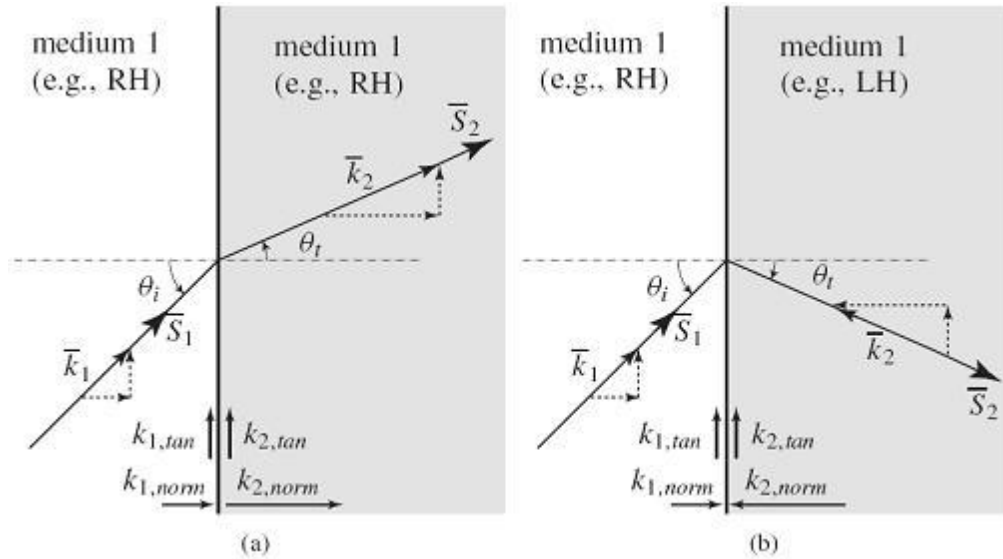


Figura 2.4: Refracción de las ondas EM en la superficie de contacto entre dos medios iguales (a) y entre un medio RH y otro LH (b) [1].

Además de todas las características y fenómenos peculiares e intrínsecos a los *metamateriales* LH ya expuestos, existen otros fenómenos como pueden ser: la compensación de fase, o la inversión en las condiciones de contorno para las componentes normales del campo eléctrico y magnético, también demostrables con las ecuaciones de Maxwell (2.2) y las ecuaciones constitutivas del medio (2.3), fenómenos sobre los que no se va a profundizar más en este trabajo.

2.4 Teoría de líneas de transmisión para metamateriales

En este apartado se va a realizar una breve revisión acerca de la teoría de líneas de transmisión existente en lo que se refiere a la consecución de estructuras *metamateriales* que se modelan, por tanto, como algo pasivo en este apartado. Se buscará adaptar el circuito equivalente clásico de una línea de transmisión (compuesto por bobina serie y condensador paralelo) al de la nueva estructura de transmisión a izquierdas (LH, lefthanded, compuesto por un condensador serie y una bobina paralelo).

2.4.1 Líneas de transmisión homogéneas ideales RH y LH.

Líneas de transmisión homogéneas e ideales RH

Se tratan primero las líneas RH porque son las convencionales, a partir de éstas se tratarán las líneas LH.

Lo que nos interesa es el esquema o equivalente circuital que define a este tipo de líneas. Por tanto, es destacable que el modelo para una línea de transmisión RH homogénea consiste en una inductancia por unidad de longitud L_R (H/m) en serie y un condensador por unidad de longitud C_R (F/m) en paralelo, siempre que consideremos el caso ideal sin pérdidas [5] como puede verse en la siguiente figura:

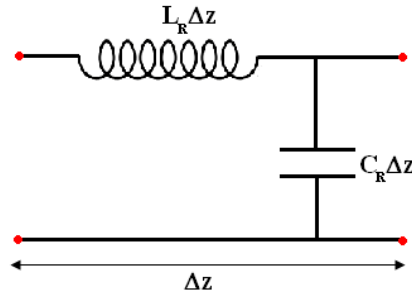


Figura 2.5: Modelo de una línea de transmisión RH.

La constante de propagación y la impedancia característica vienen dadas por las expresiones:

$$\gamma = \alpha + j\beta = \sqrt{Z \cdot Y} \quad (2.11)$$

$$Z_0 = \sqrt{\frac{Z}{Y}} \quad (2.12)$$

Donde Z es la impedancia por unidad de longitud en (Ω/m), e Y la admitancia también por unidad de longitud en (S/m), por lo tanto, sustituyendo Z e Y por su valor, tenemos que la impedancia característica de la línea y la constante de propagación son:

$$Z_0 = \sqrt{\frac{Z}{Y}} = \sqrt{\frac{L_R}{C_R}} \quad (2.13)$$

$$\begin{cases} Z_{RH} = j\omega L_R \\ Y_{RH} = j\omega C_R \end{cases} \rightarrow \gamma_{RH} = j\omega\sqrt{L_R \cdot C_R} \rightarrow \beta_{RH} = \omega\sqrt{L_R \cdot C_R} \quad (2.14)$$

A partir de la ecuación anterior se puede deducir la forma del diagrama de dispersión para este tipo de líneas de transmisión, ya que β presenta un comportamiento lineal con la frecuencia, es decir, no dispersivo como ya se comentó en apartados anteriores, por tanto, tendremos el siguiente diagrama de dispersión:

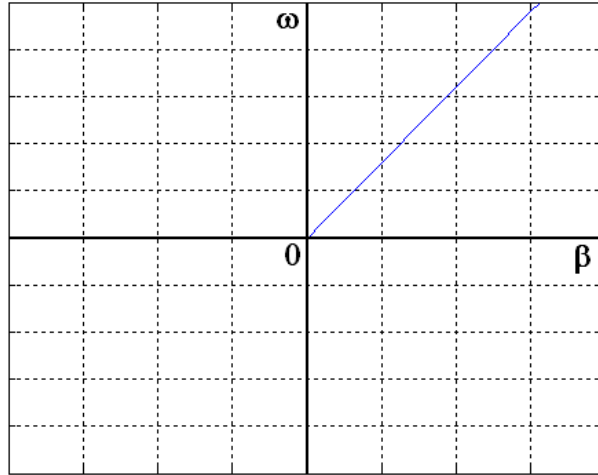


Figura 2.6: Diagrama de dispersión para una línea de transmisión RH.

Donde β (rad/m) es la constante de propagación y ω (rad/s) es la frecuencia angular.

Líneas de transmisión homogéneas e ideales LH

Una vez presentadas las líneas RH convencionales, se pasará ahora a hacer lo propio con las líneas LH que, como se verá, presentan peculiaridades interesantes.

En este caso, se desarrollan estructuras artificiales homogéneas que presenten las características LH en un rango de frecuencias, ya que como se dijo, este tipo de materiales no se encuentran en la naturaleza.

Yendo a lo realmente interesante, cabe destacarse que el modelo de una línea de transmisión LH es dual al del caso RH, y consiste en una capacidad C_L (F·m) en serie y una inductancia L (H·m) en paralelo, como se muestra en la figura 2.7 [1]:

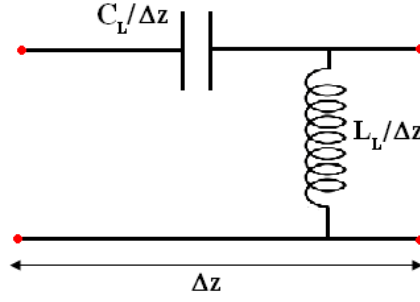


Figura 2.7: Modelo de una línea de transmisión LH.

Para obtener una línea zurda se concatenan una serie de celdas zurdas (figura 2.7). La línea de transmisión resultante se caracteriza por su constante de propagación β (2.15) y su impedancia característica Z_0 (2.16):

$$\beta_{LH}(\omega) = \frac{-1}{\omega \sqrt{L_L \cdot C_L}} \quad (2.15)$$

$$Z_{0,LH} = \sqrt{\frac{L_L}{C_L}} = Z_0 \quad (2.16)$$

Considerando una onda plana propagándose por un medio homogéneo, isótropo y sin pérdidas, la constante de propagación β y la impedancia del medio Z_0 se relacionan con los parámetros constitutivos mediante las expresiones (2.17) y (2.18) respectivamente:

$$\beta = \omega \sqrt{\mu \epsilon} \quad (2.17)$$

$$Z_0 = \eta = \sqrt{\frac{\mu}{\epsilon}} \quad (2.18)$$

Por lo que despejando ϵ y μ de estas expresiones se obtiene que:

$$\begin{cases} \mu = \frac{Y}{j\omega} \\ \epsilon = \frac{Z}{j\omega} \end{cases} \quad (2.19)$$

A partir del resultado que se acaba de obtener y realizando una comparativa entre líneas RH y líneas LH tenemos lo siguiente:

$$\begin{aligned}
 \text{Línea RH} \quad \quad \quad \epsilon_{RH} &= C_R & \mu_{RH} &= L_R \\
 \text{Línea LH} \quad \quad \quad \epsilon_{LH} &= \frac{-1}{\omega^2 L_L} & \mu_{LH} &= \frac{-1}{\omega^2 C_L}
 \end{aligned} \tag{2.20}$$

Para la línea RH los parámetros constitutivos son constantes y positivos, es decir, son los propios de un medio no dispersivo, como era de esperar y ya se había comentado.

Sin embargo para la línea LH, los parámetros constitutivos son siempre negativos (material LH como ya se anticipó en 2.2). Asimismo, no son constantes sino que dependen inversamente de la frecuencia, por lo que son dispersivos.

Con todo lo dicho, se puede concluir que para poder obtener una línea de transmisión LHM, se podrían llegar a utilizar **valores de C y L negativos**, debido a que $\mu < 0$ y $\epsilon < 0$ como se puede ver a partir de las expresiones anteriores. A este concepto se volverá en capítulos siguientes.

En la siguiente figura se representa el diagrama de dispersión correspondiente a una línea zurda ideal. En la que se observa que la constante de fase es siempre negativa, como corresponde a un *metamaterial* ($\beta < 0$) y que, al ser ideal no tiene pérdidas y no hay atenuación ($\alpha = 0$). Además al contrario que ocurría con las líneas RH, la relación de β con ω es claramente no lineal (medio dispersivo), por lo que el comportamiento de un dispositivo LH para diferentes frecuencias será muy distinto, trabajando, pues, en un ancho de banda muy reducido.

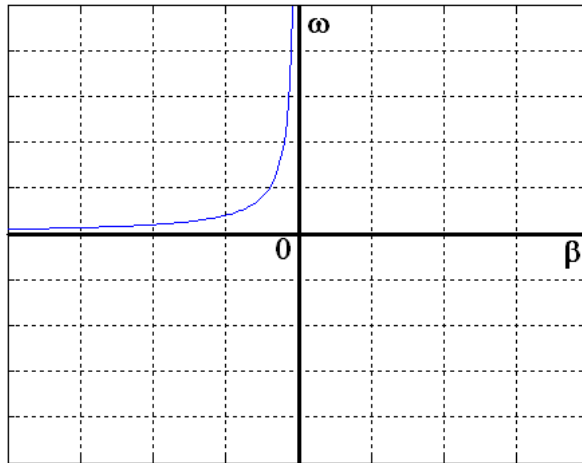


Figura 2.8: Diagrama de dispersión para una línea LH.

Donde β (rad/m) es la constante de propagación y ω (rad/s) es la frecuencia angular.

Si a continuación calculamos las velocidades de fase y de grupo, teniendo en cuenta que:

$$v_p = \frac{\omega}{\beta} \quad (2.21)$$

$$v_g = \frac{\partial \omega}{\partial \beta}$$

Se obtiene lo siguiente:

$$\begin{aligned} v_p &= -\omega^2 \sqrt{L_L \cdot C_L} \\ v_g &= \omega^2 \sqrt{L_L \cdot C_L} \end{aligned} \quad (2.22)$$

Como se puede ver la velocidad de fase v_p es negativa y la de grupo v_g es positiva, es decir, ambas tienen sentidos opuestos. Esto quiere decir, como ya se ha mencionado, que los medios LH soportan la denominada “propagación hacia atrás”, es decir, la energía parte desde la fuente ($v_g > 0$) pero la perturbación se propaga hacia la fuente ($v_p < 0$).

Recapitulando, han quedado expuestas las principales características de las líneas de transmisión LH, obteniéndose que los parámetros constitutivos de las líneas LH son siempre negativos, estos parámetros dependen inversamente de la frecuencia y, por tanto, son dispersivos. Además como la constante de fase es negativa ($\beta < 0$), el índice de refracción definido por la expresión (2.1) también será negativo.

2.4.2 Líneas de transmisión homogéneas ideales CRLH.

Una vez ya presentadas las líneas convencionales RH y las LH se van a presentar las líneas CRLH como una mejor aproximación hacia la consecución práctica de una línea LH.

Esto es así debido a que cuando se intentaron implementar las líneas LH (o zurdas) con el modelo explicado en 2.4.1 en cualquier tipo de tecnología (microstrip, stripline...etc.) aparecieron efectos parásitos propios de un medio RH, por lo que este modelo no valía y había que adaptarlo.

Este efecto de cierta incompatibilidad del modelo LH anterior con la realidad a la hora de implementarlo se ponía también de manifiesto al examinar las ecuaciones de las velocidades de fase y de grupo de las líneas LH, (ecuación (2.22)), que dan lugar a pensar que dichas velocidades no están acotadas y que tienden a ∞ cuando ω tiende a 0. Por lo tanto, debían considerarse los efectos parásitos que conlleva la implementación física de las líneas: las líneas de transmisión CRLH (Composite Right/Left-Handed).

Las líneas de transmisión CRLH surgen como un modelo más realista de una línea de transmisión LH, mejorando el modelo puramente teórico presentado en el apartado anterior:

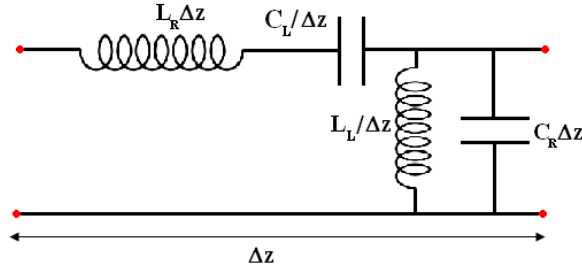


Figura 2.9: Modelo de línea de transmisión CRLH.

Como ya es sabido, para que la línea de transmisión quede totalmente definida se deben definir parámetros tales como constante de propagación o su impedancia por unidad de longitud del modelo circuital. Por tanto, la impedancia serie y paralelo por unidad de longitud de este tipo de líneas son:

$$Z = j \left(\omega L_R - \frac{1}{\omega C_L} \right) \quad (2.23)$$

$$Y = j \left(\omega C_R - \frac{1}{\omega L_L} \right) \quad (2.24)$$

Para obtener la constante de propagación hay que aplicar la ecuación (2.11) y se obtiene lo siguiente:

$$\gamma = \alpha + j\beta = j \cdot s(\omega) \cdot \sqrt{\omega^2 L_R C_R + \frac{1}{\omega^2 L_L C_L} - \left(\frac{L_R}{L_L} + \frac{C_R}{C_L} \right)} \quad (2.25)$$

Esta expresión se puede sustituir por la siguiente expresión:

$$\gamma = \alpha + j\beta = j \cdot s(\omega) \cdot \sqrt{\left(\frac{\omega}{\omega_R} \right)^2 + \left(\frac{\omega_L}{\omega^2} \right)^2 - \left(\frac{L_R}{L_L} + \frac{C_R}{C_L} \right)} \quad (2.26)$$

Donde ω_R y ω_L son:

$$\omega_R = \frac{1}{\sqrt{C_R L_R}} \quad (2.27)$$

$$\omega_L = \frac{1}{\sqrt{C_L L_L}} \quad (2.28)$$

Se puede ver en la figura 2.9 que tanto la impedancia en serie como la impedancia en paralelo presentan un carácter resonante. Por lo tanto, habrá una frecuencia que fijará el umbral por encima o por debajo del cual, la impedancia en cuestión pasará a ser capacitiva o inductiva.

En este caso tendremos dos frecuencias de resonancia, serie y paralelo, que se muestran a continuación y se obtienen anulando Z e Y :

$$\omega_{se} = \frac{1}{\sqrt{C_L L_R}} \quad (2.29)$$

$$\omega_{sh} = \frac{1}{\sqrt{C_R L_L}} \quad (2.30)$$

Si se quiere que el modelo de línea CRLH mostrado en la figura 2.9 se comporte siempre como una línea de transmisión, ya sea zurda o diestra, el efecto que debe predominar en una rama tiene que ser diferente al de la otra. Es decir, si en algún instante, en la impedancia serie o en la paralelo, predominase el mismo efecto, se dejaría de cumplir el modelo básico de línea de transmisión y, por lo tanto, no habría propagación.

Dicho todo lo anterior, observando el circuito de la figura 2.9, se puede deducir que para bajas frecuencias el condensador C_L predomina sobre la inductancia L_R , y la inductancia L_L predomina por su parte sobre el condensador C_R , siendo el circuito resultante el estudiado para líneas LH.

Sin embargo, para las altas frecuencias, predomina la inductancia L_R sobre el condensador C_L , y el condensador C_R sobre la inductancia L , dando lugar al circuito típico de las líneas RH. A altas frecuencias el comportamiento es similar al de las líneas RH, por lo que en las líneas CRLH no se tiene el problema que tenían las líneas LH para las altas frecuencias, es decir, las velocidades de grupo y de fase no tienden a ∞ cuando ω crece, ya que a altas frecuencias el comportamiento RH acota el valor de estas velocidades.

En general en una CRLH se definen tres regiones de funcionamiento (figura 2.10):

- En bajas frecuencias ($\omega < \min(\omega_{se}, \omega_{sh})$) el comportamiento es similar a una línea LH ($\beta < 0$).
- Entre las dos frecuencias de corte ($\min(\omega_{se}, \omega_{sh}) < \omega < \max(\omega_{se}, \omega_{sh})$) no se produce propagación ($\gamma = \alpha$).

- A altas frecuencias ($\omega > \max(\omega_{se}, \omega_{sh})$) se manifiesta su comportamiento RH($\beta > 0$).

Todo esto puede verse ilustrado a través del diagrama de dispersión para este tipo de líneas en la siguiente figura:

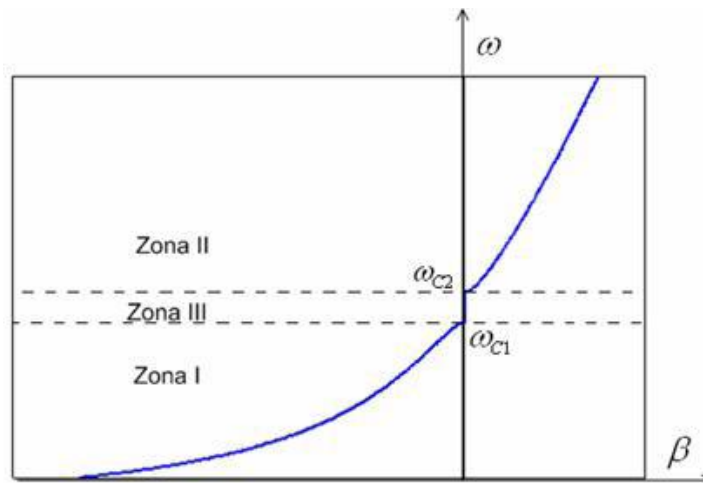


Figura 2.10: Diagrama de dispersión para CRLH general

Donde β (rad/m) es la constante de propagación y ω (rad/s) es la frecuencia angular.

Ya han sido presentadas, pues, las características esenciales que define la teoría de líneas de transmisión cuando se quieren obtener estructuras *metamateriales*. Se tienen líneas RH, con propiedades convencionales, LH, líneas cuyos materiales no se encuentran en la naturaleza y que tienen ϵ y $\mu < 0$, y líneas CRLH, que completan y mejoran el modelo de las líneas LH haciéndolo más realista, ya que se incluyen los efectos parásitos que surgen a la hora de implementar dichas líneas.

Con todo lo dicho, ya se está en disposición de profundizar un poco más en estas estructuras *metamateriales pasivas* y ver las limitaciones que éstas pueden tener para intentar superarlas, lo que se hará en los apartados subsiguientes.

2.5 Limitaciones de los metamateriales

2.5.1 Introducción

Una vez presentado lo novedoso de los *metamateriales*, modelados como algo pasivo, a través de sus principales características que añaden valor a este tipo de estructuras, resulta interesante ver hasta dónde se podría llegar trabajando con ellos, cuáles son sus límites y extraer algunas conclusiones sobre estas limitaciones que se acaban de mencionar.

Por lo tanto, lo que se va a proponer aquí será la demostración de que los *metamateriales pasivos*, además de ser una nueva opción tecnológica que abre perspectivas diferentes y tiene ventajas, poseen limitaciones intrínsecas que dificultan su aplicación en el ámbito de la radiofrecuencia.

Básicamente se aludirá a la dispersión que presentan los *metamateriales pasivos* de forma intrínseca como el motivo principal que les hace ser materiales de banca estrecha, y que, por tanto, dificulta su aplicación debido a los requerimientos de ancho de banda actuales.

2.5.2 Limitaciones intrínsecas

Tal y como se ha ido mencionando a lo largo de las anteriores secciones, los *metamateriales pasivos* poseen limitaciones, una de las más importantes es su reducido ancho de banda de operación, que se tratará en este apartado.

El reducido ancho de banda en el que pueden operar este tipo de estructuras está asociado a la energía reactiva almacenada en un material, según [6] y [7] como se verá a continuación. Además tal y como se ha ido comentando anteriormente, la velocidad de grupo de este tipo de materiales es altamente dependiente con la frecuencia, lo que hace que dichos materiales sean de banda estrecha, pues la respuesta a frecuencias distintas va a ser muy diferente.

En el caso más general, la energía reactiva almacenada en un material pasivo (con pérdidas despreciables) viene dada por [6]:

$$W = W_{el\acute{e}ctrica} + W_{magn\acute{e}tica} = \frac{1}{2} \cdot \frac{\partial[\omega \cdot \epsilon(\omega)]}{\partial \omega} \cdot |E|^2 + \frac{1}{2} \cdot \frac{\partial[\omega \cdot \mu(\omega)]}{\partial \omega} \cdot |H|^2 \quad (2.31)$$

Donde E y H son los campos el\acute{e}ctrico y magn\acute{e}tico respectivamente, y ϵ y μ son la permitividad y la permeabilidad del medio.

Si los par\acute{a}metros constitutivos del medio son no dispersivos, es decir, $\epsilon(\omega)=\epsilon$ y $\mu(\omega)=\mu$, siendo ϵ y μ constantes, la expresi\o{on} anterior puede ser reducida a:

$$W = \frac{1}{2} \cdot \epsilon \cdot |E|^2 + \frac{1}{2} \cdot \mu \cdot |H|^2 \quad (2.32)$$

Para el caso particular del vac\o{io} $\epsilon = \epsilon_0$ y $\mu = \mu_0$, con lo que se tiene que la energ\i{a} reactiva almacenada W_0 es:

$$W_0 = \frac{1}{2} \cdot \epsilon_0 \cdot |E|^2 + \frac{1}{2} \cdot \mu_0 \cdot |H|^2 \quad (2.33)$$

Con independencia de la estructura interna del material, en general, la energ\i{a} reactiva almacenada en un material pasivo y sin p\er{d}idas es siempre mayor que la energ\i{a} almacenada en vac\o{io}, con lo que $W > W_0$ [7]. Esto es as\i{de} debido a que W_0 es la m\i{nima energ\i{a} que puede ser almacenada porque para crear campos en cualquier material se debe dedicar trabajo a polarizar el medio, con lo que los materiales pasivos sin p\er{d}idas almacenan m\as energ\i{a} que la energ\i{a} en vac\o{io}.

Como se acaba de comentar, W debe ser mayor que W_0 , hecho que conduce a las siguientes restricciones para materiales pasivos [6] y [7]:

- La energ\i{a} reactiva almacenada W debe ser positiva ($W > 0$).
 - $$\frac{\partial[\omega \cdot \epsilon(\omega)]}{\partial \omega} \geq \epsilon_0 \rightarrow \frac{\partial[\epsilon(\omega)]}{\partial \omega} \geq 0$$
 - $$\frac{\partial[\omega \cdot \mu(\omega)]}{\partial \omega} \geq \mu_0 \rightarrow \frac{\partial[\mu(\omega)]}{\partial \omega} \geq 0$$
- (2.34)

Esta expresi\o{on} (2.34) es equivalente al Teorema de Foster en teor\i{a} de circuitos, que ser\i{a} presentado en posteriores cap\i{t}ulos, ($\frac{\partial X}{\partial \omega} \geq 0$ y $\frac{\partial B}{\partial \omega} \geq 0$, donde X y B son la reactancia y la susceptancia respectivamente). En este caso equivaldr\i{a} a que la pendiente de los par\acute{a}metros constitutivos debe ser positiva en elementos pasivos y sin p\er{d}idas.

Con todo lo dicho, y a partir de la ecuación (2.34) se puede concluir que los materiales pasivos con $\epsilon < 0$ o $\mu < 0$ deben ser dispersivos, como ya se aventuró en apartados anteriores de este capítulo, es decir, sus parámetros constitutivos dependen de la frecuencia. Además de la imposición anterior [6], es destacable que ϵ (o μ en su caso) sólo pueden ser negativos en alguna frecuencia para medios pasivos, es decir, no puede haber medios pasivos con $\epsilon < 0 \forall f$. El motivo de esta última afirmación es el mismo que para la primera, si uno se pone a calcular la energía reactiva almacenada W a partir de la expresión (2.28) se llega a que con $\epsilon = -k$, (negativa y no dispersiva), se obtiene $W < 0$, contradictorio con lo aventurado en [6].

Se tienen, pues, parámetros constitutivos ϵ y μ dependientes con la frecuencia (dispersivos) y que pueden ser negativos para determinadas frecuencias, no para todas para el caso de materiales pasivos. Estas condiciones siguen el denominado "modelo de Lorentz" para ϵ_r y el "modelo de Drude" para μ_r [7], como puede verse a continuación en las siguientes gráficas obtenidas a partir de las expresiones que para dichos modelos se vierten en [8]:

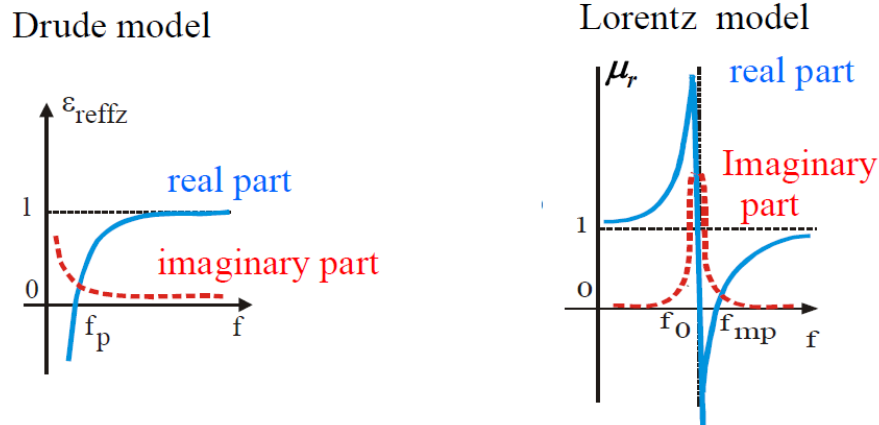


Figura 2.11: Modelos de dispersión para metamateriales pasivos con $\epsilon_r < 1$ o $\mu_r < 1$

Como puede verse a partir de la anterior figura, se consigue un comportamiento de *metamaterial* donde $\epsilon < 0$ y/o $\epsilon_r < 1$ en un rango de frecuencias muy pequeño, de ahí la limitación que sufren este tipo de estructuras.

La dispersión, de la que se está haciendo mención todo el tiempo, se puede identificar con $\frac{\partial \epsilon}{\partial \omega}$, es decir, puede ser vista como la variación de ϵ con respecto a la frecuencia. Con lo que:

- Si se tiene mucha dispersión, $\frac{\partial \epsilon}{\partial \omega} \uparrow \uparrow$, ϵ presenta una gran variación respecto a la frecuencia y se tienen formas de la función dieléctrica tales como las de la figura 2.11, es decir, con anchos de banda reducidos.
- Si se tiene poca dispersión, $\frac{\partial \epsilon}{\partial \omega} \downarrow \downarrow$, ϵ varía poco en función de la frecuencia y se tienen formas de la función dieléctrica constantes, es decir, con anchos de banda muy grandes (respuesta plana, teóricamente infinita).

Por tanto, como se ha empezado a argumentar, debido a la característica de dispersión intrínseca que presentan los *metamateriales pasivos*, estos pueden trabajar en bandas de frecuencias muy limitadas. Esto es así y puede explicarse también a partir de materiales con $0 < \epsilon_r < 1$ o $0 < \mu_r < 1$, (ENZ y MNZ respectivamente).

Los materiales ENZ y MNZ siempre deben almacenar menos energía eléctrica que la energía eléctrica almacenada en vacío [7]. Esto significa que el exceso de energía debe ser "redistribuida" por decirlo de alguna manera, por lo que se produce una especie de conversión de energía eléctrica en magnética, apareciendo efectos de resonancia, (al igualarse la energía eléctrica y la magnética) porque se tiene que cumplir que $W > W_0$. Según [7] este proceso de redistribución de energía ocurre para todos los tipos de *metamateriales*, no sólo para los ENZ o MNZ.

Es decir, como el equivalente de un *metamaterial pasivo* puede verse como la concatenación de circuitos LC, (visto en el apartado 2.4.1), y este circuito lleva asociada una condición de resonancia, debido a la dispersión intrínseca de estos *metamateriales*, el ancho de banda en el que pueden trabajar éstos queda reducido al entorno de dicha frecuencia de resonancia [7].

2.6 Conclusiones

Una vez estudiadas las propiedades, ventajas e inconvenientes de los denominados *metamateriales*, pasamos a concluir este capítulo con las reflexiones más importantes que se pueden obtener de él:

- Lo que se ha venido en denominar *metamateriales* son materiales artificiales que dan lugar a respuestas electromagnéticas no disponibles en la naturaleza, permiten un diseño alternativo que mejora las características de los sistemas de radiación.
- Existen cuatro tipos de materiales según se diseñen sus parámetros constitutivos ϵ y μ positivos o negativos: DSP, MNG, ENG y DNG, los tres últimos no se pueden encontrar en la naturaleza, mientras que el primero de ellos sí. Por ello, se consideran *metamateriales* a los tres últimos y además se han tratado en este capítulo los materiales DNG (LH) por ser los únicos que permiten la propagación.
- En este capítulo se ha realizado un breve análisis de las características que presentan los *metamateriales*, haciendo especial hincapié en el antiparalelismo que presentan la velocidad de fase y la velocidad de grupo en medios LH, en el efecto Doppler inverso y la ley de Snell invertida.
- Como aproximación hacia la consecución práctica de estas estructuras se trata la teoría de líneas de transmisión para *metamateriales pasivos*, proponiéndose un circuito equivalente para ellos.

- Se pone de manifiesto la existencia de limitaciones intrínsecas a los *metamateriales pasivos*, destacándose su reducido ancho de banda de aplicación, que es consecuencia de la dispersión que presentan este tipo de materiales.

Capítulo 3

Redes de Non-Foster

3.1 Introducción

En este capítulo se aborda lo realmente interesante y el motivo por el cual se lleva a cabo este proyecto, proponer e implementar una solución alternativa que aúne las ventajas de los *metamateriales* y al mismo tiempo supere sus limitaciones y problemas expuestos en el capítulo anterior. La implementación práctica de esta solución se propondrá en el siguiente capítulo.

En primer lugar, se hace mención y se expone la definición de las denominadas y clásicas "redes de Foster" como punto de partida para introducir sus complementarias, las redes de Non-Foster.

Se explicará cómo las limitaciones que sufren los *metamateriales pasivos* nos llevan a utilizar elementos activos: redes de Non-Foster como modelo "más realista" y acorde a las circunstancias que presentan los *metamateriales* más allá de estudios puramente teóricos.

Además en el apartado 3.4 se revisarán algunas de las múltiples aplicaciones que tienen este tipo de estructuras en el campo de la radiofrecuencia.

Por último, se expresará la forma en que se pueden llevar a la práctica estas redes de Non-Foster y todas las implicaciones que esto conlleva tal y como han sido mencionadas.

Se introducirán, pues, los llamados NICs, (*Negative Impedance Converters*), o circuitos convertidores de impedancias como método de implementación de estas redes.

3.2 Definición de "red de Non-Foster"

Como ya se ha aventurado en la introducción a este capítulo el orden lógico para hablar y explicar las redes de Non-Foster es tratar inicialmente las redes de Foster, por ser anteriores y por la enorme relación existente entre ambas, tal y como se verá a continuación.

Redes de Foster

Se definen las redes de Foster como aquellas que cumplen el clásico teorema de Foster de la teoría de circuitos, que es consecuencia de la conservación de la energía. A continuación se expresan los postulados de dicho teorema, quedando así definidas las redes de Foster.

Teorema de Foster: establece que para un dispositivo pasivo y sin pérdidas de dos terminales la pendiente de la curva de reactancia (y susceptancia) en función de la frecuencia es positiva, es decir se debe cumplir la siguiente condición [9]:

$$\frac{\partial[X(\omega)]}{\partial\omega} \geq 0 \text{ y } \frac{\partial[B(\omega)]}{\partial\omega} \geq 0 \quad (3.1)$$

Hay que resaltar que un dispositivo pasivo de dos terminales puede ser modelado por inductancias, capacidades ideales o por una combinación de ambos.

Es destacable además que resulta que un corolario que se deriva del teorema de la reactancia de Foster es aún más importante que el propio teorema. Dicho corolario establece que los polos y los ceros de la función reactancia deben alternar dando lugar a curvas como [9]:

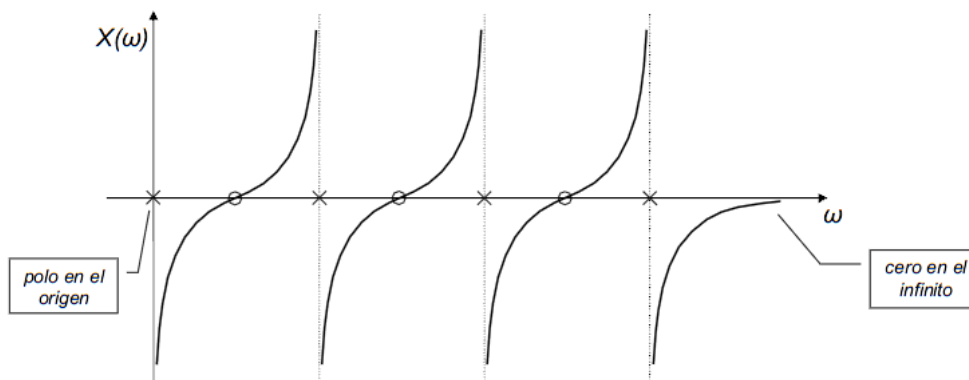


Figura 3.1: Curva de reactancia según el modelo de Foster con alternancia de polos y ceros [10]

También valdría una curva de reactancia complementaria a la anterior, es decir, que empezase por cero en el origen y acabase teóricamente con polo en el infinito.

Si se generaliza este corolario del teorema de Foster para las funciones impedancias y/o admitancias de circuitos pasivos formados por los elementos circuitales que se acaban de mencionar se tiene que:

1. La función inmitancia (impedancia y/o admitancia) puede ser escrita como el cociente de dos polinomios que dependen de la variable de Laplace s ($s = \sigma + j\omega$) de la siguiente manera:

$$Z(s) = \frac{N(s)}{D(s)} \quad (3.2)$$

2. Los coeficientes de los polinomios $N(s)$ y $D(s)$ son reales y positivos.

3. La diferencia en el orden de $N(s)$ y $D(s)$ es cero o uno.

Es decir, que la impedancia en el punto de funcionamiento de un puerto sin pérdidas debe tener un valor real y positivo y ser función impar de la variable de la transformada de Laplace s .

A modo de ejemplo de todo lo anterior consideremos los siguientes elementos circuitales para formar un circuito pasivo que cumpla el teorema de Foster (red de Foster):

- Condensador. Su impedancia viene dada por:

$$Z(s) = \frac{1}{s \cdot C} \quad (3.3)$$

- Circuitos RLC en serie. Su impedancia es la suma de impedancias y viene dada por:

$$Z(s) = R + s \cdot L + \frac{1}{s \cdot C} \quad (3.4)$$

Todos estos elementos cumplen el modelo que Foster propuso y con el que se da lugar a las denominadas "formas canónicas de Foster", que no son más que redes de Foster a las que se las denomina así debido a que son redes sintetizadas que contienen el mínimo número de elementos circuitales que cumplen las especificaciones propuestas por Foster, es decir [10]:

$$\text{Número de elementos} = \text{Max}[N(s), D(s)] \quad (3.5)$$

Donde $N(s)$ y $D(s)$ son numerador y denominador respectivamente de la función de inmitancia del circuito.

Existen dos formas canónicas de Foster que se van a presentar a continuación como colofón a las ideas que Foster propuso:

- Primera forma canónica de Foster

La forma de la impedancia debe seguir la siguiente estructura, (como cociente de polinomios dependientes de la variable de Laplace s , como ya sabíamos), si se tiene admitancia se pasa a impedancias:

$$F(s) = Z(s) = \sum_{i=1}^n \frac{2 \cdot k_i \cdot s}{s^2 + \omega_{pi}^2} + k_{\infty} \cdot s + \frac{k_0}{s} \quad (3.6)$$

Donde k_{∞} representa al polo en el infinito y k_0 al polo en el origen.

Combinando elementos circuitales como estos se forma la primera forma canónica de Foster que se muestra a continuación en la figura 3.5:

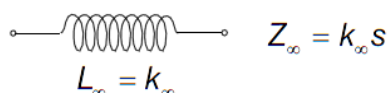


Figura 3.2: Inductancia según Foster [10]

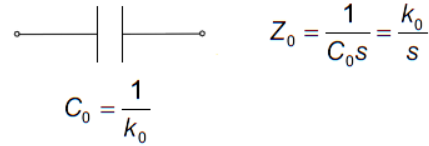


Figura 3.3: Capacidad según Foster [10]

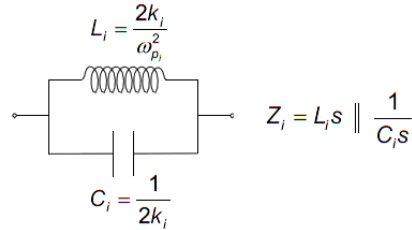


Figura 3.4: Circuito LC paralelo según Foster [10]

Conectando todos los elementos en serie, quedará:

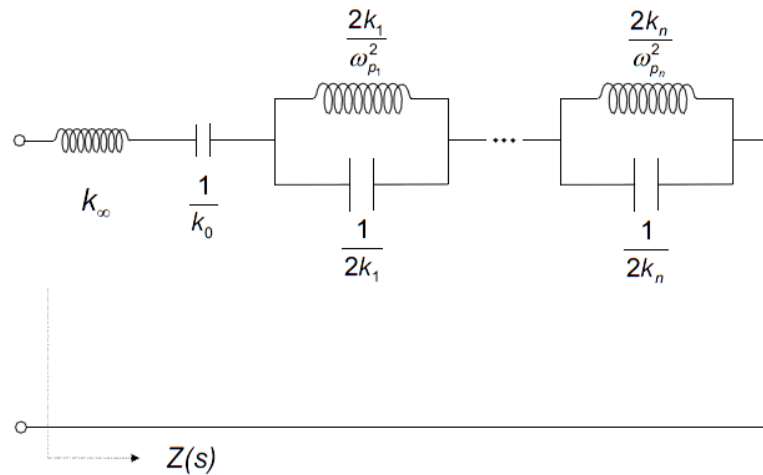


Figura 3.5: Primera forma canónica de Foster [10]

- Segunda forma canónica de Foster

Esta segunda forma es complementaria a la anterior, siendo la primera forma válida para impedancias y esta segunda es válida para admitancias, así pues la función $F(s)$ en este caso será una admitancia y los elementos circuitales descritos en las figuras 3.2 y 3.3 se conectarán en paralelo:

$$F(s) = Y(s) \quad \text{donde} \quad Y(s) = \frac{1}{Z(s)} = Y_{L_0} + Y_{C_\infty} + \sum_{i=1}^n \frac{2 \cdot k_i \cdot s}{s^2 + \omega_{p_i}^2} \quad (3.7)$$

Como decíamos, si se hace uso del teorema de dualidad obtenemos la ecuación (3.7) a partir de la ecuación (3.6) pasando de impedancias a admitancias, y ahora, por tanto, $Y_{C_\infty} = k_\infty \cdot s$ y $Y_{L_0} = \frac{k_0}{s}$, como puede verse en la figura 3.6.

De tal manera que el equivalente circuital a esta segunda forma de Foster queda de la siguiente manera:

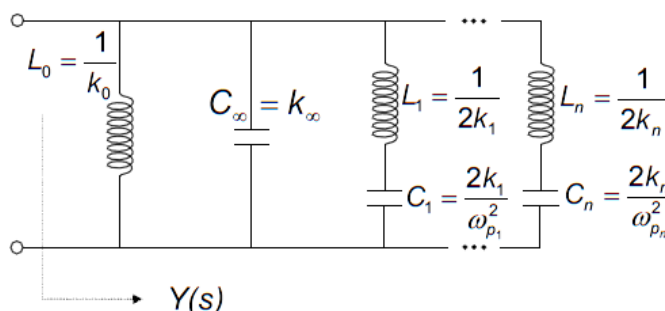


Figura 3.6: Segunda forma canónica de Foster [10]

Redes de Non-Foster

Una vez que ya sabemos qué son las redes de Foster se pasa a ver qué caracteriza a las redes de Non Foster.

Una red se denomina red de Non-Foster cuando se utilizan impedancias sin pérdidas que incumplen el teorema de Foster, concretamente violan la segunda de las tres condiciones impuestas por dicho teorema, es decir, se utilizan elementos circuitales cuya pendiente de la curva de reactancia versus frecuencia es negativa.

Dos elementos canónicos que constituyen un circuito de Non-Foster son capacidades e inductancias negativas, que ya se verá cómo se implementan en la práctica en el apartado 3.5.

Estos elementos son de la siguiente forma:

- Condensador negativo. Su impedancia viene dada por:

$$Z(s) = \frac{-1}{s \cdot C} \quad (3.5)$$

- Inductancia negativa. Su impedancia viene dada por:

$$Z(s) = -s \cdot L \quad (3.6)$$

Recapitulando, según Foster en un circuito pasivo formado por L y C las impedancias deben ser las tradicionales en teoría de circuitos, sin embargo, las redes de Non-Foster contradicen este teorema obteniéndose $C < 0$ y/o $L < 0$. Todo esto puede observarse mejor en la siguiente figura:

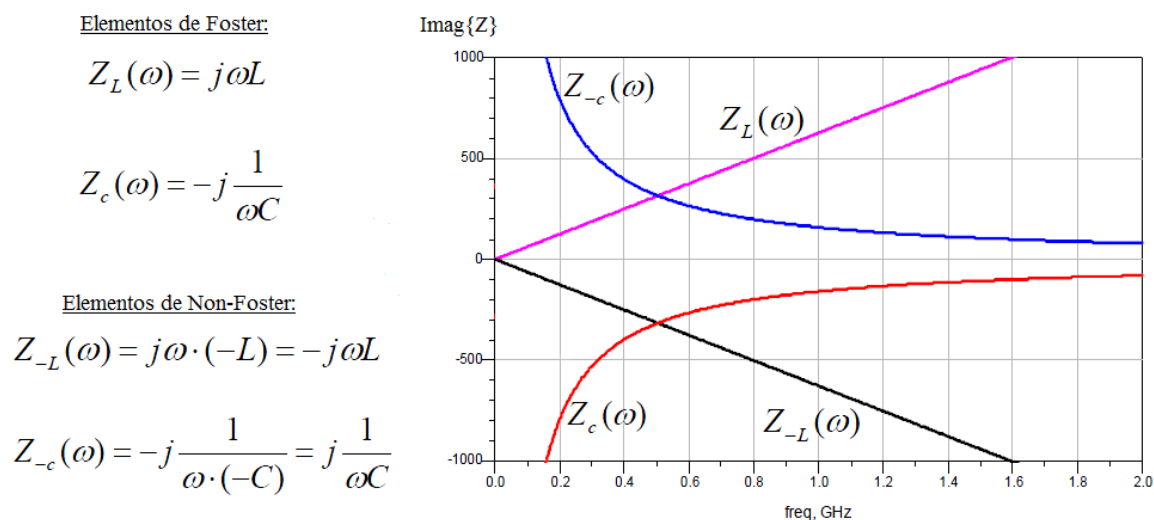


Figura 3.7: Formas para las impedancias de condensador y bobina de Foster y de Non-Foster

A partir de la anterior figura se ve, más claramente si cabe, cómo Foster habla de pendientes positivas para las impedancias de un circuito pasivo, mientras que las denominadas redes de Non-Foster pretenden conseguir impedancias con pendientes negativas, es decir, algo diferente a lo que, por definición a partir de Foster, es un circuito pasivo.

Por tanto, a partir del resultado que se acaba de obtener, subyace aquí la idea de que para conseguir redes de Non-Foster se deben utilizar elementos activos, por lo que se concluye que esas capacidades e inductancias negativas que se desean en este tipo de circuitos deben constituir algo activo.

3.3 Formas de sobrepasar las limitaciones de los metamateriales

La pregunta que subyace en este punto es ¿se puede superar la limitación que introduce la dispersión en los *metamateriales pasivos*, pudiendo así obtener anchos de banda significativamente mayores?

Al final del capítulo anterior se concluyó que debido a la fuerte dispersión los *metamateriales pasivos* tienen un ancho de banda demasiado estrecho. Por ello se propone la búsqueda de formas circuitales que aúnen las ventajas de estos materiales pero que a la vez superen dicha limitación.

Por tanto, se dejaba entrever que había que encontrar circuitos tal que $\varepsilon = \varepsilon_k$ y/o $\mu = \mu_k$, es decir, que no sufrieran la dispersión comentada.

Es menester, pues, encontrar alguna forma circuital que no sufra dispersión pero, según lo expuesto en el apartado 2.5.2, todos los materiales pasivos (*metamateriales*) con $\varepsilon < 0$ o $\mu < 0$ deben ser necesariamente dispersivos, condición necesaria para que se cumpliera el llamado Teorema de Foster adaptado al caso de los parámetros constitutivos en lugar de a reactancias e impedancias (2.34).

Es decir, ya se demostró en el capítulo anterior que para los materiales pasivos la energía reactiva almacenada W debía cumplir que $W > 0$ y que $W > W_0$, lo que venía a traducirse en la ecuación (2.34) a la que se acaba de hacer mención. Por tanto, como ya se dedujo por reducción al absurdo (o contradicción), $\varepsilon < 0$ para alguna frecuencia (ancho de banda estrecho) pero no para todas, ni para un conjunto muy grande de ellas debido a que sigue el denominado modelo de Drude (figura 2.11).

Con todo ello se puede deducir que, dado que necesitamos algo no dispersivo, con ancho de banda elevado y esto nos lleva a que $W < 0$, entonces se debe utilizar algo que no sea pasivo, ya que los elementos pasivos almacenan energía reactiva y ésta, como sabemos, debe ser positiva.

Se llega, pues, a la conclusión de que para poder superar el problema de la dispersión y tener así anchos de banda mucho mayores se debe pagar de alguna manera "poniendo energía" o lo que es lo mismo utilizando elementos activos.

Por tanto, es preciso utilizar elementos activos, donde $W < 0$, consiguiéndose de esta manera estructuras donde ε puede ser negativa para todas las frecuencias (idealmente con ancho de banda infinito) como se muestra en la figura 3.8, en contraste al modelo de Drude (figura 2.11):

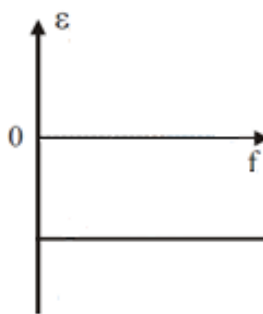


Figura 3.8: $\epsilon'' < 0$ para materiales activos (ancho de banda teórico ∞)

Con todos estos resultados se da respuesta a la pregunta que nos planteábamos al principio de este apartado, sí existen alternativas que nos lleven a superar los problemas de los *metamateriales pasivos*: usar elementos activos [11].

Queda por concretar qué elementos activos podrían valer y cuáles no, o establecer de alguna forma un modelo para poder realizar esta discriminación. Para ello es preciso caer en la idea de que si se necesita algo no dispersivo, con $W < 0$, se incumple, por definición, el Teorema de Foster descrito en el apartado anterior [11].

Si revisamos el final del apartado anterior vemos que justamente las redes de Non-Foster se ajustan perfectamente a las necesidades que ahora se precisan, como se pone de manifiesto en [7],[11] y [12].

Las redes de Non-Foster incumplen, por definición, el Teorema de Foster, debido a lo cual se dedujo que para conseguir dichas redes se antoja necesario el uso de elementos activos, que son precisamente las condiciones que deben cumplir las estructuras candidatas a ser solución al problema de la dispersión y el ancho de banda de los *metamateriales pasivos*.

Estas redes se proponen, por lo tanto, como solución a las limitaciones de los *metamateriales pasivos*. Además estas estructuras circuitales hacen uso de capacidades e inductancias negativas que constituyen algo activo, como se dijo en 2.5.2, con lo que además de superar los problemas de los *metamateriales pasivos*, nos vienen muy bien para modelarlos (líneas LH y CRLH comentadas en el apartado 2.4) ya que, tal y como se comentó al final del capítulo 2, podrían utilizarse $C < 0$ y $L < 0$ para modelar algunos *metamateriales*.

Se pueden destacar los trabajos de Silvio Hrabar y a Stephen E. Sussman-Fort, quienes han apostado por seguir esta línea de investigación que nos lleva a utilizar las redes mencionadas y algunas de cuyas ideas se exponen a continuación para una mejor comprensión de los resultados a los que se acaba de llegar.

La característica principal que hace que un elemento de Non-Foster sea tan útil es que la pendiente de la reactancia es negativa. En la siguiente figura se muestra cómo una capacidad ideal negativa $-C$ cancela la capacidad positiva C para todas las frecuencias, en comparación con el método habitual, en el que C forma un circuito resonante con L siendo de ese modo la parte imaginaria de la impedancia cero para una única frecuencia [13].

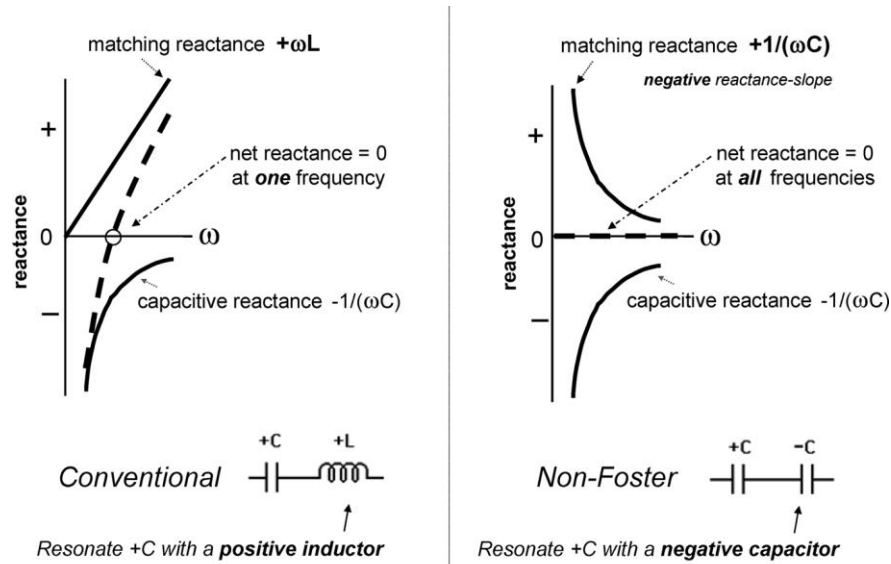


Figura 3.9: Resonancia convencional vs Non-Foster de una capacidad positiva [13]

Como se puede comprobar, la potencialidad de esto es enorme y se puede aplicar, por ejemplo, como una nueva forma de adaptación de antenas, como se verá en apartados siguientes, y es justo lo que queríamos, quitarnos la dependencia con la frecuencia que teníamos en los circuitos resonantes propuestos para modelar a los *metamateriales*.

Por tanto, se puede decir que las redes de Non-Foster poseen una dispersión que permite cancelar la dispersión de los elementos convencionales (C y L positivas).

La misma idea se quiere expresar en [7], [11] y [12], y lo que se pretende es conseguir *metamateriales* ENZ y/o MNZ que puedan actuar en una banda de frecuencias grande, violando el Teorema de Foster (con redes de Non-Foster). Para ello se demuestra que utilizando un circuito tanque, CC_N , diferente del habitual y con $C_N < 0$, no se tiene la típica condición de resonancia a una sola frecuencia (dependencia con la frecuencia) y para este circuito se obtiene una permitividad relativa equivalente ϵ_r que no depende de la frecuencia en absoluto, tal y como se muestra en la ecuación (3.7).

A continuación se muestran los equivalentes circuitales tanto del tanque convencional (resonante) como del nuevo circuito tanque con la capacidad negativa:

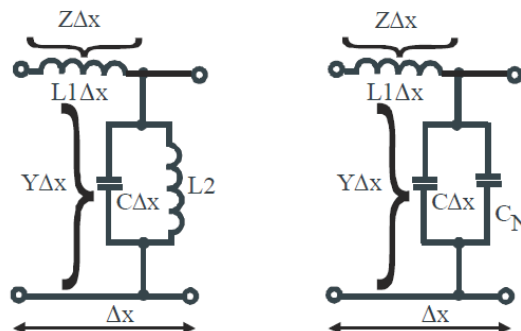


Figura 3.10: Equivalente circuitual de diferentes metamateriales ENZ. A la izquierda- ENZ pasivo. A la derecha- ENZ activo ($C_N < 0$) [7]

La permitividad relativa del circuito tanque activo (derecha de la figura 3.10) es la siguiente:

$$\varepsilon_r(\omega) = \left[\frac{1}{\varepsilon_0} \cdot \left(C - \frac{|C_N|}{\Delta x} \right) \right] \quad (3.7)$$

Donde C es el condensador positivo por unidad de longitud, Δx es la longitud de la línea (circuito tanque), ε_0 es la permitividad eléctrica en el vacío y C_N es el condensador negativo. Por supuesto, al igual que para ε_r (metamateriales ENZ), existe un equivalente similar para μ_r (metamateriales MNZ).

Mientras que la permitividad relativa del circuito tanque pasivo (izquierda de la figura 3.10) es la siguiente:

$$\varepsilon_r(\omega) = \left[\frac{1}{\varepsilon_0} \cdot \left(C - \frac{1}{\omega^2 \cdot L_2 \cdot \Delta x} \right) \right] \quad (3.8)$$

En [7], [11] y [12] se pone de manifiesto que el circuito tanque de la izquierda presenta una permitividad relativa ε_r claramente dispersiva que sigue fielmente el modelo de Drude, (ecuación 3.8), mientras que el nuevo tanque CC_N tiene la permitividad expresada en la ecuación (3.7), es decir, no dispersiva (independiente de la frecuencia). Esto se explica a partir de que se introducen varias ideas, la primera de ellas es el siguiente equivalente circuital de la capacidad negativa C_N que ayudará a entender el comportamiento del circuito de la parte derecha de la figura 3.10:

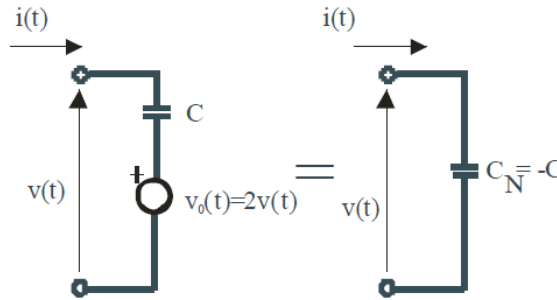


Figura 3.11: Equivalente circuital de la capacidad C_N ($C_N < 0$) [7]

Como puede desprenderse a partir de la anterior figura, la tensión de la fuente dependiente ($v_0(t)$) es el doble que la tensión de entrada ($v_0(t) = 2 \cdot v(t)$) (parte derecha de la figura 3.11). Por lo tanto, la caída de tensión en la capacidad C es igual a $-v(t)$. Debido a esta inversión de voltaje, la corriente fluye hacia fuera desde el condensador y la impedancia de entrada se comporta como una capacidad negativa.

En [7] se hace también mención a que una capacidad negativa (en este caso C_N) puede ser modelada en frecuencia como una inductancia de valor $L = \frac{1}{C\omega^2}$ [7], y a través de una demostración física, se concluye que al utilizar el condensador negativo

C_N desaparece la dependencia frecuencial y obtenemos el comportamiento no dispersivo deseado.

Por último, destacar que debido a que se acaba de demostrar la posibilidad de superar las limitaciones que sufren los *metamateriales*, (modelados como algo pasivo), en este proyecto se habla y trabaja con "celdas *metamateriales* activas o inspiradas en *metamateriales*", no con *metamateriales* en sí, pese a que a veces se siga usando la misma nomenclatura de "*metamateriales*" para denominar a esto último.

3.4 Aplicaciones

3.4.1 Introducción

En este apartado se mostrarán algunas de las recientes líneas de investigación que se están llevando a cabo para ilustrar las posibilidades que se abren si se consiguen obtener buenos resultados con celdas *metamateriales* activas, que es lo que se persigue en este proyecto.

Para ello, se mencionarán varias situaciones a las que se pueden aplicar el uso de "*metamateriales*" obteniéndose ventajas significativas, como son: la aplicación en antenas, líneas de transmisión con ciertas peculiaridades, cloaking activo y a un diodo varactor.

3.4.2 Aplicación en antenas

Según [13], las antenas eléctricamente pequeñas tienen una alta impedancia reactiva debido a su pequeño tamaño en relación a la longitud de onda. Aunque se compense bien esta impedancia reactiva, la resistencia de radiación va a ser muy pequeña y por ello la eficiencia será pobre. Con todo esto, la diferencia entre la parte resistiva de la impedancia de entrada y la carga capacitiva de este tipo de antenas hace que la adaptación entre la impedancia de entrada de la antena eléctricamente pequeña y la impedancia de la fuente ($50\ \Omega$) sea muy difícil. Las redes de adaptación se usan para solucionar este problema.

Además, con antenas eléctricamente pequeñas, (con un alto Q), la adaptación con inductancias y capacidades sin pérdidas es efectiva sólo sobre pequeños anchos de banda, ya que sobre anchos de banda mayores los resultados son inviables en términos de poca ganancia.

La desventaja de la poca ganancia para la antena transmisora es la necesidad de incrementar la potencia de salida transmitida. La técnica de adaptación de impedancias de Non-Foster podría permitir incrementar la potencia de radiación, en comparación con la adaptación convencional, sin incrementar la potencia del transmisor, por lo que consigue una eficiencia mayor.

La desventaja para la antena receptora es una menor sensibilidad, esto es, una relación señal a ruido baja. Las redes de Non-Foster mejoran la relación señal a ruido en 10 dB o más comparando con las redes pasivas según [13].

La solución que se propone en [13], (usar redes de Non-Foster como red de adaptación), puede ser extendida a un proceso ideal llamado *modelado de imagen negativa* por el cual una antena eléctricamente pequeña se adapta a 50Ω para todas las frecuencias. En [13] se pone de ejemplo un modelo de un monopolo eléctricamente pequeño (figura3.12a), donde se cancelan los elementos positivos L , C y C' con $-L$, $-C$ y $-C'$ y se transforma la impedancia de entrada de la antena en su resistencia original, una resistencia de radiación dependiente del cuadrado de la frecuencia (figura3.12b). Esta resistencia es transformada a su vez a una constante de 50Ω a través de un transformador inductivo con elementos concentrados en T con elemento positivo y negativo L_o y $-L_o$ respectivamente (figura3.12c):

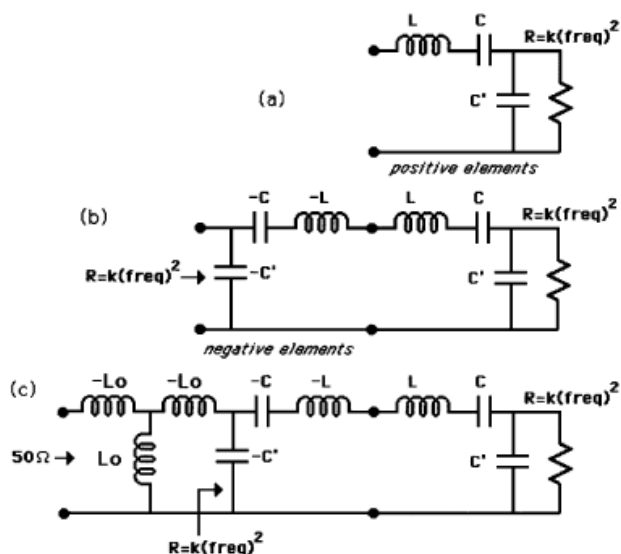


Figura 3.12: Adaptación de impedancias con modelado de imagen negativa [13]

Además en [13], se comprobó, tal y como se adelantaba justo arriba, la mejora en la eficiencia de potencia de las redes de adaptación de Non-Foster, en concreto, para un monopolo eléctricamente pequeño. Estas redes, como decimos, consiguen una gran mejora en la ganancia s_{21} . Esto significa que para la misma potencia RF entregada a la antena sobre un ancho de banda dado, las redes pasivas requieren mucho más potencia que las de Non-Foster. En [13], se compara la eficiencia de potencia de las redes pasivas con las de Non-Foster en el lado del transmisor, considerando la situación de la siguiente figura:

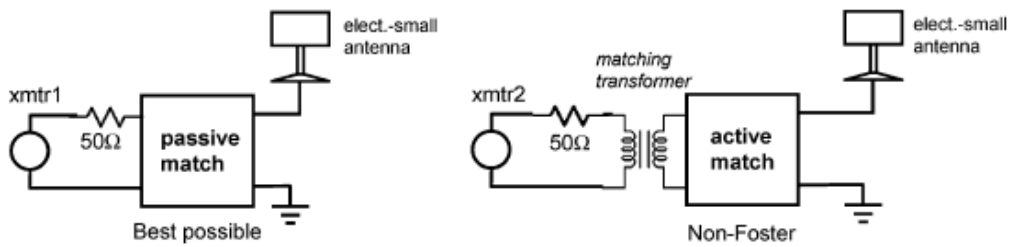


Figura 3.13: Comparación de la eficiencia de potencia de la mejor red pasiva con red de Non-Foster [13]

La eficiencia que se compara para cada caso se define de la siguiente manera [13]:

$$\eta = \frac{\text{potencia de salida de la señal}}{\text{potencia dc requerida a la entrada}} \tag{3.9}$$

En [13] se consigue obtener $\eta_{\text{Non-Foster}} \gg \eta_{\text{passive}}$ y esto se llega a obtener minimizando la potencia requerida para la capacidad negativa (Non-Foster), sin incrementar la potencia del transmisor, ya que la ganancia de transmisión se sabe que es mucho mejor que la de la red pasiva, hecho sobre el que también se obtienen resultados experimentales como se muestra a continuación.

Los resultados a los que se llegó en [13] fueron:

Circuit	BW	P _{ant-avg}	η
Power <i>Non-Foster</i>	21 – 22.2 MHz	1.3 W	21.1%
Passive circuit	21 – 22.2 MHz	1.3 W	9.46%

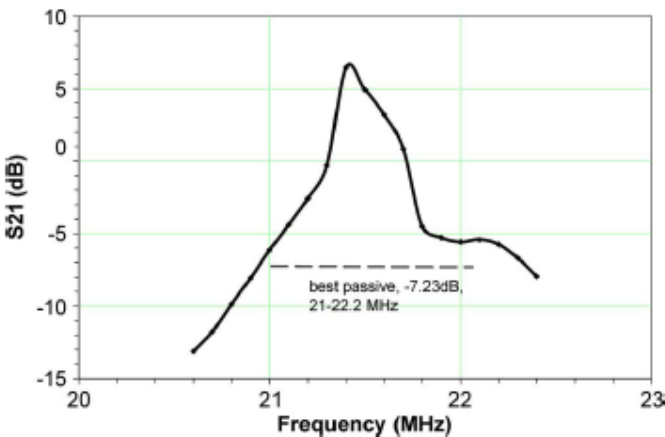


Figura 3.14: Comparación en eficiencia y en ganancia de transmisión para red de Non-Foster y red pasiva [13]

Aunque Sussman-Fort se centra en [13] en la adaptación en el transmisor, para la adaptación en el receptor demostró que la relación señal a ruido de un monopolo se podía mejorar de forma drástica usando un condensador en serie negativo. Dicho condensador cancelaba la reactancia del monopolo consiguiéndose una mejora de la SNR de hasta 9 dB a 30MHz, si se comparaba con una antena con pérdidas de tamaño doble. Se puede ver el escenario en la figura siguiente:

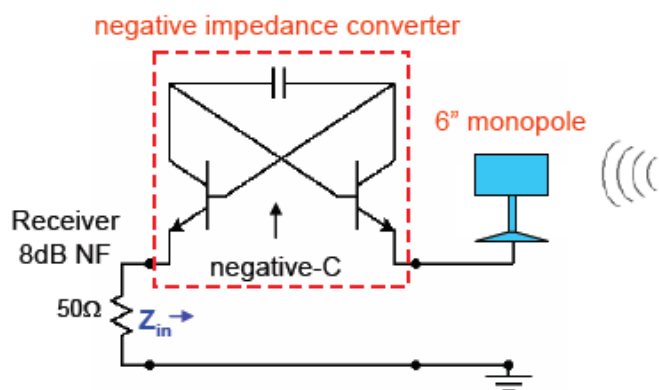


Figura 3.15: Condensador de impedancia negativa aplicado a monopolo [13]

Los resultados fueron bastante buenos, como se ha ido comentando:

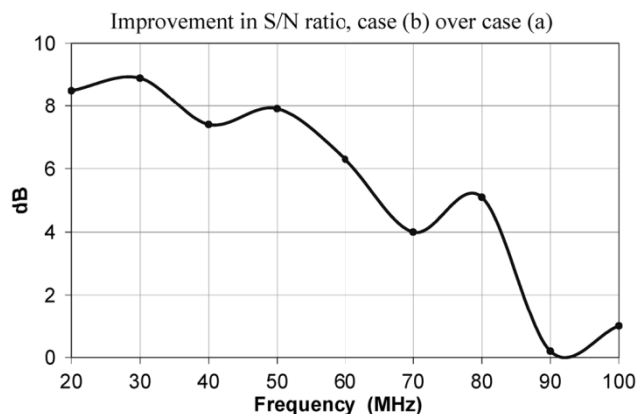


Figura 3.16: Mejora de antena con Non-Foster frente a antena con pérdidas [13]

A pesar de todas las aparentes ventajas que se nos presentan en [13], hay que destacar que las frecuencias en las que trabaja, tanto para el transmisor como para el receptor, son muy bajas (20 o 30 MHz) en comparación con las que se tratan en este proyecto (300, 500 MHz). Además, aunque aparecen ciertos avances mencionados, los anchos de banda que consiguen son bastante pequeños (de pocos MHz).

En [14], se vuelve a demostrar, como en el caso anterior, que la antena con red de adaptación de Non-Foster supone una mejora en la ganancia en comparación con la antena sin red de adaptación.

Se plantea aquí el mismo problema visto para este tipo de antenas en el caso anterior: una antena eléctricamente pequeña tiene un alto factor de calidad debido a que la mayoría de la potencia de entrada se almacena en la región de campo cercano reactiva y muy poca es radiada en la región de campo lejano, es decir, es altamente reactiva. Por lo tanto, se ha de incrementar la resistencia de radiación y/o reducir la reactancia de la antena para decrementar el factor de calidad de radiación en el rango de frecuencias de interés. Para ello se propone en [14] el uso de las redes de adaptación de Non-Foster, particularmente se usa una capacidad negativa.

En [15] y [16] se sigue la línea avanzada en [13] y [14] consistente en presentar las redes de Non-Foster como una solución válida para mejorar las características de radiación de las antenas eléctricamente pequeñas.

Lo interesante ahora es que en [15] se propone un enfoque ligeramente diferente, ya que se considera una estructura de antena con dos puertos. Un puerto se utiliza para acoplar la señal, mientras que el otro está conectado a una red Non-Foster. La ventaja de esta configuración es que la antena puede ser diseñada para tener una impedancia de entrada real vista desde el puerto de alimentación que es bastante constante a través de una banda muy amplia de frecuencias cuando se aplica la carga activa. La compensación de la reactancia de entrada es esencialmente realizada por la red Non-Foster, que por lo general se comporta como un inductor negativo.

La antena que se considera en [15] es la siguiente:

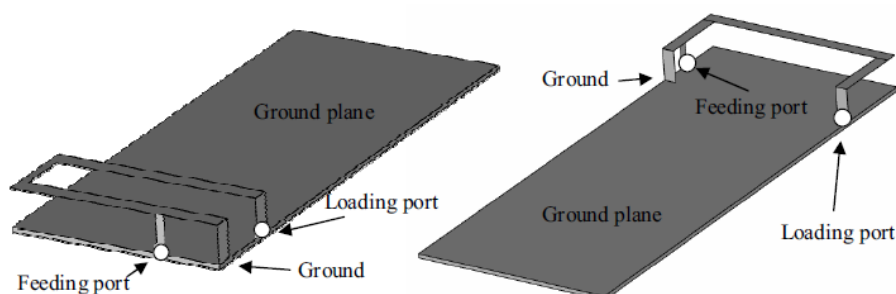


Figura 3.17: Estructura de la antena del artículo [15]

Con esta configuración mostrada en la figura 3.17 se puede conseguir que la antena tenga una impedancia real próxima a 50Ω en un rango de frecuencias relativamente grande si se elige adecuadamente la posición de contacto con la masa, según [15].

En [17], se continua con lo avanzado en [15] en lo que respecta a los avances en las tecnologías IC, ya que según [17] estos avances están produciéndose y esto está motivando un interés renovado por las redes de adaptación de Non-Foster.

La novedad que se introduce en [17] es la intención de reducir considerablemente el tamaño de las antenas, además de seguir con el objetivo perseguido en los artículos anteriores, aumentar el ancho de banda de actuación.

En concreto, en primer lugar se incrementa en [17] el ancho de banda de un lazo de 50 a MHz a 300 MHz empleando una red optimizada de adaptación negativa en su alimentación. En segundo lugar, se aplican los circuitos de impedancia negativa a un dipolo de banda ancha, plano y muy pequeño (impreso en una capa muy fina, lámina flexible, FR4). En este segundo caso se emplean circuitos negativos dentro de la estructura del dipolo y lejos de la alimentación. Esto proporciona una resistencia de entrada más estable. Después se aplican estos circuitos negativos a su puerto de entrada obteniendo un ancho de banda de 3.5:1, similar al que tenía antes, en un dipolo planar más pequeño de tamaño de apertura $\lambda/12 \times \lambda/18$.

Como se ha dicho, en primera instancia se diseña una red de adaptación Non-Foster para aumentar el ancho de banda y disminuir el tamaño del lazo 6'' mostrado en la siguiente figura (a la derecha en (b) se muestra su impedancia de entrada):

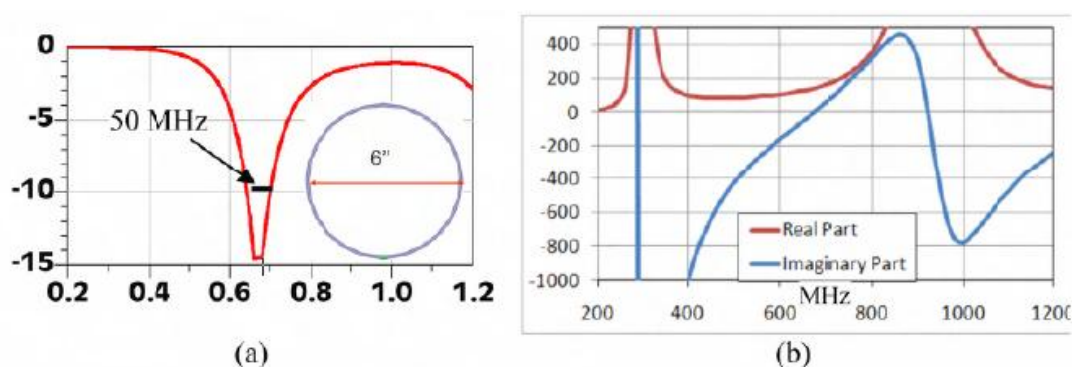


Figura 3.18: Lazo 6'' en (a) e su impedancia de entrada en (b) [17]

Como se puede ver, a 700 MHz existe una resonancia acusada y el objetivo de [17], como ya se ha comentado, es aumentar esos 50 MHz escasos de ancho de banda que presenta antes de utilizar las redes de Non-Foster para dicha antena.

Como se puede apreciar a partir de la anterior figura, la impedancia del lazo tiene un comportamiento específico que debe ser estudiado para diseñar la red de adaptación. Debajo de la resonancia a 700 MHz, a medida que avanzamos hacia frecuencias más bajas, su resistencia es ligeramente decreciente (no en forma cuadrática) hasta 400 MHz y luego se incrementa rápidamente. Su reactancia es linealmente decreciente hasta 600 MHz y entonces se sigue una disminución de más de segundo grado (ver figura 3.18 (b)).

Por lo tanto, se va a diseñar un circuito que consta de una bobina de derivación positiva y una red de Non-Foster optimizada adicional. Después de la optimización, el diseño y los resultados finales se muestran en la siguiente figura:

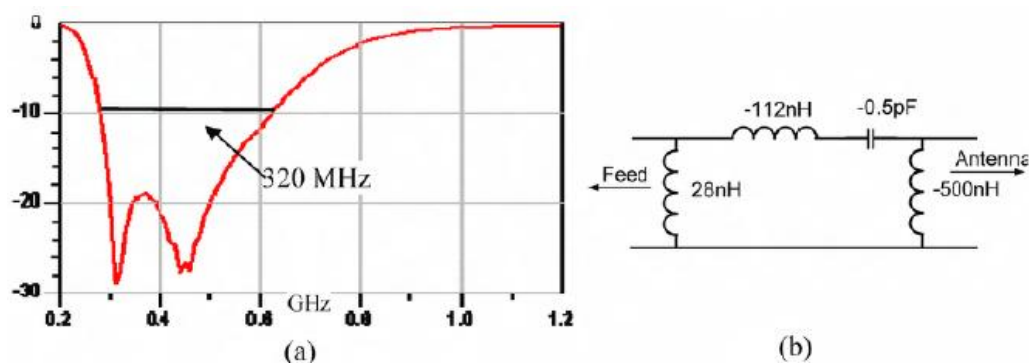


Figura 3.19: Pérdidas de retorno de antena con red de Non-Foster en (a) y red de Non-Foster diseñada en (b) [17]

Como puede verse, el ancho de banda aumenta de 50 MHz a unos 300 MHz. Además, el circuito demuestra con qué facilidad una antena resonante de banda estrecha se puede transformar a una antena de banda ancha más pequeña. Esta última característica se puede observar comparando el rango de frecuencias de las gráficas 3.18 (a) y 3.19 (a), ya que se puede comprobar cómo la misma antena (que inicialmente trabajaba a unos 700 MHz) ahora trabaja a menor frecuencia, con lo que al disminuir la frecuencia, λ aumenta y la antena se hace eléctricamente menor. Tal y como se dijo, para el caso del dipolo se consiguen objetivos similares al aplicarle la red de Non-Foster.

3.4.3 Nuevas líneas de transmisión

Ya en el apartado 3.3 se habla de alguna manera del concepto que aquí se propone, el surgimiento de unas nuevas estructuras de líneas de transmisión con propiedades poco convencionales. Por tanto, se retoman y completan aquí algunos conceptos mencionados en dicho apartado.

En [7] y [12] se plantea la idea de que utilizando redes de Non-Foster se pueden conseguir estructuras circuitales con ϵ y/o μ no dispersivas con un ancho de banda mucho mayor. Aparecen por tanto, según [7] y [12], unas nuevas líneas de transmisión no dispersivas y activas basadas en *metamateriales* ENZ constituyendo estas una nueva aplicación de los mismos.

Dichas líneas de transmisión surgieron en la búsqueda de solucionar el problema de la dispersión, como se ha expresado con anterioridad, donde se modificó un circuito tanque convencional (resonante) introduciéndole un elemento de Non-Foster $C < 0$. Con ello se comprobó que una capacidad negativa idealmente cancelaba una capacidad positiva, lo que se pudo aplicar a obtener una adaptación de impedancias teóricamente infinita para las antenas como ya se ha explicado en 3.4.2. Además de este descubrimiento, se comprobó que $\epsilon = \text{constante}$ y surgieron, pues, este nuevo tipo de líneas de las que hablamos. Todo ello ya se presentó con anterioridad en la ecuación (3.7) y la figura 3.10 pero para mayor comprensión del lector se muestran ahora también:

$$\varepsilon_r(\omega) = \left[\frac{1}{\varepsilon_0} \cdot \left(C - \frac{|C_N|}{\Delta x} \right) \right] \quad (3.10)$$

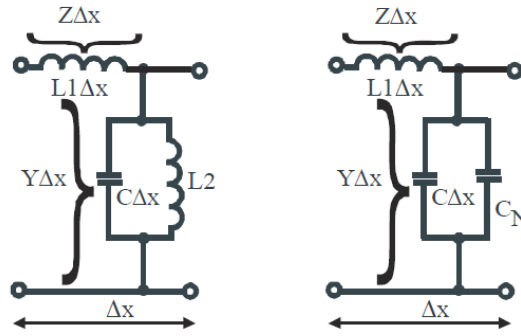


Figura 3.20: Equivalente circuital de diferentes metamateriales ENZ. A la izquierda- ENZ pasivo. A la derecha- ENZ activo ($C_N < 0$) [7]

Las nuevas líneas que surgen son, como decíamos, no dispersivas, modelan *metamateriales* ENZ y MNZ y tienen la siguiente estructura:

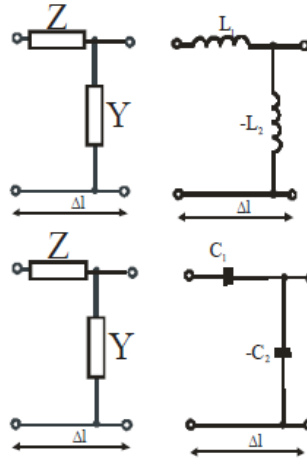


Figura 3.21: Nuevo concepto de línea de transmisión independiente de la frecuencia. Línea de transmisión activa con inductancia negativa (arriba) y línea de transmisión activa con capacidad negativa (abajo) [12]

Dichas líneas presentadas arriba tienen constantes de propagación independientes de la frecuencia como era lógicamente de esperar y son usadas para realizar desfasadores de banda ancha:

$$\beta_L = \sqrt{\frac{L_1}{L_2}}, \quad \beta_C = \sqrt{\frac{C_2}{C_1}} \quad (3.11)$$

Los modelos circuitales presentados en la figura 3.20 son denominados de 1D (una dimensión). Sin embargo, más allá de estos modelos y orientándose a las aplicaciones posibles, los condensadores negativos fueron empleados como bloques de construcción de celdas unitarias en 2D fabricados además en tecnología microstrip como se muestra en la siguiente figura:

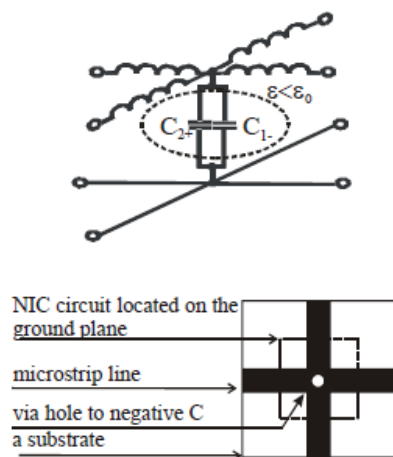


Figura 3.22: Celda unitaria ENZ en 2D (arriba) y realización de la celda en tecnología microstrip (abajo) [7], [12]

Una muestra de los resultados medidos se presenta a continuación en la figura 3.21 donde se ve un comportamiento ENZ bastante constante dentro de una octava (1 GHz - 2 GHz). Estos resultados obtenidos también fueron utilizados para la siguiente de las aplicaciones que se explicará en el apartado 3.4.4: el cloaking.

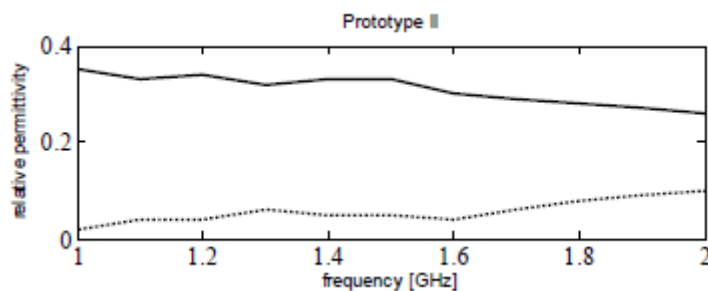


Figura 3.23: Medidas de la celda unitaria ENZ en 2D [12]

En un estudio posterior, se analizó un *metamaterial* ENZ activo en 1D, se construyó y probó. Se basaba en la línea de transmisión cargada con tres condensadores negativos basados en amplificadores operacionales, tal y como se muestra a continuación:

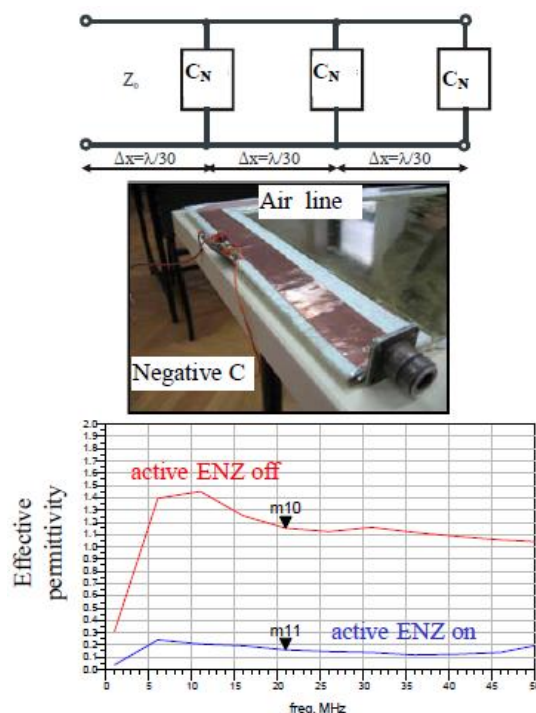


Figura 3.24: Línea de transmisión de tres celdas unitarias activas ENZ de RF basada en capacidades negativas (arriba). Prototipo experimental (en medio) y medidas (abajo) [12]

En base a las medidas se demostró como la parte real de la permitividad efectiva permanecía más o menos constante (entre 0,1 y 0,2), en el rango de frecuencias de 10 MHz a 40 MHz. Este ancho de banda es mucho más amplio que el ancho de banda de cualquier *metamaterial* ENZ pasivo. Además se llegaron a otra serie de conclusiones con aplicabilidad en el apartado 3.4.4 que se comentarán más adelante.

3.4.4 Cloaking

A partir del surgimiento de las nuevas líneas de transmisión propuestas en [7] y [12] y de las pruebas realizadas con varios prototipos en el laboratorio, se propone en [11] aplicar el uso de celdas *metamateriales* activas ($C < 0$ y/o $L < 0$) a un concepto denominado "cloaking".

Cloaking puede ser definido y entendido como invisibilidad, y la idea de [11] es conseguir que las ondas que rodean un cierto objeto lleguen con la misma fase que las ondas que habría si no hubiera objeto. Para conseguir esto es preciso conseguir velocidades de fase mayores que las de la luz $v_p > c$.

La consecución de velocidades mayores que las de la luz es viable optando por la vía pasiva, con el inconveniente que casi siempre surge, esto puede realizarse en anchos de banda muy estrechos, y por tanto, en [11] se propone el uso de capacidades negativas para poder hacer lo mismo pero en banda ancha.

Por tanto, para conseguir la mencionada invisibilidad que se desea es necesario pasar del cloaking pasivo (ancho de banda estrecho) al cloaking activo usando *metamateriales* ENZ.

Por aclarar el concepto de cloaking que se quiere conseguir, se muestra a continuación el comportamiento que se ha descrito justo arriba en la siguiente figura:

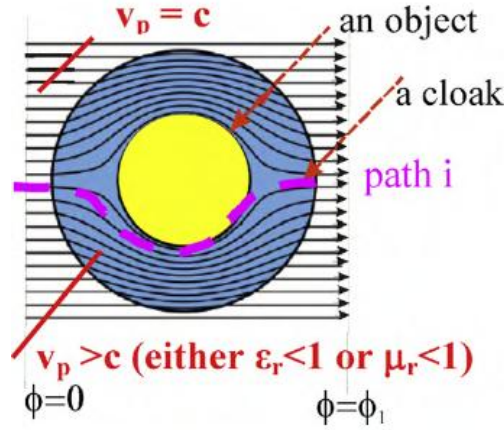


Figura 3.25: Propagación de una onda EM en un "cloak" [11]

Como puede verse, las ondas planas viajan a la velocidad de la luz c sin sufrir ninguna distorsión por la existencia del objeto, por tanto, el objetivo es conseguir compensar de alguna manera el efecto que se produce en las ondas que sí se ven afectadas por dicho objeto. Esto se consigue viendo que dichas ondas al recorrer más espacio, (como puede verse en la figura 3.25), deben hacerlo a mayor velocidad ($v_p > c$) para llegar a la vez junto con las ondas planas al final del objeto, aparentando así de alguna manera que no se han visto afectadas por él y consiguiéndose de esta forma el objetivo de "invisibilidad" deseado.

Es importante también resaltar el cambio de fase que se produce Δ_{ϕ_i} en el cloak de la figura 3.25:

$$\Delta_{\phi_i} = -d_i \frac{\omega}{c} \sqrt{\epsilon_r(i, \omega) \cdot \mu_r(i, \omega)} = -B \cdot d_i \quad (3.12)$$

Donde d_i es la diferencia de caminos, ω es la frecuencia angular y c es la velocidad de la luz.

A partir de la ecuación (3.12) se puede explicar también el concepto de invisibilidad del que hablamos. La idea es que si d_i crece al rodear el objeto, para mantener el mismo desfase, entonces B tiene que ser más pequeño que en el exterior del cloak, por lo tanto, se necesita que $\epsilon_r < 1$ o $\mu_r < 1$. Esto se puede conseguir con materiales pasivos (cloak

pasivo) pero en un ancho de banda reducido, por lo que se propone en [11] pasar al cloaking activo usando redes de Non-Foster.

También a partir de la ecuación (3.12) se observa de alguna manera que el efecto que se produce por la existencia del objeto en las ondas que no son planas, (el efecto que se desea mitigar), se expresa en la diferencia de fase Δ_{ϕ_i} que existe en el cloak, y que es dependiente directamente de los parámetros constitutivos, ϵ_r y μ_r . Dichos parámetros son claramente dispersivos (dependientes de ω) en un cloaking pasivo, como ya nos aventuró Foster, por lo que es necesario quitarse la dispersión para poder llegar a la invisibilidad en un rango de frecuencias mayor. Esto es así debido a que las variaciones de μ y ϵ con la frecuencia provocan cambios bruscos de fase, permitiendo la invisibilidad, pues, sólo en un ancho de banda reducido.

Con todo lo dicho, en [11] se llega a la conclusión de que para conseguir la invisibilidad en un rango de frecuencias mayor es preciso obtener una diferencia de fase Δ_{ϕ_i} constante, de tal manera que no se note la presencia del objeto una vez que la onda EM lo ha atravesado, lo que se traduce en la necesidad de no tener dispersión para ϵ y μ y de que $v_p > c$. Esto se puede conseguir utilizando redes de Non-Foster, (capacidades e inductancias negativas), para modelar el comportamiento de un *metamaterial* ENZ en este caso.

Por lo tanto, en [11] obtuvieron lo siguiente en lo que se refiere a la diferencia de fase para materiales con y sin dispersión:

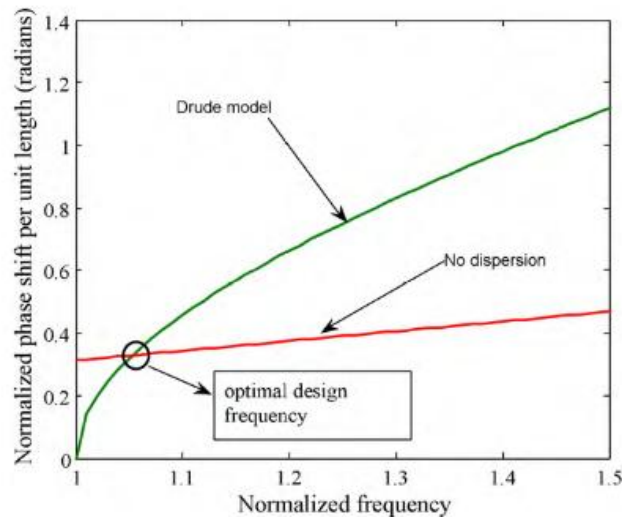


Figura 3.26: Diferencia de fase para materiales dispersivos (pasivos) y no dispersivos (activos, Non-Foster) [11]

Se puede observar que todas las conclusiones a las que se llega en [11] son corroboradas en la anterior figura, ya que como puede verse, utilizando materiales pasivos (curva verde) el rango en el que la diferencia de fase se mantiene constante es de 1 a 1.05, (muy reducido), sin embargo para materiales activos (curva roja) dicho rango de funcionamiento es mucho mayor.

El hecho de que usando celdas *metamateriales* activas (elementos de Non-Foster, $C < 0$ y/o $L < 0$) se puede solucionar la dispersión está más que demostrado a lo largo de los diversos artículos analizados.

Sin embargo, el hecho de que usando dichas estructuras se consigue que $v_p > c$, se demuestra experimentalmente ya en [7], como se comentó en el apartado anterior, a partir de los experimentos llevados a cabo con los prototipos de las figuras 3.22 y 3.24, donde se obtiene que el nuevo tipo de líneas de transmisión surgidas son compatibles con $v_p > c$ y con $v_g > c$. Esto último, según [7], no contradice la teoría de la relatividad, pues lo que se debe cumplir es que la velocidad de la energía sea menor a la de la luz, no exactamente v_g .

También se puede ver que usando redes de Non-Foster se consigue que v_p sea mayor que c viendo que la capacidad total C del circuito tanque no convencional, (figura 3.20 derecha), disminuye para todas las frecuencias al introducirle el condensador negativo C_N , con $C > C_N$, con lo que v_p aumenta y supera a c , ya que $v_p \propto \frac{1}{LC}$.

A partir de los experimentos mencionados, se obtuvieron datos suficientes que validaban la idea de que con elementos activos se obtenía un ancho de banda mucho mayor que con elementos pasivos.

Además, y lo que es más importante, es que dichos datos sirvieron como entrada al programa ADS^{TM} de Agilent para realizar simulaciones y conseguir de esta manera el desarrollo de un modelo de cloak activo a partir de los prototipos anteriores, como se muestra en la figura:

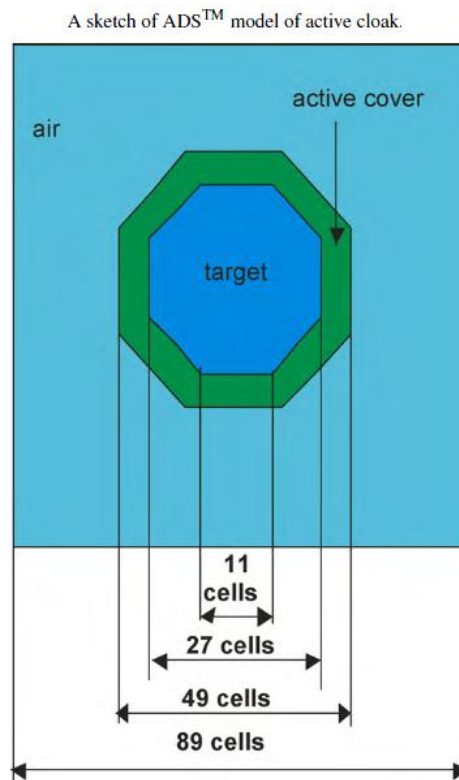


Figura 3.27: Modelo en simulación ADS^{TM} para cloak activo

Donde las celdas de la figura 3.27 son las celdas unitarias a las que se ha hecho referencia con anterioridad y que están formadas por los elementos circuitales de la figura 3.20.

3.4.5 Aplicación en diodo varactor

En este apartado se presentará la última de las aplicaciones que tiene el uso de celdas activas inspiradas en *metamateriales* revisadas en este trabajo, utilizar las redes de Non-Foster para aumentar el rango dinámico de un diodo varactor.

En [18] se presenta un método original para aumentar el margen de ajuste de un diodo varactor con tecnología MMIC como decíamos. Un circuito activo que simula una capacidad negativa se conecta al diodo varactor. Este método permite aumentar el rango de ajuste del varactor más de diez veces, y compensar la resistencia en serie que presenta al mismo tiempo.

El rango de ajuste típico $\frac{C_{\max}}{C_{\min}}$ de un diodo varactor MMIC es de 2-3 unidades, si la resistencia serie del dispositivo se mantiene razonable, ya que dicha resistencia varía de ohmios a varias decenas de ohm y depende de la tensión de polarización del dispositivo [18].

En [18], como decíamos, se describe un método para aumentar el margen de sintonía de diodos varactores y, al mismo tiempo, para compensar su resistencia serie mediante la conexión en serie o en paralelo de un circuito activo que simula una capacidad negativa (red de Non-Foster).

Para empezar a entender un poco más todo esto es preciso mostrar el comportamiento de un diodo varactor en lo que se refiere a capacidad y resistencia serie. A continuación se muestran dichos parámetros para un diodo varactor MMIC con tecnología pHEMT de Philips-PML:

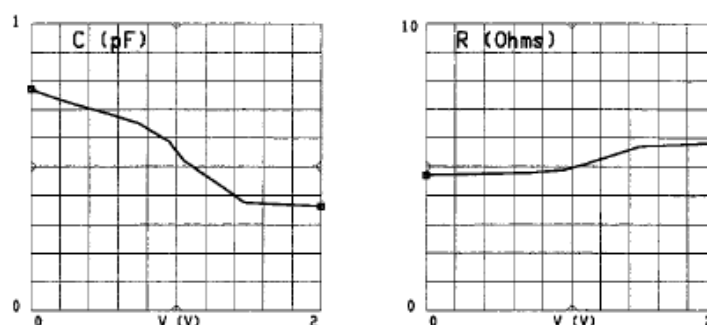


Figura 3.28: Características ajustables (C y R) para un diodo varactor DIGM-type 6 x 100 μm de Philips

Como puede verse, el rango ajustable $\frac{C_{\max}}{C_{\min}}$ de dicho diodo es de 2.1 unidades y su resistencia serie es de 5 Ω más o menos para una tensión de polarización inversa de 0 a 2 V.

Tal y como se ha comentado arriba, en [18] se prueba a analizar el comportamiento de la asociación tanto en serie como en paralelo de una capacidad negativa y el diodo varactor para ver si se puede mejorar su rango de funcionamiento y reducir su resistencia. Con este fin se analizan en primer lugar los circuitos serie y paralelo de una capacidad negativa y una positiva y ajustable como se muestra a continuación:

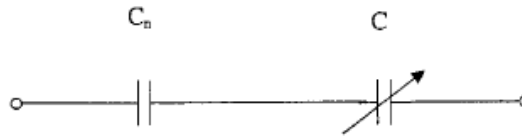


Figura 3.29: Asociación en serie de una capacidad negativa $C_n < 0$ y una capacidad ajustable positiva C [18]

La capacidad resultante del circuito anterior es:

$$C_{eq} = \frac{C \cdot C_n}{C + C_n} \quad (3.13)$$

Donde $C_n = -K \cdot C_{max}$, con $k > 0$. Con lo que se obtiene:

$$C_{eq_max} = \frac{-C_{max} \cdot k \cdot C_{max}}{C_{max} - k \cdot C_{max}} = \frac{k}{k-1} \cdot C_{max} \quad (3.14)$$

$$C_{eq_min} = \frac{-C_{min} \cdot k \cdot C_{max}}{C_{min} - k \cdot C_{max}} \quad (3.15)$$

Si se define el rango dinámico de ajuste del circuito D como $\frac{C_{max}}{C_{min}}$ se tiene lo siguiente:

$$D = \frac{C_{eq_max}}{C_{eq_min}} = \frac{k}{k-1} \cdot \left(D - \frac{1}{k}\right) \quad (3.16)$$

Con todo esto se concluye que cuando k es aproximadamente uno $|C_n| \sim C_{max}$ y puede verse claramente que el rango dinámico de ajuste del circuito puede alcanzar valores muy altos.

Se realiza en [18] un análisis similar para el circuito paralelo mostrado en la siguiente figura y se concluye que también es viable incrementar el rango dinámico de ajuste del circuito.

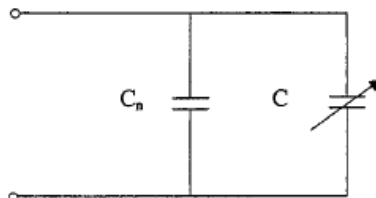


Figura 3.30: Asociación en paralelo de una capacidad negativa $C_n < 0$ y una capacidad ajustable positiva C [18]

Una vez realizados ambos análisis se abre la posibilidad de asociar al diodo varactor una capacidad negativa en serie y/o en paralelo, que es justo lo que se realizó en [18] obteniéndose los siguientes resultados:

Conexión en serie de diodo varactor y $C < 0$:

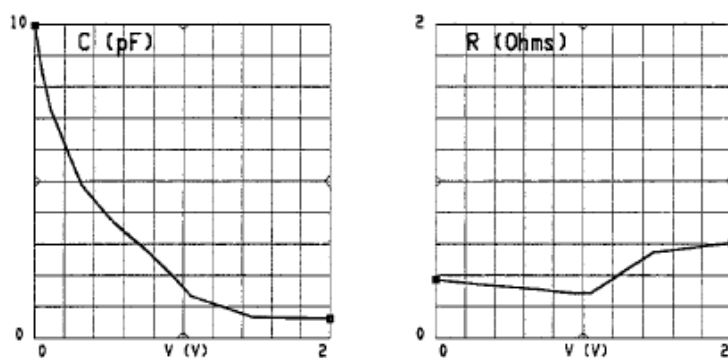


Figura 3.31: Capacidad y resistencia serie de diodo varactor + $C < 0$ en serie [18]

Como puede verse, la variación de la capacidad se produce entre 10 y 0.62 pF para una tensión inversa del diodo varactor de 0 a 2 V. Con lo que se ve claramente que el rango de ajuste $\frac{C_{\max}}{C_{\min}}$ de esta asociación en serie aumenta considerablemente y es de 16 unidades y su resistencia en serie se ve reducida hasta 0.4 Ω .

En cuanto a los resultados en paralelo, se menciona en [18] que, aunque se sigue mejorando el rango y disminuyendo la resistencia, se obtienen peores resultados, optando, pues, por la asociación en serie descrita.

3.5 Cómo conseguir redes de Non-Foster: NICs

3.5.1 Introducción

Trabajar con redes de Non-Foster supone el poder conseguir circuitos no dispersivos, además dichas redes permiten modelar inductancias o capacidades negativas. Por tanto, se propondrán en este apartado unos determinados circuitos, denominados NICs, como medio para poder conseguir implementar una red de Non-Foster.

El concepto fundamental que se presenta para proponer estos circuitos es que se necesita un circuito activo que sintetice al mismo tiempo la inversión de un condensador o una bobina, con lo que se utilizarán, "circuitos convertidores de impedancias negativas" o NICs, que lógicamente usan como impedancia de carga Z_L capacidades y/o inductancias, consiguiéndose de esta manera el efecto deseado.

Este tipo de circuitos, llamados convertidores de impedancias, se pueden implementar en diversas tecnologías, (amplificadores operacionales, transistores... etc.), aquí se presentan los NICs basados en transistores, y se repasan diferentes topologías para su implementación.

Por último, se plantearán algunos problemas de estabilidad que surgen cuando se habla de NICs y que deben ser tenidos en cuenta cuando se trabaja con ellos.

3.5.2 Definición de NIC

Los elementos negativos necesarios para constituir una red de Non-Foster, se realizan terminando una red de dos puertos llamada NIC (*Negative Impedance Converter*) con el correspondiente elemento real tal y como se muestra en la figura:



Figura 3.32: Conversor de impedancia negativa ($k>0$) [13]

Un NIC ideal puede ser definido, por tanto, como un circuito activo de dos puertos en el que la impedancia conectada a dos de sus terminales es la impedancia negada, (y escalada por una constante positiva), de la impedancia conectada en el otro par de terminales del circuito [9].

Los NICs se originaron en la década de 1920 como un medio para neutralizar las pérdidas resistivas en los circuitos [20]. De acuerdo con Merill, los circuitos de

impedancia negativa fueron utilizados años después para desarrollar un nuevo tipo de repetidor telefónico llamado E1. Debido a la inclusión del circuito de impedancia negativa, el repetidor E1 fue capaz de amplificar las señales de voz a un coste menor que los repetidores convencionales en el momento. Más recientemente, Yamaha también incorpora circuitos de impedancia negativa en su tecnología Servo Yamaha (YST) para compensar las pérdidas resistivas en la bobina de un altavoz. Además de que se ha demostrado la utilidad de los NICs en las frecuencias de audio, tienen aplicaciones de alta frecuencia también explicadas en el apartado anterior, de ahí nuestro interés.

Las primeras realizaciones prácticas de los NICs fueron diseñadas, construidas y chequeadas por Linvill [19] alrededor de 1950. Él construyó circuitos de resistencias negativas usando NICs acabados tanto en tierra como flotantes. Esto se muestra en la siguiente figura:

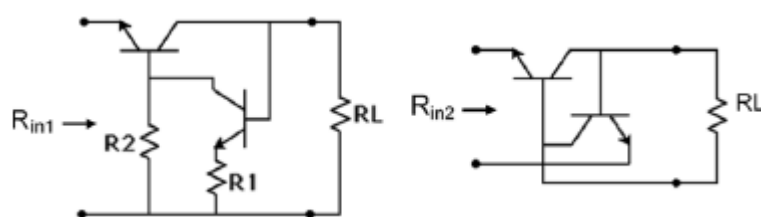


Figura 3.33: NIC ideal en circuito abierto estable (OCS) terminado en una resistencia [13]

Con transistores ideales, se obtiene una resistencia negativa pura. Con transistores reales, Linvill obtuvo una importante componente reactiva de la impedancia de entrada Z que acompañaba a la resistencia negativa, lo que conlleva una baja Q , donde esta Q “resistiva” se define según [13] como: $Q = [\text{Re}(Z)/\text{Im}(Z)]$. Esto puede observarse en la figura 3.34:

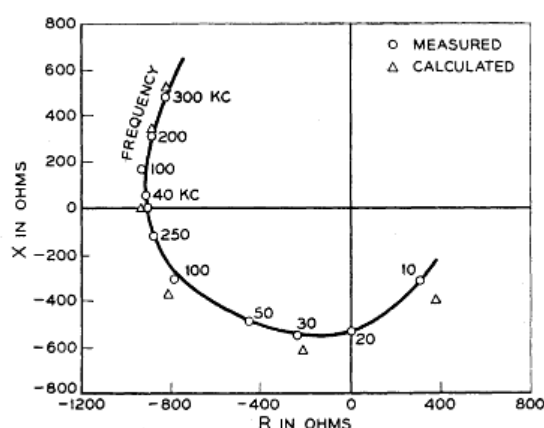


Figura 3.34: Impedancia de entrada de NIC en circuito abierto estable (OCS) terminado en una resistencia [19]

Los circuitos definidos como *circuitos abiertos estables* (OCS) implican que si una gran resistencia termina el puerto a la izquierda de la resistencia negativa, la red total será

estable. Hay que especificar que la impedancia del bucle a través de la terminación y R_{in} será positiva [13].

La parte dual de la figura 3.33 se muestra en la figura 3.35, donde se obtienen resistencias negativas del *cortocircuito estable* (SCS). Esto significa que esa red será estable si una gran conductancia se coloca en la entrada [13].

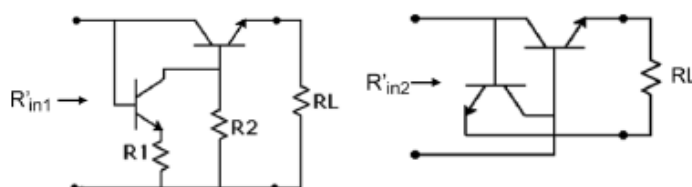


Figura 3.35: NIC ideal en cortocircuito estable (SCS) terminado en una resistencia [13]

La estabilidad de los cortocircuitos o de los circuitos abiertos es una propiedad intrínseca de los NICs según Linvill demostró.

Brownlie [21] y Hoskins [22] mostraron que un puerto de cualquier NIC debe siempre ser SCS siendo el otro puerto OCS. Además, en el diseño de redes en escalera empleando elementos negativos como NICs terminados, Linvill dijo que las versiones OCS deben ser usadas sólo como elementos en serie, mientras que las versiones SCS deben ser configuradas en paralelo.

En [13] usaron la técnica Middlebrook [23] para predecir la estabilidad de los NICs terminados en impedancias pasivas arbitrarias.

En [24] y [25] mostraron técnicas de diseño apropiadas que pueden producir capacidades negativas prácticas, predeciblemente estables, de bajo ruido y de alta calidad para uso en adaptación de antenas eléctricamente pequeñas en receptores.

Aberle [26] da un método alternativo de predicción de la estabilidad de los NICs usando el enfoque de factor de estabilidad que se suele usar en el diseño de amplificadores en microondas y que, tal y como se mencionará más adelante, no será válido.

Los autores han identificado diez NICs de terminal común con diferentes disposiciones de transistores, incluyendo los de Linvill y los catalogados en [27]. De todos esos, sólo los de Linvill y una versión de un NIC en trío de tubo de vacío de Yanagisaka [28] han sido construidos y probados. Los demás sólo se han analizado teóricamente.

Kuo [29], [30] da una familia de, al menos, doce NICs flotantes que incluyen los circuitos de Linvill como un caso especial. Los resultados experimentales verifican que esos circuitos se pueden realizar con una resistencia negativa de baja Q . Se pueden también realizar NICs con amplificadores y la idea básica se muestra en la figura 3.36. Los amplificadores operacionales de este circuito son bien conocidos y son usados para obtener una resistencia negativa de baja Q . Hay que especificar que la ganancia A debe

ser positiva y mayor que uno para conseguir el negado de Z , aunque como se ha expresado anteriormente, estos equivalentes no serán tratados en este trabajo.

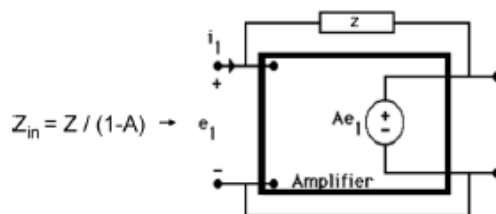


Figura 3.36: NIC basado en amplificador [13]

Una vez presentados los conceptos básicos sobre los NICs y, sabiendo que son el medio para implementar las redes de Non-Foster, se pasará ahora a realizar una breve presentación de diferentes topologías para materializar dichos NICs.

3.5.3 Topologías de NICs

Una vez conocidas las características básicas de los NICs se va a realizar ahora una breve presentación de las diferentes topologías de NICs que han dado diversos autores.

Tal y como se acaba de mencionar en el apartado anterior, los autores han identificado diez NICs de terminal común con diferentes disposiciones de transistores, incluyendo los de Linvill y los que se van a catalogar ahora en este apartado y que son:

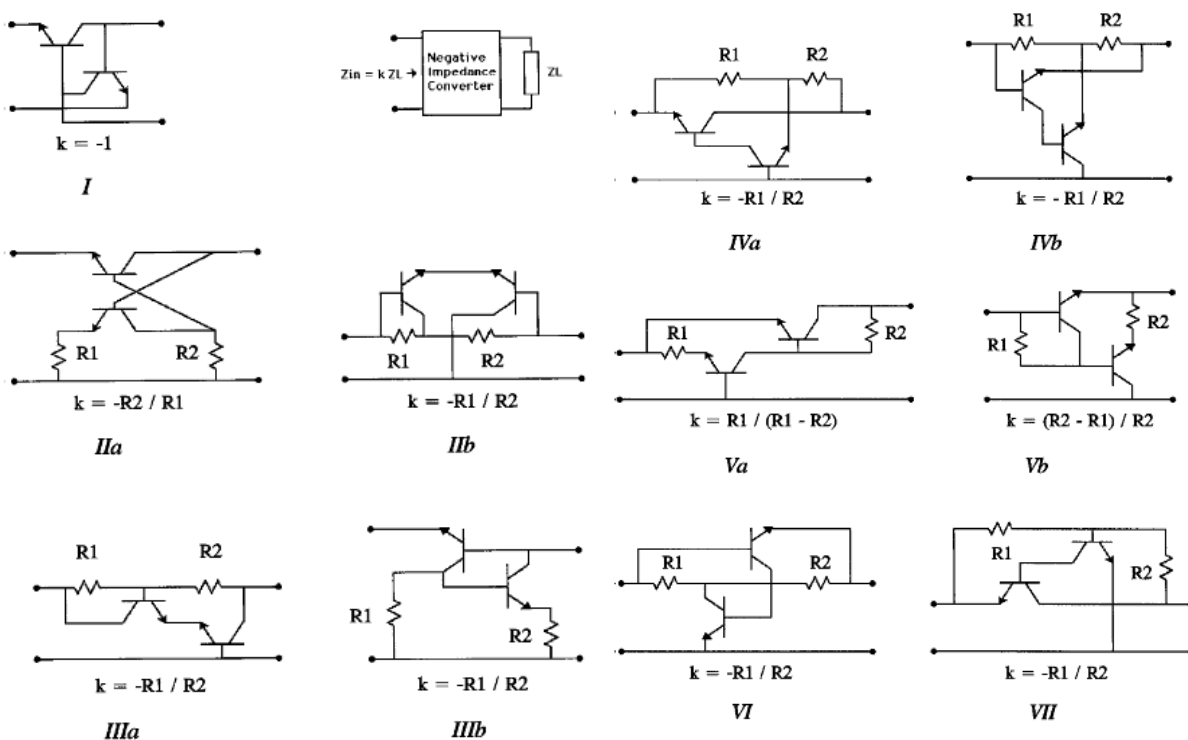


Figura 3.37: Topologías de NICs basados en transistores [27]

Como puede verse, en [27] se presentan diferentes topologías de NICs todos ellos con tecnología BJT, cuyos autores son:

I, IIa→ Linvill.

IIb, IIIa, VI→ Myers.

IIIb→ Yanagisawa.

IVa, Va, Vb→ Hakim.

IVb→ Larky.

VII→ Nagata.

Básicamente los denominados NICs están compuestos por transistores (BJT en este caso) y resistencias, es decir se trata de circuitos activos de dos etapas con distintas configuraciones definidas en la electrónica clásica (base común, colector-común...). El interés está en evaluar su impedancia de entrada y ver si, efectivamente, resulta ser la impedancia de carga invertida.

En [27] se hace una comparativa entre algunas de las topologías mostradas en la figura 3.37 con el fin de obtener algunos resultados que muestren su capacidad para invertir impedancias, que es de lo que se trata. Para llevar a cabo dicho estudio se tiene el siguiente escenario:

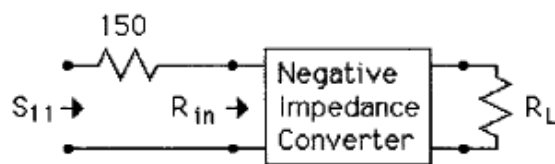


Figura 3.38: Esquema de medición del parámetro S_{11} de artículo [27]

Y realizando una comparativa con el esquema de la figura 3.38 entre la topología IIb y la VI en [27] se obtiene lo siguiente:

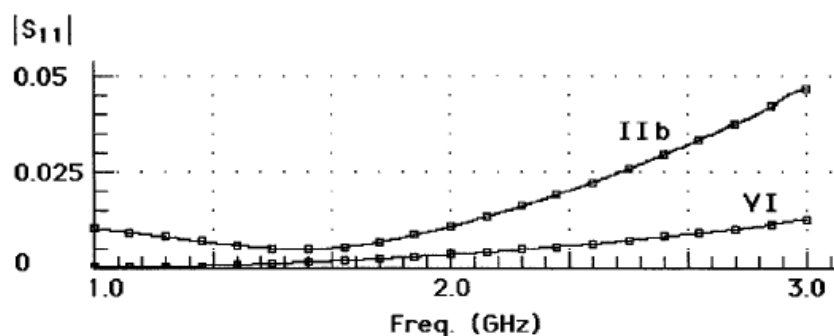


Figura 3.39: Resultados de medición del parámetro S_{11} de artículo [27]

Como puede verse, lo que se evalúa es la capacidad de las diferentes topologías para obtener $R_{in} = -R_L = -100 \Omega$, o lo que es lo mismo, $S_{11} = 0$, obteniéndose que los tipos I, IVa, IVb, VI y VII siempre tienen su parámetro S_{11} más bajo, es decir, les cuesta menos invertir R_L y su rendimiento está muy cerca del que se muestra para el tipo VI, mientras que los tipos IIa, IIb, IIIa, IIIb, Va y Vb siempre han dado la respuesta más alta (peor comportamiento).

Al evaluar R_{in} para cada NIC con un modelo de transconductancia como el que se muestra en la figura 3.40 pero con g_m finita, se descubre en [27] que los factores k son independientes de g_m y se mantienen como se muestra en las figuras de los circuitos IV, IVb, VI y VII, mientras que los otros circuitos requieren $g_m \rightarrow \infty$ para alcanzar sus respectivos valores de k .

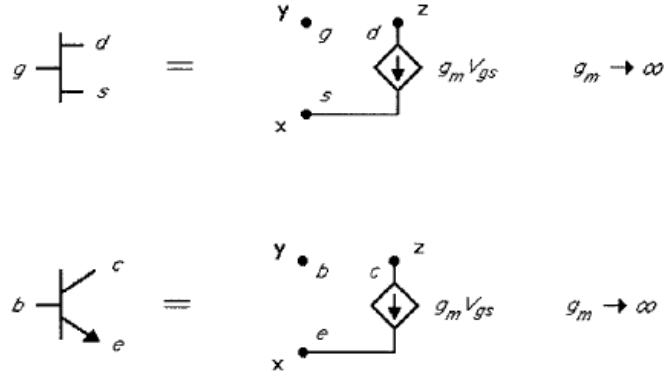


Figura 3.40: Modelo de transconductancia para transistores BJT y FET [27]

Se evalúan también en [27] los factores k de aquellos circuitos que necesitaban tener una transconductancia $g_m \rightarrow \infty$ para un valor finito de ésta y de lo anterior se concluye que algunos de los NICs son mejores que los demás, al menos en términos de no requerir $g_m \rightarrow \infty$ en el modelo simple de transconductancia finita empleado.

El método clásico para la realización de resistencias negativas es terminar el NIC con una resistencia en uno de sus puertos tal y como ya se ha comentado, pero, como existen otros circuitos de un puerto que, según [27], pueden producir estos elementos, es interesante comparar el rendimiento del circuito de Meunier mostrado en la figura 3.41:

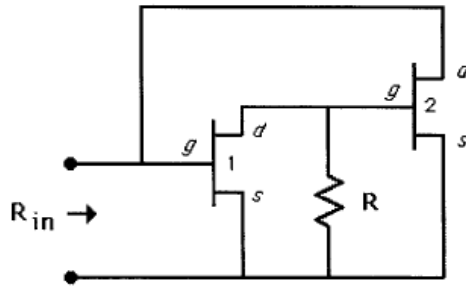


Figura 3.41: Circuito de un puerto de Meunier para invertir una resistencia [27]

Para el circuito de Meunier mostrado se tiene una impedancia de entrada como la siguiente:

$$Z_{in} = R_{in} = \frac{-1}{g_{m1}g_{m2}R} \quad (3.17)$$

Los resultados que se obtuvieron para el anterior circuito fueron bastante buenos y se muestran en la figura 3.42, aunque tal y como se explicita en [27] no son concluyentes de forma general.

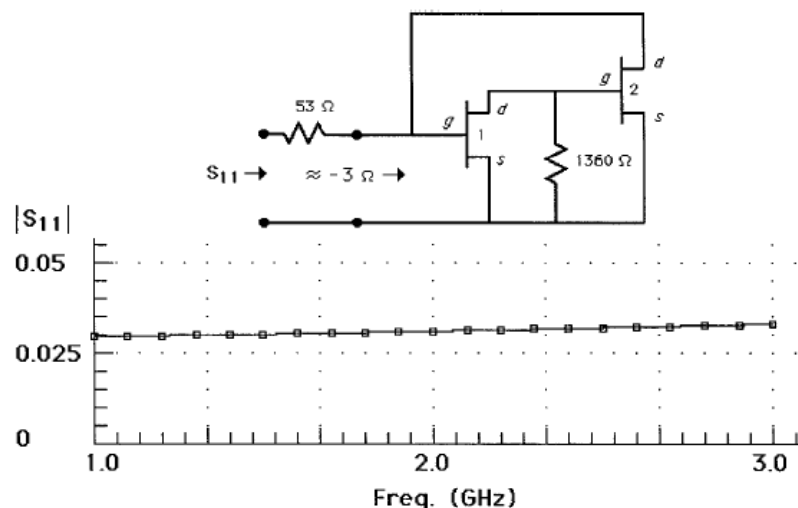


Figura 3.42: Circuito de un puerto de Meunier para invertir una resistencia y resultados obtenidos [27]

De todos los NICs mostrados hasta ahora en la figura 3.37, sólo los de Linvill y una versión de un NIC en tríodo de tubo de vacío de Yanagisaka [28] han sido construidos y probados. Los demás sólo se han analizado teóricamente, como ya se comentaba antes, según [13]. De ahí el interés existente en simular, construir y verificar el funcionamiento de diferentes topologías de NICs, pudiendo aplicar el prototipo obtenido a mejorar las características de una antena, entre las muchas aplicaciones existentes y explicadas en el apartado anterior. Esto es lo que se llevará a cabo en los dos capítulos siguientes.

Es destacable también que lo que se pretende en capítulos subsiguientes es extender a las frecuencias de microondas y continuar con la labor empezada en los últimos años por diversos autores, ya mencionados, para demostrar la viabilidad de alguna de las aplicaciones explicadas en el apartado 3.4. Con el fin de ilustrar esto último, se presentan a continuación algunos de los prototipos de NICs propuestos y que hacen uso de diferentes topologías y tecnologías de transistores.

Ya en [13] Sussman-Fort propone hacer uso del siguiente circuito de Linvill para invertir una capacidad, incluyendo el prototipo llevado a cabo:

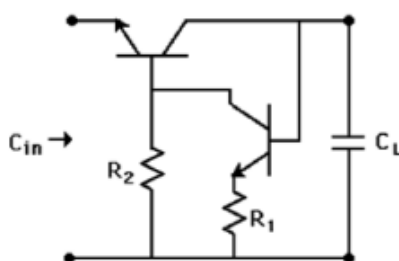


Figura 3.43: Circuito de Linvill para inversión de capacidad C_L [13]

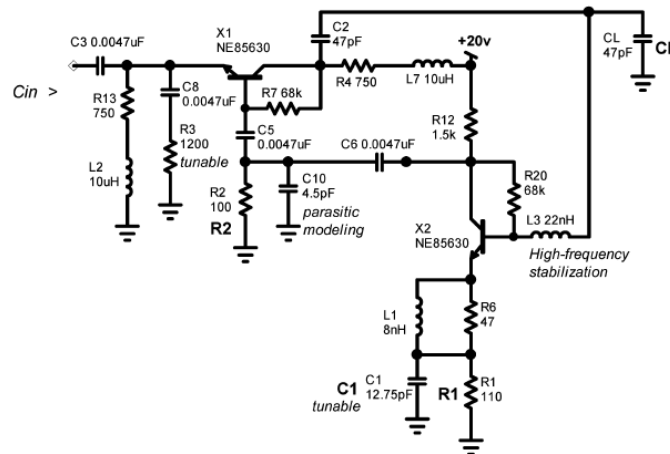


Figura 3.44: Prototipo realizado para inversión de capacidad C_L [13]

También en [11], [12] y [18] Silvio Hrabar y Svilen Kolev proponen utilizar la tecnología FET para la realización de un NIC que invierta tanto bobinas como condensadores con la siguiente topología:

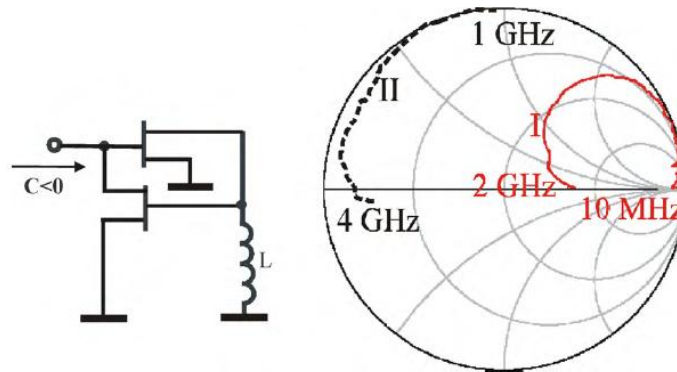


Figura 3.45: Circuito para inversión de bobina L [11]

En [11] se propone el circuito de la anterior figura como circuito para conseguir el cloaking activo y en [18] se propone asimismo dicho circuito como medio para conseguir aumentar el rango dinámico de un diodo varactor, tal y como se ha explicado en el apartado 3.4.

En [12] se presenta el circuito de la figura 3.46 y su prototipo en la figura 3.47, donde se destacan diversas aplicaciones de este circuito y se hace notar que la impedancia de entrada del mismo es inversamente proporcional a la impedancia de carga del circuito, en este caso un condensador.

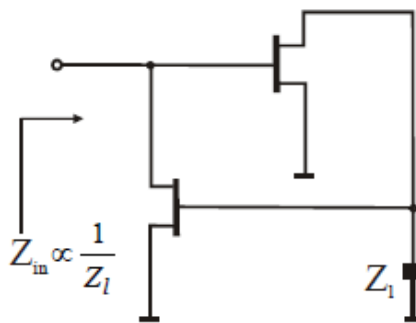


Figura 3.46: Circuito para inversión de un condensador [12]



Figura 3.47: Prototipo realizado para inversión de un condensador [12]

3.5.4 Problemas de estabilidad de los NICs

Las redes de Non-Foster no son nuevas en absoluto, como ya sabíamos, y se basan en la utilización de NICs, originalmente introducidos en la década de 1950 [19]. Aunque esta idea es, en efecto algo antigua, sólo hay unos pocos artículos en la literatura que informen de implementaciones prácticas exitosas de capacidades o inductancias negativas en RF y en régimen de microondas [7]. El principal motivo que lo explica es la inestabilidad inherente que presentan las celdas *metamateriales* activas (no dispersivas) que se implementan con $C < 0$ y/o $L < 0$, (NICs).

Además, la elección de un método para evaluar el tema de la estabilidad es muy importante. Tradicionalmente, los ingenieros de RF y microondas suelen analizar la estabilidad en el dominio de la frecuencia con la ayuda de "factores de estabilidad" [5], con base en el módulo del coeficiente de reflexión de entrada de un circuito, $|\Gamma_{in}|$.

Sin embargo, a menudo se olvida que todos los factores de estabilidad basados en el coeficiente de reflexión, $|\Gamma_{in}|$, asumen que el criterio de estabilidad de Nyquist, a priori, se

satisface, es decir, que la función de transferencia no tiene polos en el semiplano derecho. Si se descuida este hecho, se pueden extraer conclusiones erróneas.

Por ejemplo, el módulo del coeficiente de reflexión de una capacidad ideal negativa es uno, como lo es el módulo de una capacidad positiva ordinaria. Por lo tanto, parecería que una capacidad negativa pura es algo estable. Sin embargo, un análisis de transitorios sencillo e intuitivo, presentado en [2] y del que se hablará a continuación, muestra claramente un crecimiento de voltaje sin límites a través de la capacidad negativa, es decir, la inestabilidad. En pocas palabras, a fin de asegurar un funcionamiento estable, la capacidad total a lo largo de una malla cerrada en un circuito siempre debe ser positiva ($C_e > 0$) [7].

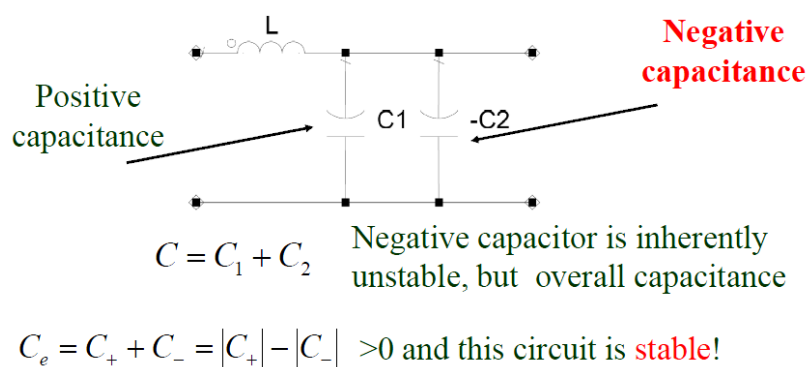


Figura 3.48: Introducción de $C < 0$ en línea de transmisión

Se considera en [2] el ejemplo de un condensador relleno de un hipotético material con permitividad $\epsilon < 0$ que además es no dispersiva. Podemos asumir que el condensador se carga a un voltaje entre terminales $u(0)$. En $t=0$ se conecta a una resistencia R .

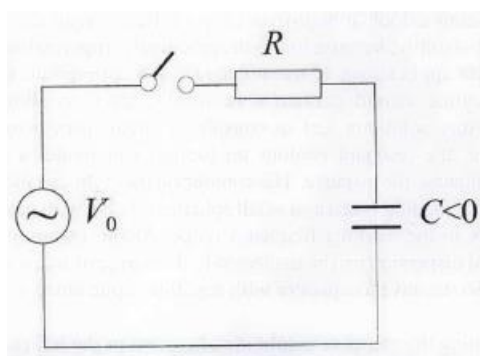


Figura 3.49: Conexión de capacidad negativa C a V_0 [2]

La tensión satisface la siguiente ecuación diferencial:

$$u(t) + CR \frac{du(t)}{dt} = 0 \quad (3.19)$$

Cuya solución es, para el caso del condensador negativo planteado:

$$u(t) = u(0) \cdot e^{-\frac{1}{RC}} = u(0) \cdot e^{+\frac{1}{R|C|}} \quad (3.20)$$

Como puede verse a partir de la expresión anterior, el condensador C no se descarga, sino que aumenta exponencial e indefinidamente su voltaje, con lo que resulta ser inestable. A continuación se compara este fenómeno con el que ocurre en un condensador $C > 0$ convencional, que sí es estable.

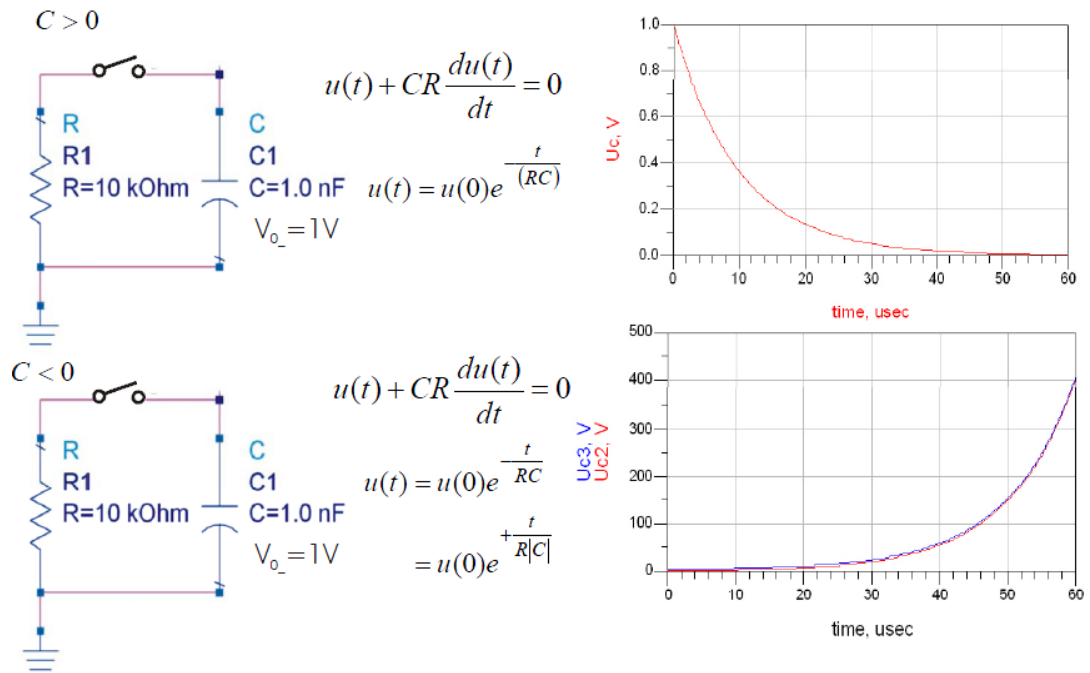


Figura 3.50: Comportamiento en estabilidad de $C > 0$ y de $C < 0$

Por lo tanto, ha quedado expresada la inestabilidad que suelen presentar los NICs, debido a que modelan capacidades e inductancias negativas, como el mayor escollo que presentan de cara a su implementación y aplicabilidad a nivel práctico.

3.6 Conclusiones

Una vez concluido este capítulo en el que se lleva a cabo el desarrollo de las denominadas redes de Non-Foster, podemos llegar a las siguientes conclusiones:

- Las redes de Non-Foster violan claramente el teorema de Foster, pudiendo así liberarse de la dispersión intrínseca de los *metamateriales pasivos* al tener una dispersión que permite cancelar la dispersión de los elementos convencionales (L y C positivas). Son, por tanto, las redes complementarias a las redes de Foster.
- Al violar el teorema de Foster, estas redes deben constituir necesariamente elementos activos.
- Las redes de Non-Foster permiten implementar capacidades e inductancias negativas y abren el camino hacia unas nuevas líneas de transmisión no dispersivas.
- Además estas redes se proponen como solución al problema intrínseco de los *metamateriales pasivos*, que era la dispersión, y se consiguen, por tanto, anchos de banda mucho mayores.
- El estudio sobre la viabilidad de trabajar con redes de Non-Foster está en auge en los últimos años, apareciendo, pues, múltiples aplicaciones tales como: aumentar el ancho de banda y mejorar la adaptación en antenas eléctricamente pequeñas y hacerlas más pequeñas, el surgimiento de nuevas líneas de transmisión ENZ no dispersivas, o algunas tan curiosas como la posibilidad de hacer cloaking activo en un ancho de banda grande, o de aumentar el rango de ajuste de un diodo varactor si se le añade una capacidad negativa.
- Las redes de Non-Foster tienen su equivalente en capacidades e inductancias negativas, que se implementan a través de unos circuitos activos denominados: NICs (*Negative Impedance Converters*).
- Los NICs son circuitos activos formados por transistores en tecnología BJT o FET que se implementan en diferentes topologías y que modelan las capacidades e inductancias negativas deseadas.
- Al poderse solucionar el problema de la dispersión comentado, se abre el camino hacia una nueva línea de trabajo, que es la que se trata en este proyecto: conseguir realizaciones de NICs con un buen comportamiento que, por un lado, aúnen las ventajas de los *metamateriales* (pasivos) presentadas en el capítulo 2 y, por otro, superen sus limitaciones intrínsecas.

- Por último, surgen algunos interrogantes e inconvenientes asociados a los NICs en cuanto a problemas de estabilidad se refiere, que serán nuestros particulares "hándicaps" a superar en las implementaciones que se lleven a cabo.

Capítulo 4

Topologías de NICs empleadas

4.1 Introducción

Llegados a este punto, una vez analizados los aspectos teóricos de los *metamateriales* modelados como algo pasivo, con sus ventajas e inconvenientes, y una vez que se conocen las redes de Non-Foster como alternativa a estos últimos, se estudiarán en este cuarto capítulo dos topologías de NICs a nivel práctico.

Las dos topologías que se estudiarán se proponen a partir de las catalogadas en [27] y de las presentadas por autores como Kolev en [18], la primera con tecnología BJT y la segunda con tecnología FET.

En primer lugar, se llevará a cabo un análisis ciertamente teórico previo de cada una de las dos topologías de NICs mencionadas para poder tener un mayor conocimiento acerca de cómo funcionan y cuál es el cometido de estos dos circuitos.

Básicamente se analizará la impedancia de entrada de las dos topologías en base a un modelo en pequeña señal. Con ello podrá comprobarse que, efectivamente, estos circuitos actúan como inversores de impedancias y se conocerá el factor de inversión o constante k con el que lo hacen.

Tras la realización de dicho análisis, se llevarán a cabo numerosas simulaciones de las dos topologías de NICs planteadas en las que se valorarán diferentes aspectos: comportamiento de los circuitos al cambiar la impedancia de carga, al cambiar los valores de los parámetros de los transistores haciéndolos más realistas, cambiando polarizaciones...etc.

Con todo ello se conocerá más en profundidad el comportamiento de estos dos circuitos y una vez llegados a simulaciones con un buen comportamiento, se elegirán NICs para su posterior construcción y medida, lo que se mostrará en el siguiente capítulo.

4.2 NICs con tecnología BJT

4.2.1 Estudio previo

En este apartado se propone la siguiente topología de NIC en tecnología BJT [13]:

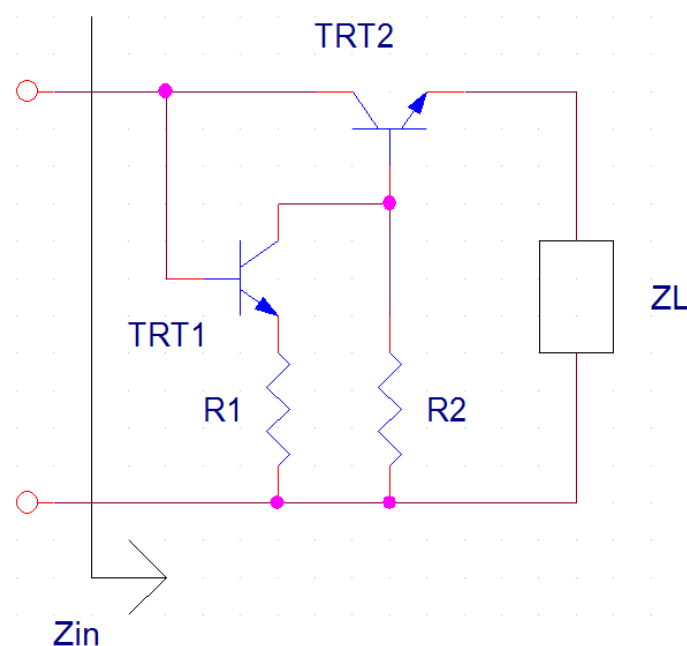


Figura 4.1: Topología de NIC con tecnología BJT

A continuación se realizará un análisis en pequeña señal de esta primera topología de NIC elegida para comprender mejor su funcionamiento.

El equivalente en pequeña señal de la figura 4.1 es el siguiente:

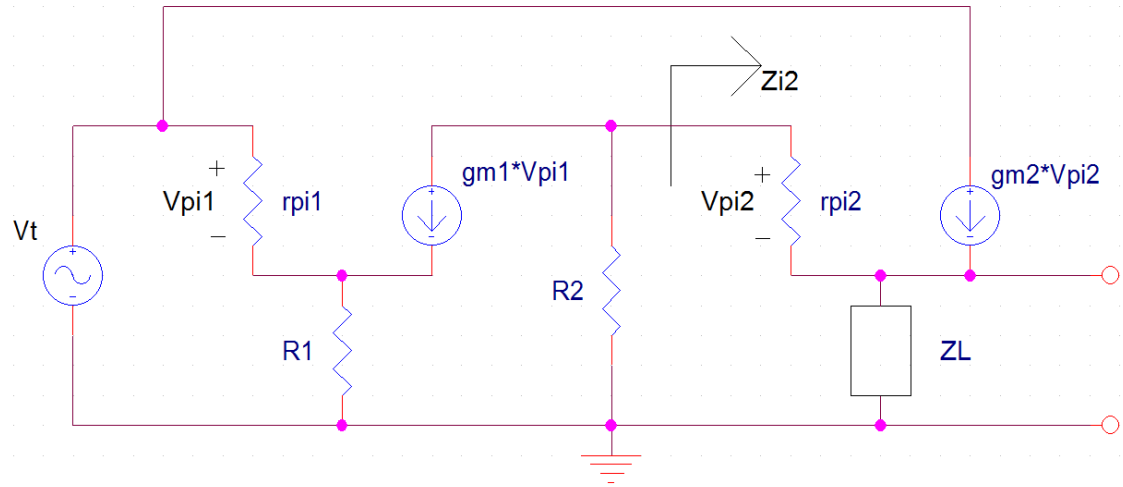


Figura 4.2: Equivalente en pequeña señal de la figura 4.1

A partir de la figura anterior se puede calcular su impedancia de entrada, Z_{in} , del modo que se describe a continuación.

Donde V_t e I_t son:

$V_t \equiv$ Tensión de test

$I_t \equiv$ Corriente de test

$$V_t = V_{pi1} + \left[\frac{V_{pi1}}{r_{pi1}} + g_{m1} \cdot V_{pi1} \right] \cdot R_1 \quad (4.1)$$

$$\frac{V_{pi2}}{r_{pi2}} = -g_{m1} \cdot V_{pi1} \cdot \frac{R_2}{R_2 + Z_{i2}} \quad (4.2)$$

Donde Z_{i2} es:

$$Z_{i2} = r_{pi2} + (1 + \beta_2) \cdot Z_L, \quad \text{Con} \quad \beta_2 = g_{m2} \cdot r_{pi2} \quad (4.3)$$

Simplificando la ecuación (4.1) se tiene:

$$V_t = \frac{V_{pi1}}{r_{pi1}} \cdot [r_{pi1} + (1 + \beta_1) \cdot R_1], \quad \text{Con} \quad \beta_1 = g_{m1} \cdot r_{pi1} \quad (4.4)$$

Y además:

$$I_t = \frac{V_{pi1}}{r_{pi1}} \cdot \left[1 + g_{m2} \cdot \left(-r_{pi2} \cdot g_{m1} \cdot V_{\pi1} \cdot \frac{R_2}{R_2 + r_{pi2} + (1 + \beta_2) \cdot Z_L} \right) \cdot \frac{r_{pi1}}{V_{pi1}} \right] \quad (4.5)$$

Como Z_{in} es:

$$Z_{in} = \frac{V_t}{I_t} \quad (4.6)$$

Entonces queda lo siguiente:

$$Z_{in} = \frac{V_t}{I_t} = \frac{\frac{V_{pi1}}{r_{pi1}}}{\frac{V_{pi1}}{r_{pi1}}} \cdot \frac{[r_{pi1} + (1 + \beta_1) \cdot R_1]}{1 - \beta_2 \cdot \beta_1 \cdot \frac{R_2}{R_2 + r_{pi2} + (1 + \beta_2) \cdot Z_L}} \approx - \frac{R_1}{R_2} \cdot Z_L \quad (4.7)$$

$\uparrow \quad r_{pi2} = r_{pi1}$
 $(\beta_2 = \beta_1 \text{ y } g_{m1} = g_{m2})$

Hay que resaltar que en la figura 4.2 no se tienen en cuenta las capacidades parásitas, que se podrían añadir al análisis, por simplicidad en el cálculo de Z_{in} . Además, para llegar a la expresión final de la ecuación (4.7) se han hecho varias aproximaciones, entre las que destaca el hecho que se señala arriba, y es que para considerar que los NICs invierten la impedancia de carga de esta manera, los transistores deben ser idénticamente iguales.

4.2.2 Simulaciones

Tras el análisis previo ya se sabe que la topología elegida e implementada con tecnología BJT actúa como inversor de impedancias, resultado que ya esperábamos, pues este circuito ha sido definido como NIC.

A continuación se presentan ya todas y cada una de las simulaciones llevadas a cabo para este circuito, pudiendo verificar el resultado que acabamos de obtener y entender mejor su funcionamiento.

Simulaciones de NICs con transistores modelados de forma lineal:

Inversión de una resistencia con transistores tecnología BJT lineal:

En primer lugar se realizará la comprobación de la impedancia de entrada Z_{in} para el caso de tener una impedancia de carga Z_L resistiva de unos $30\ \Omega$, tal y como se muestra a continuación.

El esquemático de esta topología simulado con el programa Microwave Office de AWR es el siguiente:

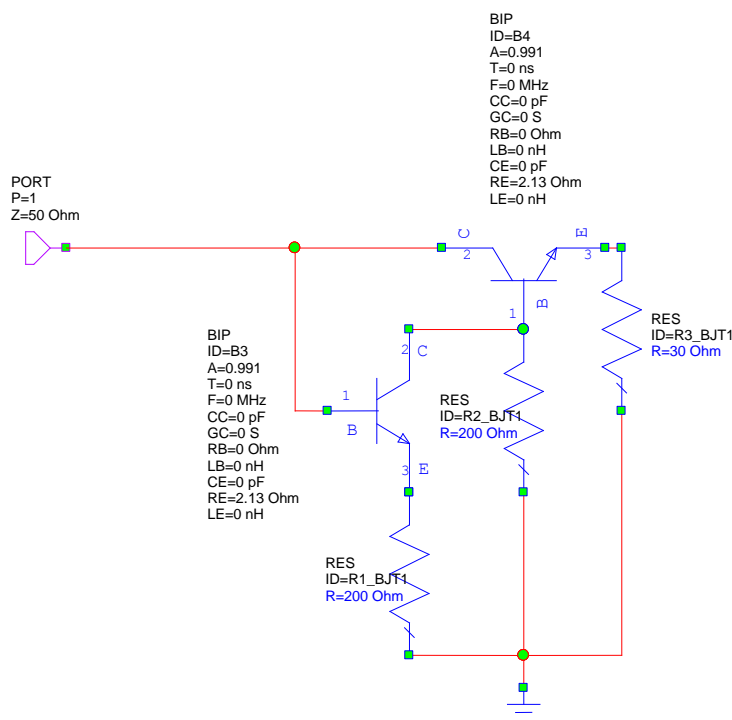


Figura 4.3: Esquemático topología 1 con tecnología BJT lineal y $Z_L = R = 30.3\ \Omega$

Es destacable que los parámetros de los transistores han sido configurados de tal manera que se ha intentado mostrar el comportamiento ideal de ambos transistores, sin añadir capacidades parásitas ni elementos que simulen un comportamiento más real de dicho transistor, como puede verse con más detalle a continuación:

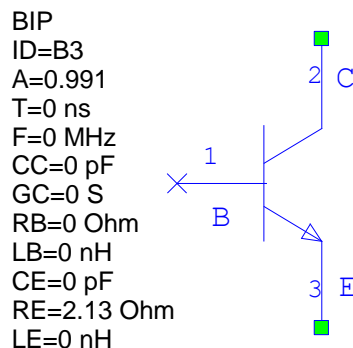


Figura 4.4: Transistor del esquemático topología 1 con tecnología BJT

El modelo de transistor en tecnología BJT de la figura 4.4 utilizado es el modelo lineal que nos proporciona el programa Microwave Office de AWR. Dicho modelo sigue un equivalente en T (figura 4.19) mostrado posteriormente en lugar del típico equivalente en π .

Cuando uno se refiere a “modelo lineal” de un transistor, se hace referencia a que se fija una polarización concreta a través de los parámetros que se muestran en la figura 4.4 haciendo uso del modelo en pequeña señal para cada frecuencia concreta, es decir, no se tienen en cuenta los fenómenos no lineales que lleva consigo el transistor (armónicos a otras frecuencias etc.).

Este tipo de modelos sirven como primera aproximación al funcionamiento de los transistores debido a que este comportamiento simula de alguna manera la idealidad de los mismos, y esto en realidad no es así. Por ello, partiendo del modelo lineal se pasará posteriormente a modelar los transistores de forma más acorde a la realidad con los modelos no lineales.

Se ha usado para el circuito de la figura 4.3 valores típicos, $\beta=115$ y $g_m=0.46$ Siemens (modelo en π), que se traduce, tal y como se explicará más adelante, en $A=\alpha=0.991$ (según la ecuación 4.12) y $RE=2.13\ \Omega$ (según la ecuación 4.11) tal y como se ve en la figura 4.4. Los demás parámetros permanecen inalterados de forma que no afecten al comportamiento del circuito.

Los resultados en simulación de este esquemático son los siguientes:

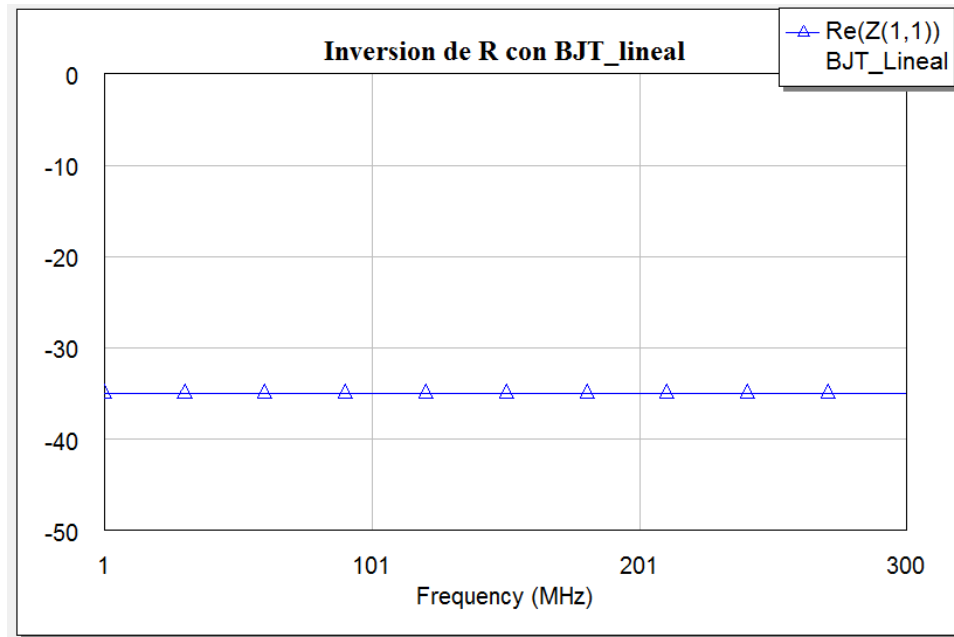


Figura 4.5: Parte real de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L=R=30.3 \Omega$

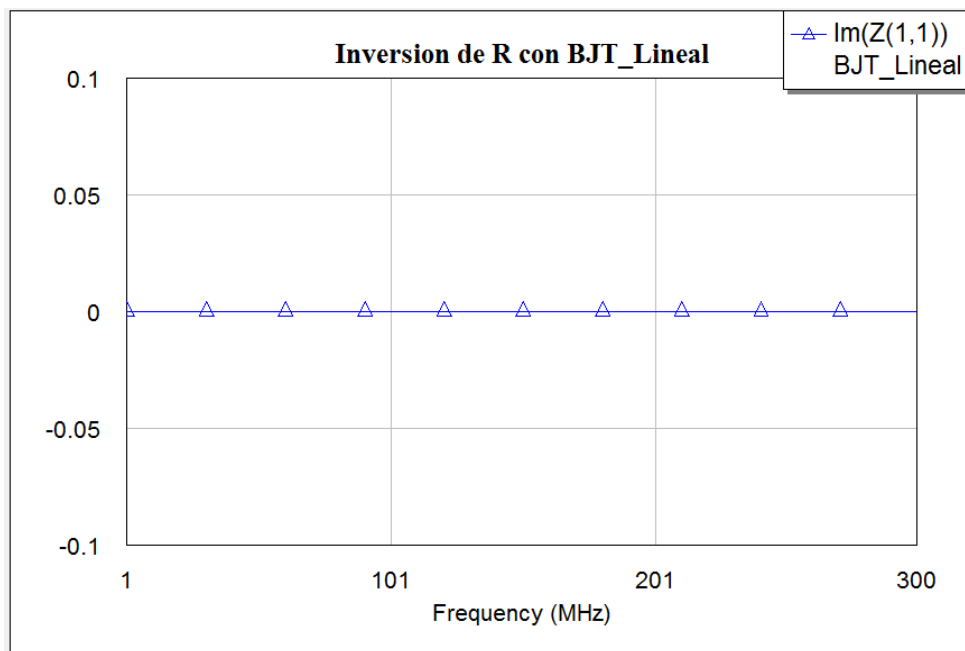


Figura 4.6: Parte imaginaria de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L=R=30.3 \Omega$

La impedancia calculada de manera teórica para este circuito es:

$$Z_{in} = Z_{11} = -\frac{R_1}{R_2} \cdot Z_L \quad (4.8)$$

Dichos valores se sitúan fuera de la carta de Smith, como era de esperar, ya que se tiene una resistencia negativa como impedancia de entrada. Esto se puede comprobar fácilmente si se sustituye en la anterior ecuación Z_L por R :

$$Z_{in} = Z_{11} = -\frac{R_1}{R_2} \cdot R \quad (4.9)$$

Idealmente Z_{in} debiera tener parte imaginaria cero, y se puede considerar que esto ocurre, tal y como se muestra en la figura 4.6, porque se tiene un valor muy pequeño de aproximadamente $-1e-6$.

En cuanto a la parte real, hay que destacar que idealmente debiera ser de -30Ω , ya que el factor que escala a la impedancia de carga en este caso es igual a uno, y lo que se obtiene en la figura 4.5 es una resistencia de valor -34.9Ω .

Por tanto, se puede concluir que las simulaciones obtenidas para este esquemático son válidas y están acordes con lo calculado en el análisis teórico previo. Si se tiene una resistencia (positiva) como impedancia de carga, entonces Z_{in} presentará un aspecto resistivo y negativo.

Inversión de un condensador con transistores tecnología BJT lineal:

En segundo lugar, se realizará la comprobación de la impedancia de entrada Z_{in} para el caso de tener una impedancia de carga Z_L de tipo condensador, de unos 50 pF, tal y como se muestra a continuación.

El esquemático de esta topología simulado con el programa Microwave Office de AWR es el siguiente:

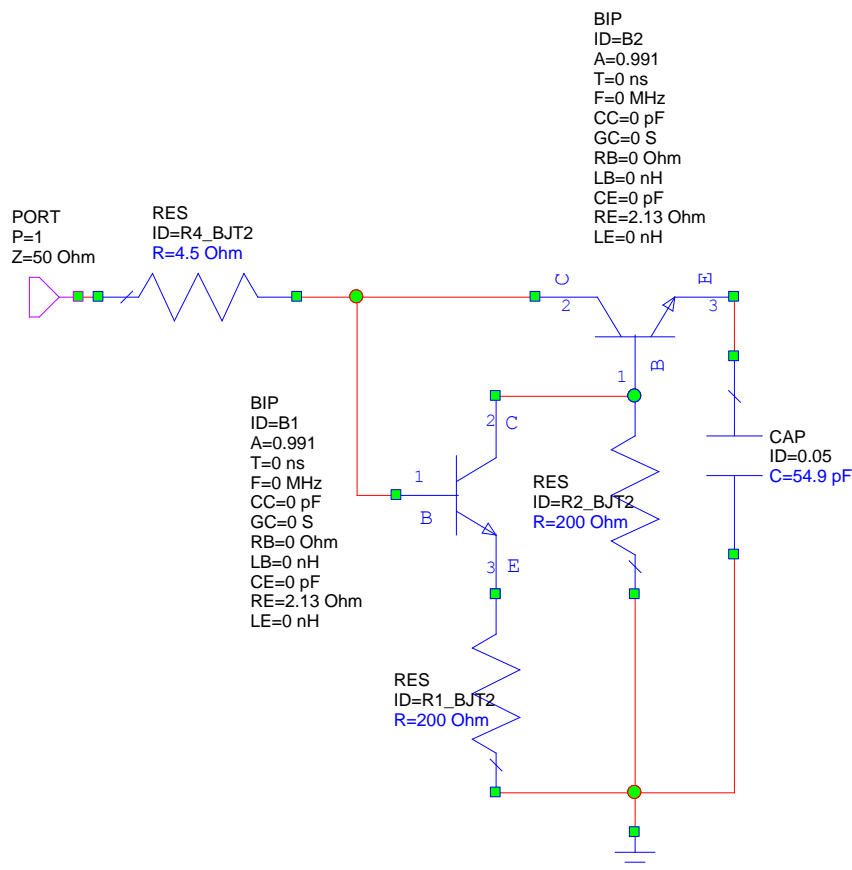


Figura 4.7: Esquemático topología 1 con tecnología BJT lineal y $Z_L=1/j\omega C$ ($C=54.9$ pF)

Es destacable que los parámetros de los transistores se mantienen en este caso tal y como se muestran en la figura 4.4, es decir, intentando modelar el comportamiento ideal de dichos transistores y utilizando el mismo modelo lineal que da el programa Microwave Office de AWR.

Los resultados en simulación de este esquemático son los siguientes:

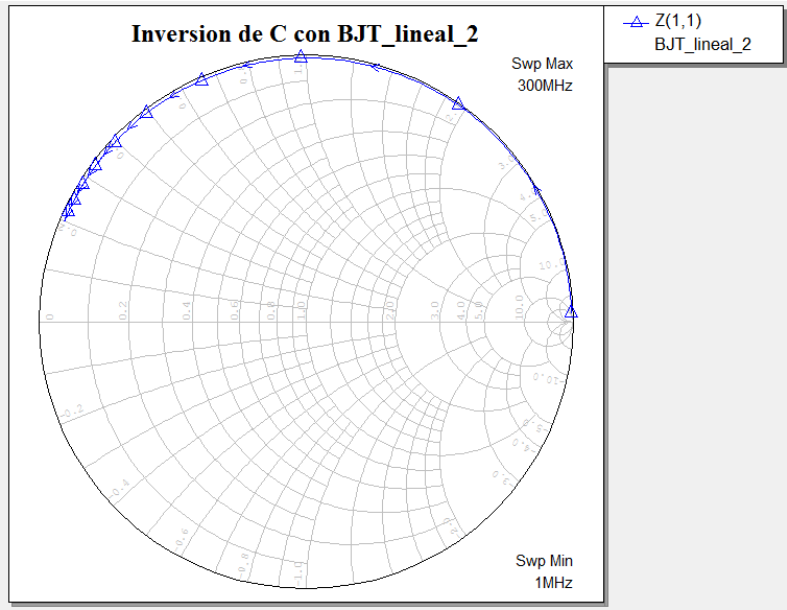


Figura 4.8: Impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L=1/j\omega C$ ($C=54.9$ pF)

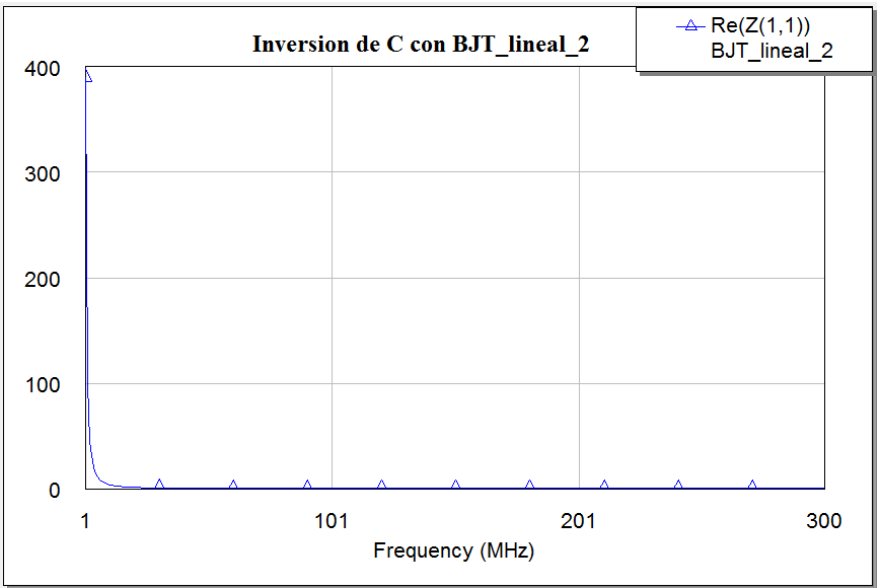


Figura 4.9: Parte real de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L=1/j\omega C$ ($C=54.9$ pF)

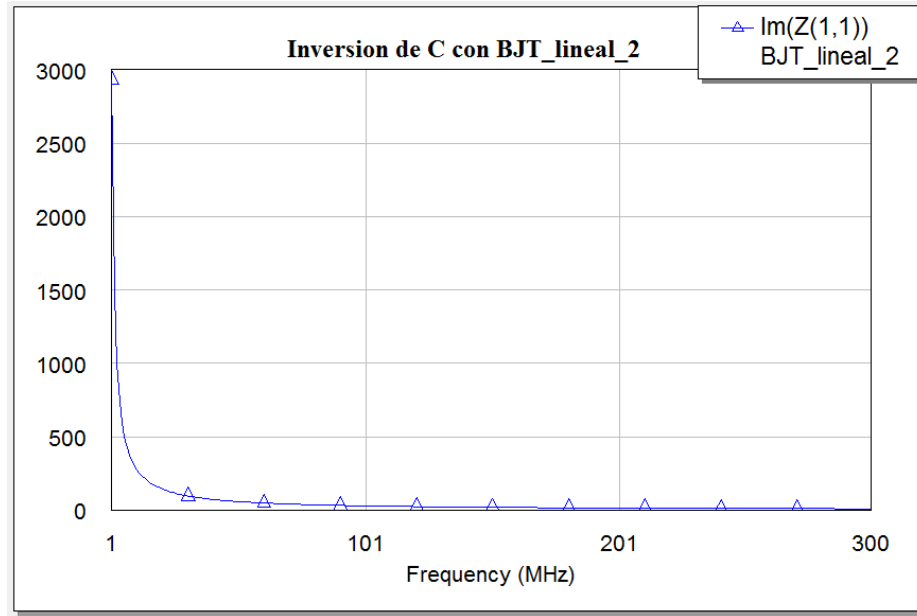


Figura 4.10: Parte imaginaria de la impedancia de entrada del esquemático topología 1 con tecnología BJT lineal y $Z_L=1/j\omega C$ ($C=54.9$ pF)

En este caso la impedancia de entrada que se tiene es:

$$Z_{in} = Z_{11} = -\frac{R_1}{R_2} \cdot Z_L = -\frac{R_1}{R_2} \cdot \frac{1}{j\omega C} = \frac{R_1}{R_2} \cdot j \cdot \frac{1}{\omega C} \quad (4.10)$$

Como puede verse a partir de la ecuación 4.10, donde se ha particularizado la expresión teórica de Z_{in} para una impedancia de carga de valor $Z_L = \frac{1}{j\omega C}$, la impedancia de entrada debe estar en la parte superior de la carta de Smith y girar en sentido antihorario, tal y como muestra la figura 4.8, por lo que el funcionamiento es correcto.

Además en la figura 4.8 se observa cómo tenemos un valor de impedancia de entrada casi totalmente imaginario, que es lo ideal, aunque va apareciendo un valor muy pequeño de resistencia al aumentar la frecuencia.

A partir de las figuras 4.9 y 4.10 se confirma positivamente que el comportamiento en cuanto a Z_{in} de este circuito al invertir un condensador (positivo) C es un condensador negativo, con parte real cero para casi todas las frecuencias, (salvo una pequeña resistencia inicial que aparece), y con parte imaginaria que se asemeja bastante a la caída propia de una capacidad negativa ideal a medida que aumenta la frecuencia.

Para una mayor claridad en el funcionamiento en simulación de este circuito, se muestran, llegados a este punto, algunas gráficas que ponen de manifiesto que dicho circuito funciona correctamente y se adecua muy bien a la ecuación (4.7).

A continuación se presenta la simulación en Matlab de la expresión final teórica obtenida (4.7) que es fruto de aproximaciones, de la expresión teórica sin aproximar y de las simulaciones lineales del circuito de la figura 4.7:

Parte real de Z_{in} teórica, aproximada y simulación lineal:

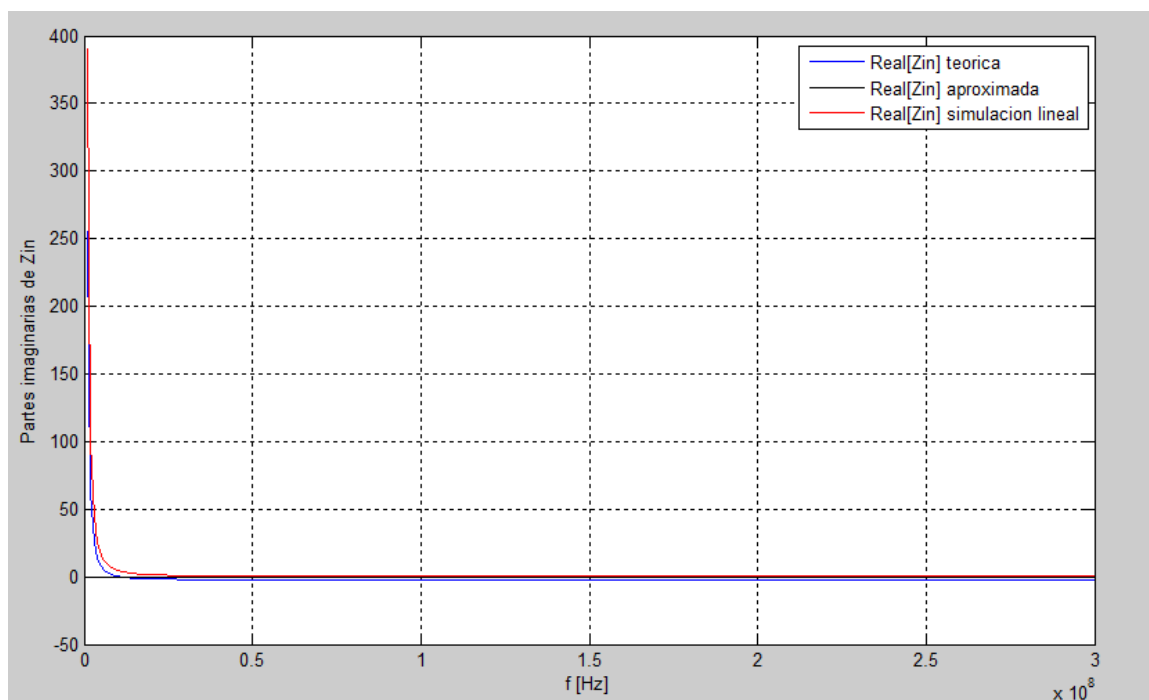


Figura 4.11: Parte real de la impedancia de entrada teórica, aproximada y simulada del esquemático topología 1 con tecnología BJT

A partir de la figura 4.11 se puede comparar la parte real de la figura 4.9 con la parte real de la figura 4.11 y se observa, por tanto, que son bastante parecidas como cabía esperar.

Se muestra ahora la parte imaginaria en la que también se observa la similitud esperada entre la parte imaginaria de la impedancia de entrada teórica, aproximada y la simulada en el circuito de la figura 4.7:

Parte imaginaria de Z_{in} teórica, aproximada y simulación lineal:

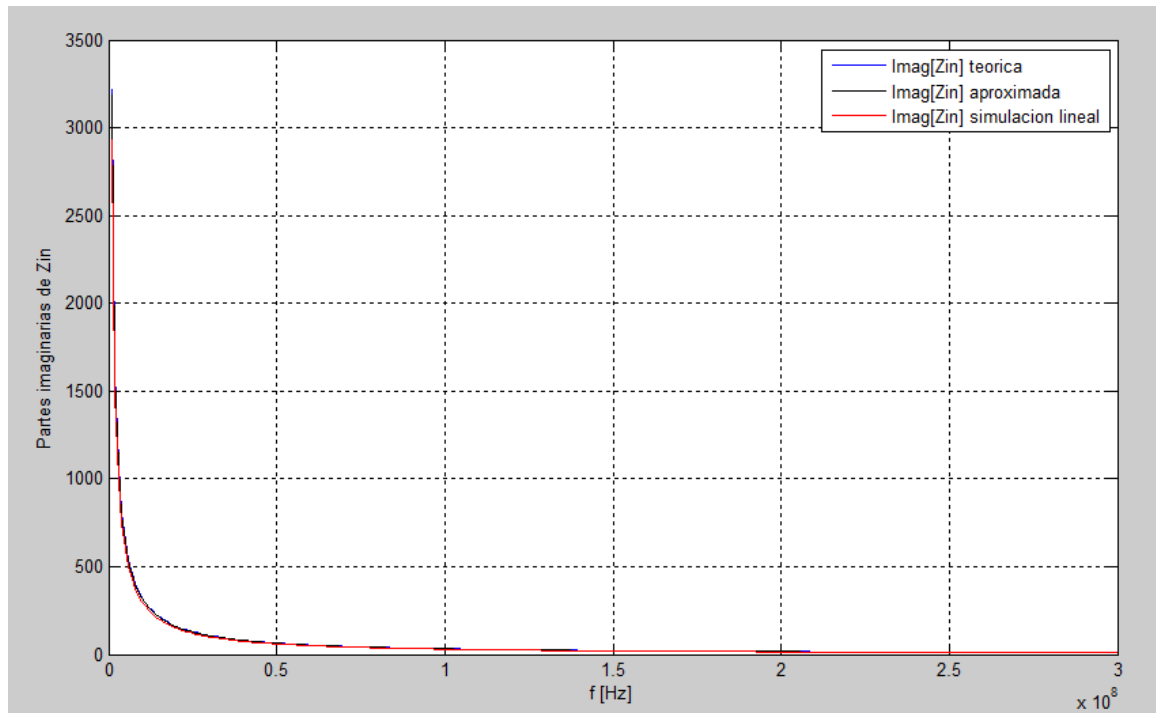


Figura 4.12: Parte imaginaria de la impedancia de entrada teórica del esquemático topología 1 con tecnología BJT

El parecido comentado entre las partes reales e imaginarias de la expresión teórica para la impedancia de entrada, de la expresión aproximada y de la simulación lineal, pone de manifiesto y confirma el buen funcionamiento de los esquemáticos simulados hasta el momento con tecnología BJT, modelando los transistores de forma lineal, y que las aproximaciones en las expresiones de Z_{in} están razonablemente hechas.

El código en Matlab utilizado ha sido el siguiente:

Para la expresión de Z_{in} teórica aproximada:

```
>>Zin_aprox=-R1/R2./(i*w*C);
>>plot(w,real(Zin_aprox))
>>plot(w,imag(Zin_aprox))
```

Para la expresión de Z_{in} teórica sin aproximar:

```
>> w=2*pi*linspace(1e6,300e6,300);
>> betha1=200;
>> rpi1=250;
>> R1=200;
>> R2=200;
>> C=50e-12;
>> betha2=200;
>> rpi2=250;
```

```
>>Zin_aprox=-R1/R2./(i*w*C);
>>Zin=(rpi1+(1+betha1)*R1)./(1-
    betha2*R2*betha1./(R2+rpi2+(1+betha2)./(i*w*C)));

>> plot(w/(2*pi),real(Zin),'r')
>> hold on
>> plot(w/(2*pi),real(Zin_aprox),'b')
>> hold on
>> plot(frecuencias,REAL,'g')
>> legend('Re[Zin] teorica', 'Re[Zin] aproximada', 'Re[Zin] simulacion lineal');

>> plot(w/(2*pi),imag(Zin),'r')
>> hold on
>> plot(w,imag(Zin_aprox),'b')
>> hold on
>> plot(w,IMAG,'g')
>> legend('Imag[Zin] teorica', 'Imag[Zin] aproximada', 'Imag[Zin] simulacion
    lineal');
```

Como puede observarse a partir del parecido de las curvas anteriores, éste es un hecho que corrobora el buen funcionamiento de los circuitos lineales simulados hasta ahora, y que pone de manifiesto el hecho de que para considerar que los circuitos invierten se deben considerar los transistores lo más iguales posibles, condición que se apuntaba ya en la ecuación (4.7), ya que si no fuese así la expresión no quedaría tan simplificada y el análisis se complicaría.

Modificaciones de los parámetros de los transistores del esquemático de la figura 4.7:

Hasta ahora se han presentado las simulaciones de varios esquemáticos que implementan la misma topología con tecnología BJT pero cambiando las impedancias de carga. En todos ellos se ha utilizado un modelo lineal proporcionado por el programa Microwave Office de AWR para los transistores, intentando simular un comportamiento casi ideal de los mismos (sin capacidades parásitas...etc.). Y aunque ahora se sigue utilizando dicho modelo, se van a realizar algunas variaciones en los parámetros de estos transistores para poder ver su comportamiento si las condiciones cambian, lo que resulta bastante interesante.

En primer lugar, se va a analizar la variación de la impedancia de entrada Z_{in} en función de g_m para el caso de invertir el condensador mencionado anteriormente. Dicho análisis se llevará a cabo, primero, para la parte real y después para la parte imaginaria como puede verse a continuación:

Variación de la parte real de Z_{11} vs g_m :

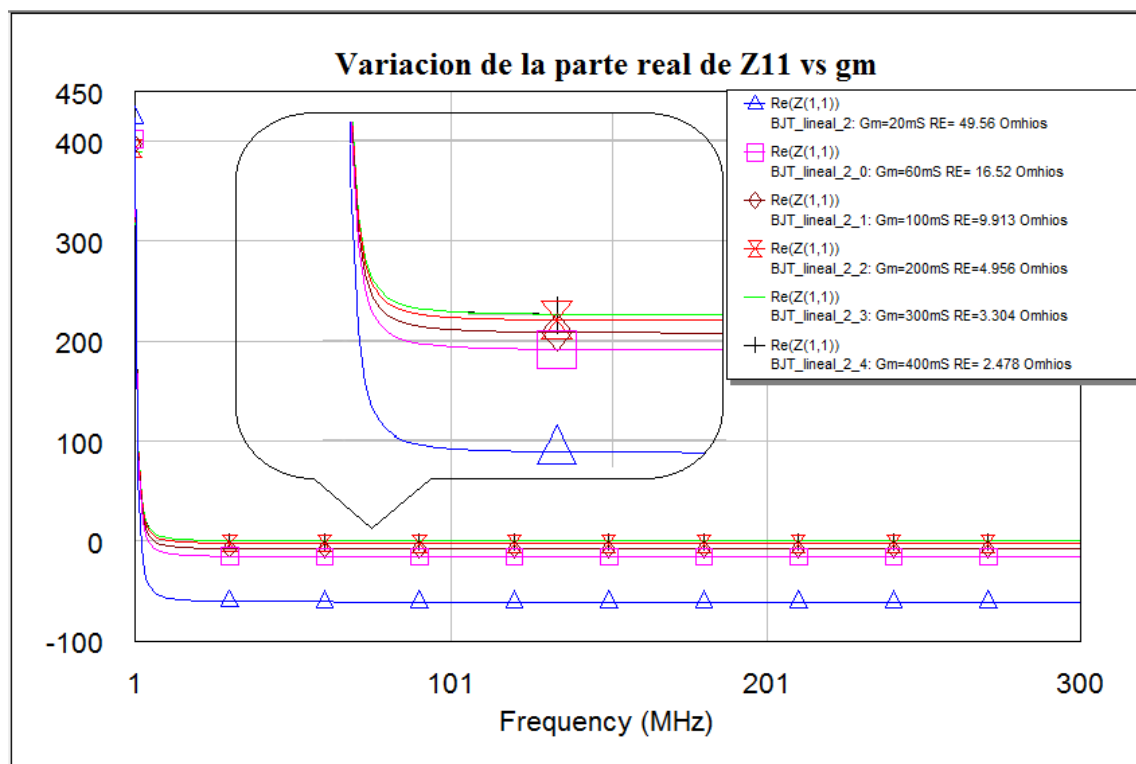


Figura 4.13: Variación de $\text{Re}\{Z_{11}\}$ vs g_m del esquemático de la figura 4.7

Variación de la parte imaginaria de Z_{11} vs g_m :

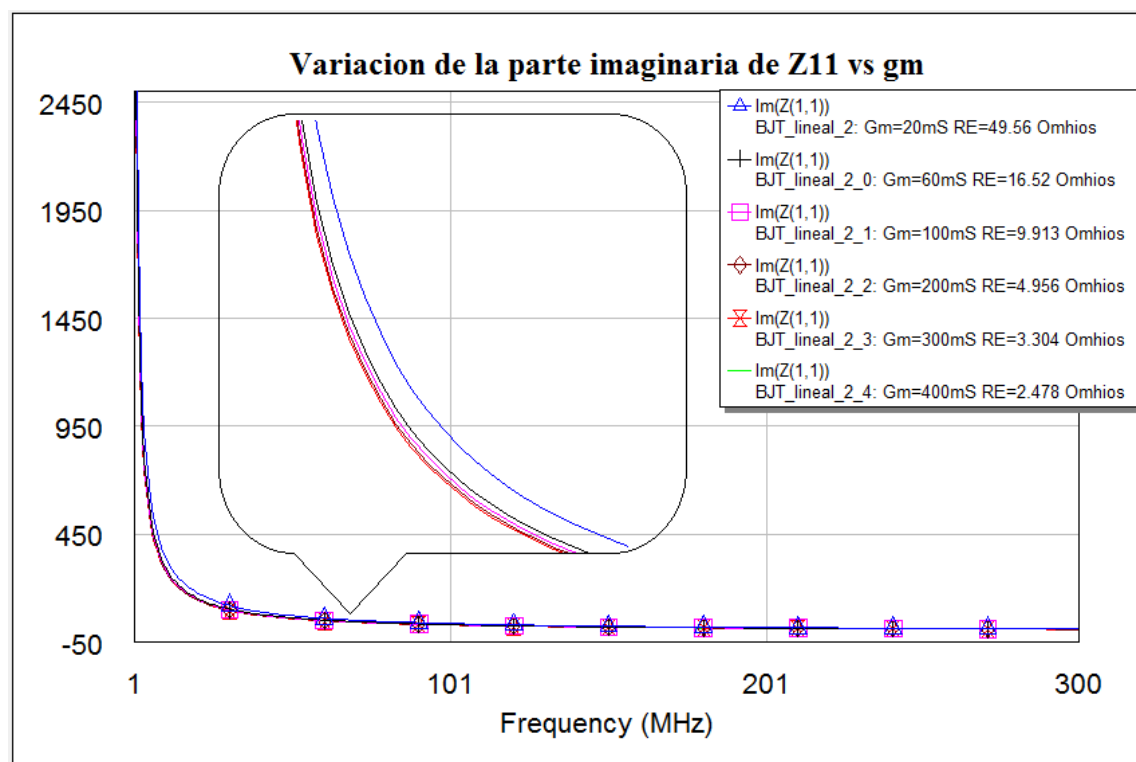


Figura 4.14: Variación de $\text{Im}\{Z_{11}\}$ vs g_m del esquemático de la figura 4.7

A continuación se ve cómo varía Z_{11} (parte real e imaginaria) para diferentes valores del condensador parásito C_{π} , dejando constantes $g_m=400$ miliSiemens y $R_E=2.478 \Omega$. A partir de 0.01 pF las gráficas presentan prácticamente los mismos valores como puede verse:

Variación de la parte real de Z_{11} vs C_{π} :

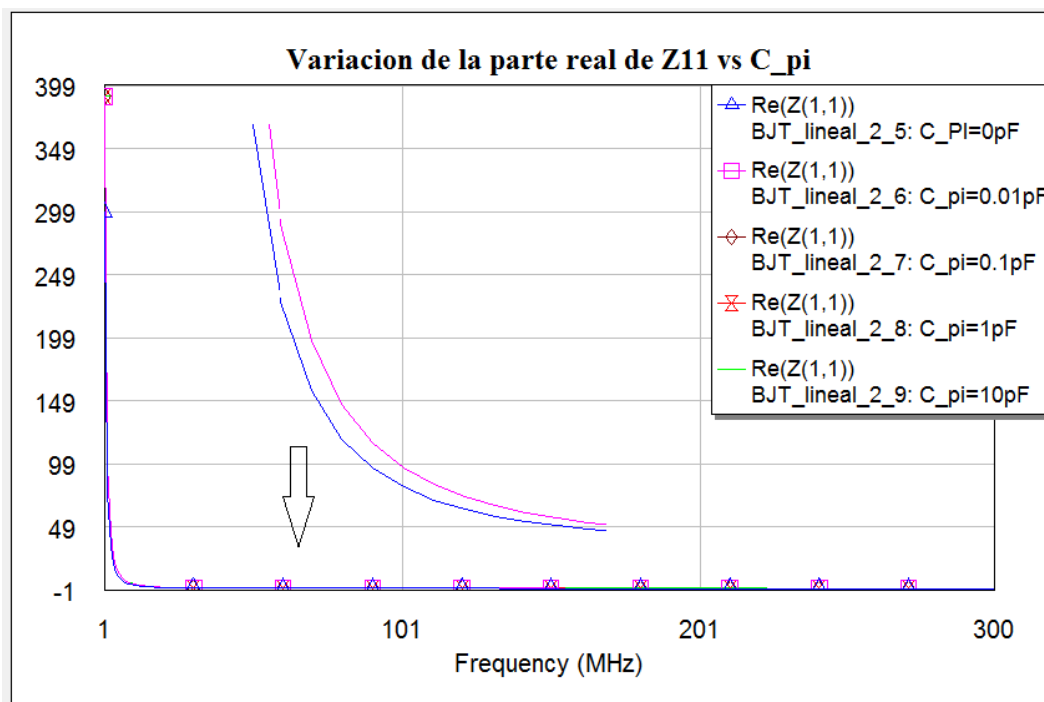


Figura 4.15: Variación de $\text{Re}\{Z_{11}\}$ vs C_{π} del esquemático de la figura 4.7

Variación de la imaginaria real de Z_{11} vs C_{π} :

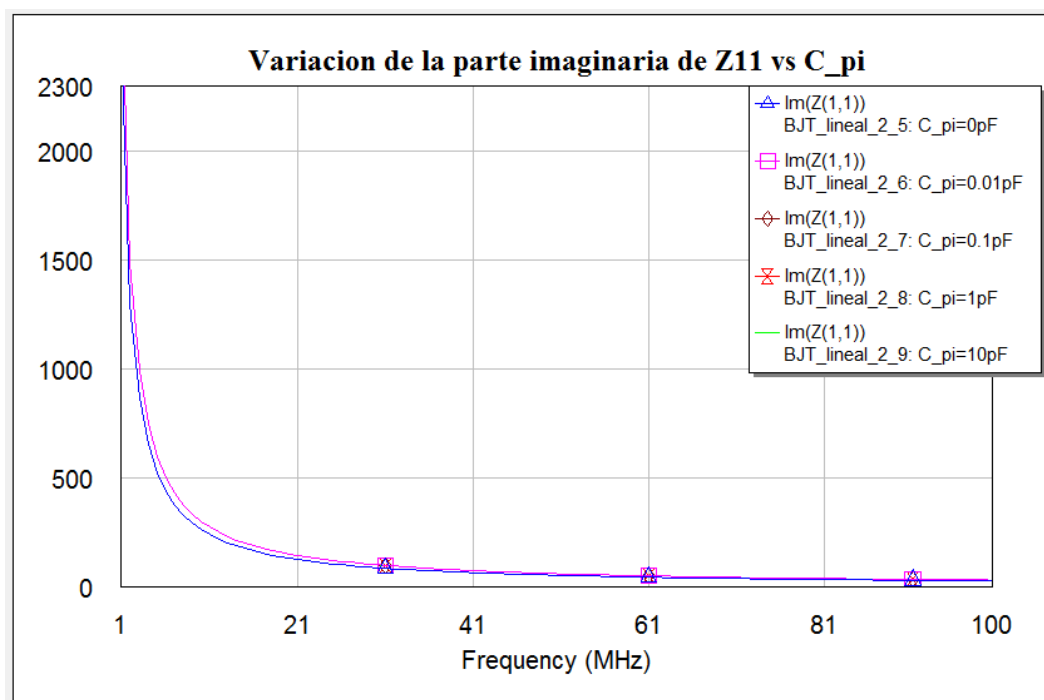


Figura 4.16: Variación de $\text{Im}\{Z_{11}\}$ vs C_{π} del esquemático de la figura 4.7

Tras el breve estudio llevado a cabo para los transistores del circuito de la figura 4.7 se pueden extraer algunas conclusiones:

En la figura 4.13, se puede ver cómo para la g_m más baja (15 y 20 miliSiemens) la parte real tarda un poco más en estabilizarse hacia 0 e incluso se hace negativa, comportamiento que no deseamos para nuestro circuito, por ello no se deberá bajar nuestra g_m de 20 miliSiemens. Sin embargo, para valores próximos a 400 mSiemens se consigue rápidamente una parte real prácticamente nula.

En cuanto a la variación con la parte imaginaria respecto a g_m de la figura 4.14, cabe decir que para 400miliSiemens (verde) dicha impedancia tiende a estabilizarse antes en torno a un valor pequeño, por lo que se puede concluir que para g_m de 300 mSiemens y 400 mSiemens la parte imaginaria se comporta mejor.

Con todo lo dicho, se confirma que el valor de g_m elegido para el circuito de la figura 4.7 de 460 mSiemens con $\beta=115$ está en el orden correcto y será el que se use para las simulaciones no lineales posteriormente.

Destacamos que estos cambios los hemos hecho variando en los circuitos la resistencia R_E del modelo en T del transistor que utiliza el Microwave Office. Es decir, ayudándonos de la siguiente expresión ya mencionada anteriormente:

$$R_E = \frac{\alpha}{g_m} \quad (4.11)$$

Por lo que con una $\alpha=0.991$ ($\beta=115$) se ha ido variando el valor de g_m modificando en el circuito la resistencia R_E , ya que:

$$\alpha = \frac{\beta}{\beta+1} \quad (4.12)$$

Donde α es A en la figura 4.17.

Se desprende también de las gráficas anteriores que g_m menores de 100 mSiemens, viendo el límite inferior de este parámetro al que el circuito de la figura 4.7 funciona correctamente, se observa que ya por debajo de 100 mSiemens la parte real de la impedancia presenta curvas que se estabilizan a valores negativos, nunca llegan a 0.

En cuanto a la parte real de la impedancia de entrada en función de $C\pi$, y a pesar de que todas las curvas en la gráfica 4.15 son muy parecidas, es destacable que a medida que aumenta el valor del condensador parásito, esta parte real decrece de manera más y más lenta, estabilizándose cada vez a un valor más alto, por lo que dicho comportamiento no es conveniente.

En cuanto a la parte imaginaria de la impedancia de entrada en función de $C\pi$, se tiene un comportamiento parecido al que se acaba de comentar para la parte real, aunque en esta ocasión las distintas curvas se parecen aún más que antes.

La variación del condensador parásito $C\pi$, correspondiente al modelo en π del transistor, se ha conseguido analizando el siguiente modelo en T, ya mencionado, que utiliza para el transistor lineal el programa Microwave, llegando a la conclusión de que $C\pi$ equivale a CE que trata el programa. Por tanto, se ha ido variando este condensador para ver los resultados que queríamos:

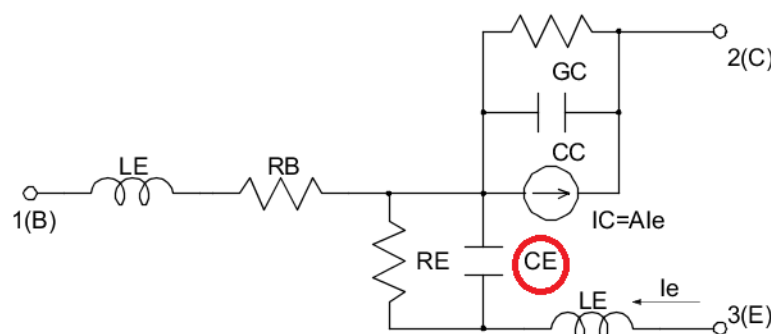


Figura 4.17: Modelo en T para transistor BJT modelo lineal

Simulaciones de NICs con transistores modelados de forma no lineal:

En este caso se sustituye el modelado lineal de los transistores de los NICs de las figuras 4.3 y 4.7, por un modelado no lineal con el fin de comparar los resultados obtenidos antes y ahora. También se intentará obtener resultados para este mismo esquemático que comentamos pero, además de con una resistencia y un condensador como impedancias de carga (como en las figuras 4.3 y 4.7), con una bobina y bobina más condensador en paralelo.

Usando el modelo no lineal ahora nos acercamos más a un funcionamiento más realista de los transistores del NIC, tal y como ya se apuntaba anteriormente.

En concreto, el transistor será el elemento no lineal llamado GP_BFP193 que aparece en el programa Microwave Office para el fabricante Infineon, tal y como se aprecia en la siguiente figura:

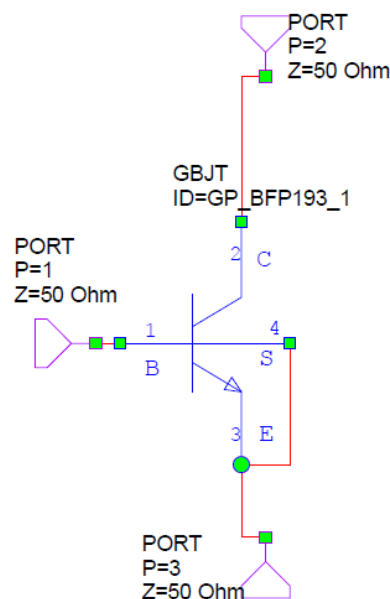


Figura 4.18: Transistor BJT no lineal GP_BFP193

El transistor de la figura 4.18 se incluirá como elemento de la figura 4.19, que constituye la polarización. A su vez dicha polarización se usará como transistor no lineal (transistor + polarización) en los siguientes NICs.

Circuito de polarización:

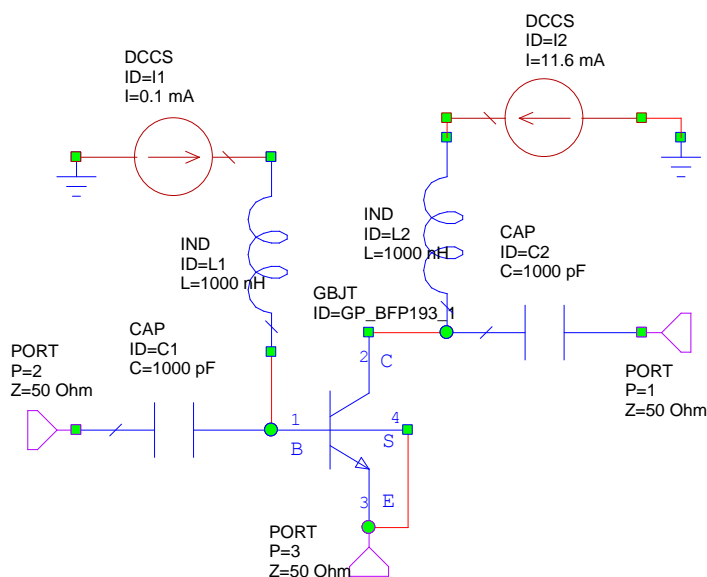


Figura 4.19: Transistor BJT no lineal para NICs (transistor + polarización)

Es destacable que para obtener unos parámetros en lo que se refiere a g_m y r_π similares (o iguales) a los de los circuitos modelados de forma lineal de las figuras 4.3 y 4.7 y poder así comparar, se ha impuesto $r_\pi=250\ \Omega$ y $g_m=0.460$ Siemens.

Con ello se calculan nuestras fuentes de corriente de base y de colector de polarización de la siguiente manera:

$$g_m = \frac{I_C}{V_t} = 0.46 \text{ Siemens}$$

$$r_\pi = \frac{V_t}{I_B} = 250 \text{ Ohmios}$$
(4.13)

Donde $V_t=25\text{mV}$ y fijados los valores de g_m y r_π se despejan las dos corrientes de base y colector.

Con ello se obtienen las dos fuentes de corriente de $I_B=0.1\text{mA}$ y $I_C=11.6\text{ mA}$ de la figura 4.19. Además se han introducido condensadores y bobinas a modo de aisladores entre DC y RF.

Consultando la hoja del fabricante del transistor BFP-193 se puede comprobar que los valores de corrientes obtenidos están en el rango posible para que dicho transistor funcione bien, pues los valores máximos para I_C e I_B son 80 y 10 mA respectivamente y el mínimo es del orden de μA y nA.

Inversión de una resistencia con transistores tecnología BJT no lineal:

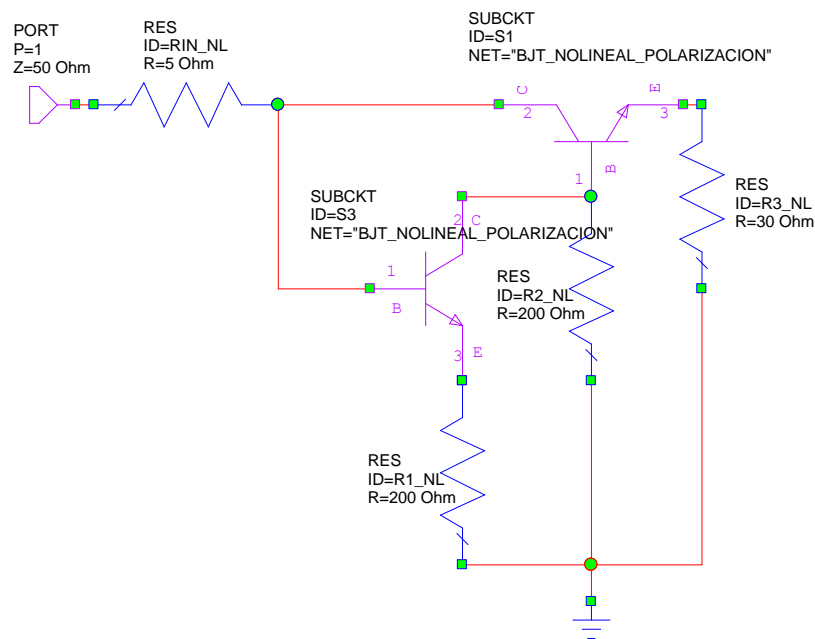


Figura 4.20: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = R = 15.5\Omega$

Como puede verse el esquemático de la figura 4.20 es la versión no lineal de la figura 4.3. Además los resultados obtenidos para el esquemático de la figura 4.20 fueron los siguientes:

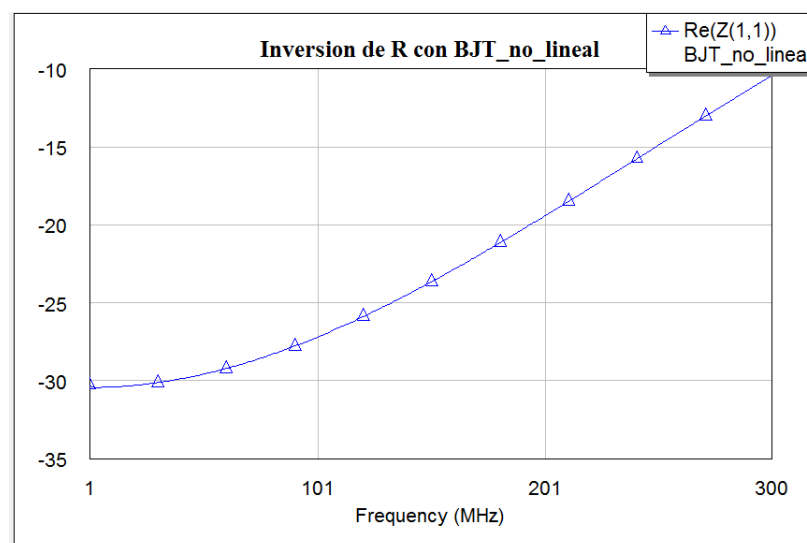


Figura 4.21: Parte real de la impedancia de entrada del esquemático de la figura 4.20

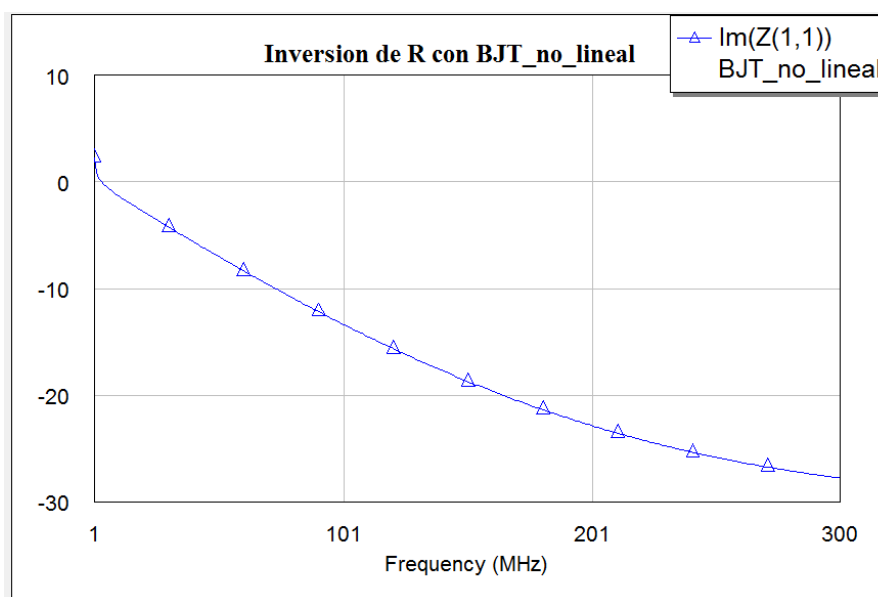


Figura 4.22: Parte imaginaria de la impedancia de entrada del esquemático de la figura 4.20

Como puede observarse, los resultados en cuanto a la parte real e imaginaria son correctos hasta aproximadamente unos 101 MHz, ya que la impedancia que se debe obtener es una resistencia negativa de valor $-30\ \Omega$ aproximadamente. A diferencia de lo que ocurría para el circuito modelado de forma lineal de la figura 4.3, en este caso no lineal el rango de frecuencias en el que funciona es mucho menor, y estas diferencias se observan entre las gráficas 4.21 y 4.22 con respecto a las gráficas 4.5 y 4.6 respectivamente.

Inversión de otras impedancias de carga con transistores tecnología BJT no lineal:

Inversión de una capacidad:

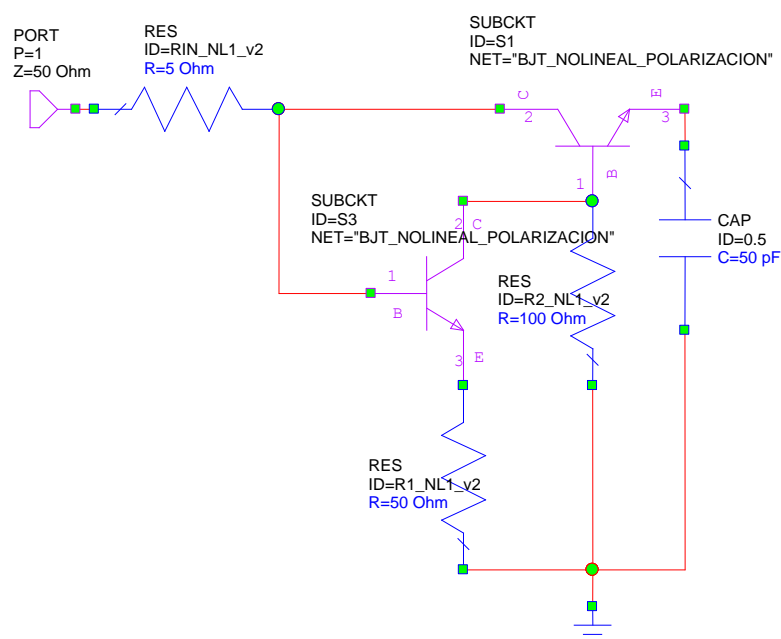


Figura 4.23: Esquemático topología 1 con tecnología BJT no lineal y $Z_L=1/j\omega C$ ($C=50$ pF)

Hay que destacar que para el NIC de la figura 4.23 se han llevado a cabo diferentes pruebas y versiones y que aun así no se ha conseguido un correcto funcionamiento del mismo como se explicará más adelante en el cambio de estrategia. El motivo principal, que se detallará posteriormente, por el cual este circuito no funcionó se debe a diferencias en las polarizaciones de los transistores y a la dificultad de polarizar el transistor conectado a la capacidad (figura 4.23).

Se ha probado a aumentar las resistencias R_1 y R_2 del circuito y a variar la resistencia de entrada del mismo y seguían apareciendo anomalías, cuando el comportamiento lógico esperado es que este circuito se comportara de una forma parecida al de la figura 4.7, pues es el mismo esquemático sólo que cambiando el modelo del transistor de lineal a no lineal, con su polarización correspondiente.

En un intento por probar que el esquemático de la figura 4.23 podría funcionar se han realizado diferentes pruebas cambiando la impedancia de carga, primero a una bobina de 50 nH y después al condensador de antes se le añade en paralelo una bobina grande de 1 H para intentar solucionar los problemas comentados tal y como se ve en las siguientes figuras.

Inversión de una inductancia:

La última de las versiones es la que se muestra a continuación:

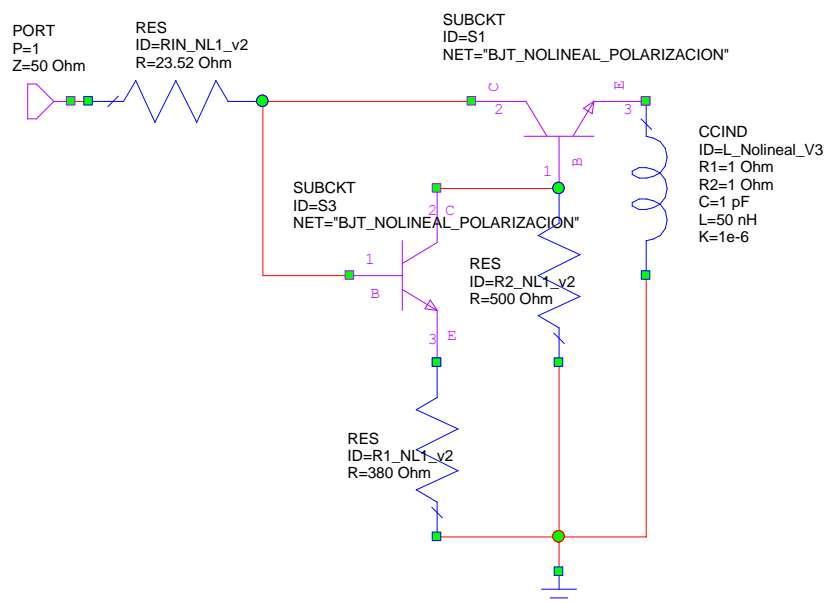


Figura 4.24: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = j\omega L$ ($L=50$ nH)

Para este circuito debíamos obtener una impedancia de entrada que se comportase como una bobina negativa, es decir, en la parte inferior de la carta de Smith, sin apenas parte real y con una parte imaginaria decreciente de forma lineal con la frecuencia del tipo $\text{Im}\{Z_{in}\} = -\omega$ y, por desgracia, no obtuvimos resultados similares a los comentados.

Inversión de capacidad + inductancia=1H:

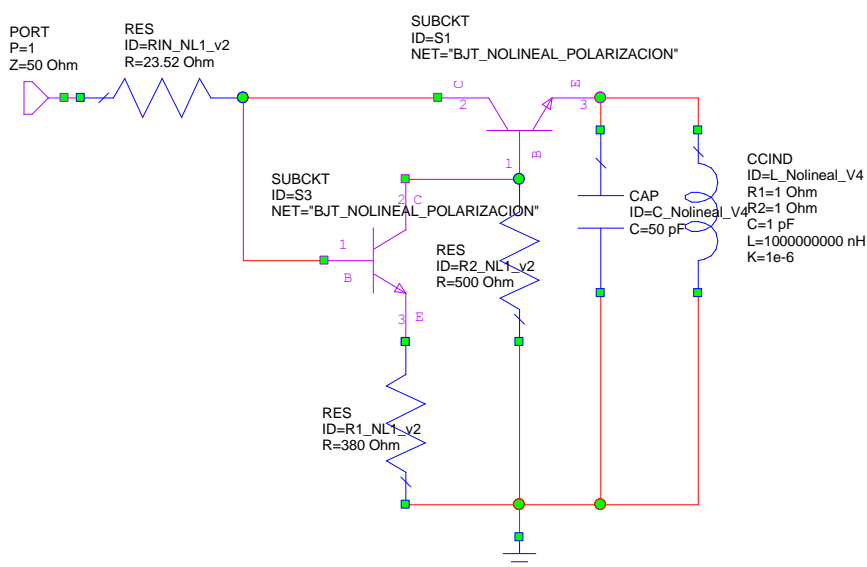


Figura 4.25: Esquemático topología 1 con tecnología BJT no lineal y $Z_L = 1/j\omega C \parallel j\omega L$

Para este último circuito, se siguen observando anomalías, aunque la parte real parece que tiende a estabilizarse a cero pero en un rango de frecuencias muy pequeño y la parte imaginaria se quiere parecer a la caída típica de un condensador negativo, aunque tampoco se consigue del todo.

Cambio de estrategia:

A la vista de los resultados anteriores para el circuito con transistores BJT modelados de forma no lineal, se ha detectado que los dos transistores que forman parte de dicho circuito no tienen el mismo punto de polarización, por lo que esto complica el análisis al no poder basarnos entonces en las expresiones teóricas que se derivaron, y culminaron con la ecuación (4.7), donde se presuponía que dichos transistores tenían los mismos parámetros (y por tanto el mismo punto de polarización).

Además del problema de los puntos de polarización, es destacable que se descubrió posteriormente que el circuito de la figura 4.23 no funcionó debido a que el transistor conectado a la capacidad no se pudo polarizar, pues su emisor quedaba al aire al no tener un camino a masa y, por tanto, no funcionó a pesar de haber intentado darle ese camino hacia masa con el circuito de la figura 4.25.

Por todo ello, se ha rehecho el circuito con la topología que se viene utilizando, con tecnología BJT y modelado no lineal, variando el valor de las fuentes de voltaje (V_{CC}) de uno de los transistores de tal forma que los dos transistores tengan el mismo punto de polarización, y poder seguir avanzando hacia conseguir un modelo de circuito cada vez más realista que se pueda construir finalmente. Lo que se invertirá para esta topología a partir de ahora serán bobinas.

Para hallar el valor de V_{CC} se ha despejado de la siguiente ecuación:

$$V_{CC} = V_{CE} + I_C \cdot R \quad (4.14)$$

Donde $R = 200 \, \Omega$, $I_C = 11.6 \, \text{mA}$ y $V_{CE} = 5\text{V}$.

La ecuación (4.14) corresponde a la malla colector-emisor del transistor en el circuito, tal y como se puede ver en el nuevo esquema, mostrado en la figura 4.28.

Es destacable que la corriente de colector, I_C , se ha obtenido fijando la corriente de base I_B a un valor razonable, de $0.1 \, \text{mA}$, y a partir de las gráficas I-V correspondientes al transistor que se está utilizando, GP_BFP193, que han sido representadas tal y como se muestra a continuación:

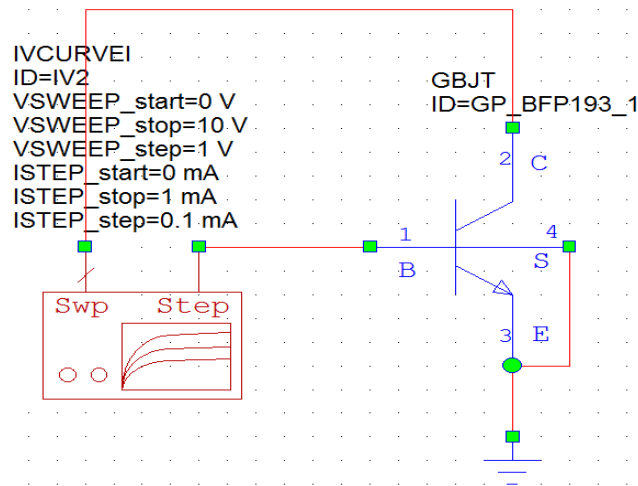


Figura 4.26: Medida de curvas I-V del transistor GP_BFP193

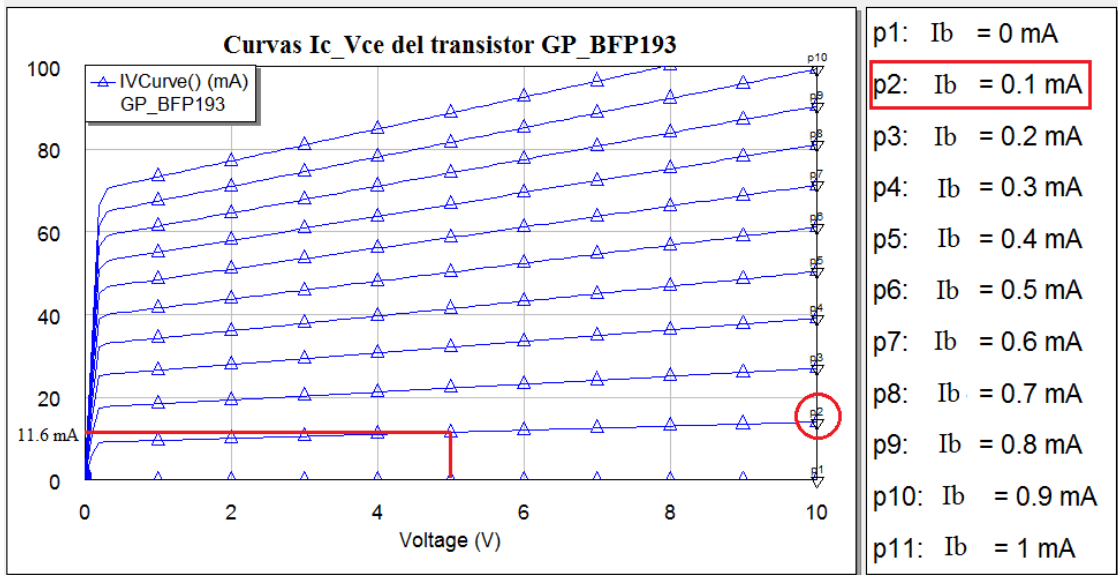


Figura 4.27: Curvas I-V del transistor GP_BFP193

Con todo lo dicho, y una vez fijado el punto de trabajo ($I_C = 11.6$ mA, $V_{CE} = 5$ V), se ha despejado V_{CC} de la ecuación (4.14) para el transistor 1 en el circuito y se ha obtenido que en lugar de poner $V_{CC} = 5$ V, como se hacía antes de llevar a cabo el denominado “cambio de estrategia”, hay que poner $V_{CC} = 7.32$ V. Además en esta ocasión empiezan a aparecer las redes de polarización de ambos transistores dentro del propio circuito como puede verse en la figura 4.28:

Inversión de una inductancia:

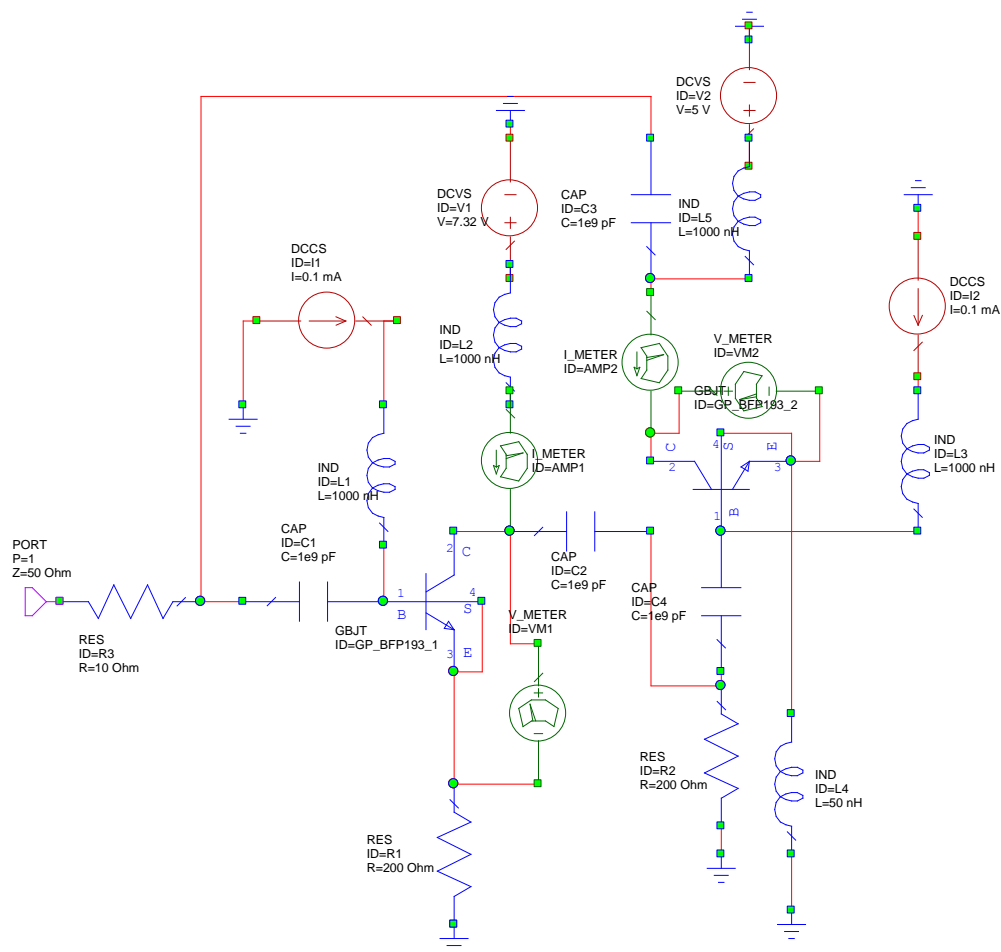


Figura 4.28: Nuevo esquema topología 1 con tecnología BJT no lineal y $ZL = j\omega L$ ($L=50$ nH)

Como puede verse en la figura 4.28 se han introducido dos elementos de medida de corriente y voltaje para poder chequear el punto de trabajo de ambos transistores (I_C, V_{CE}), que se muestran a continuación:

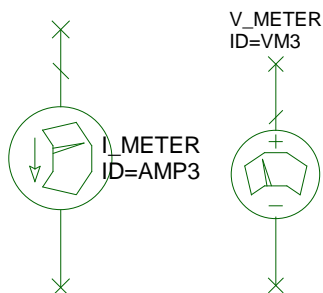


Figura 4.29: Elementos de medida de I_C y V_{CE} para los transistores de la figura 4.28

Antes de ajustar el valor de V_{CC1} se tenían puntos de polarización para ambos transistores distintos, tal y como se puede ver en la siguiente gráfica:

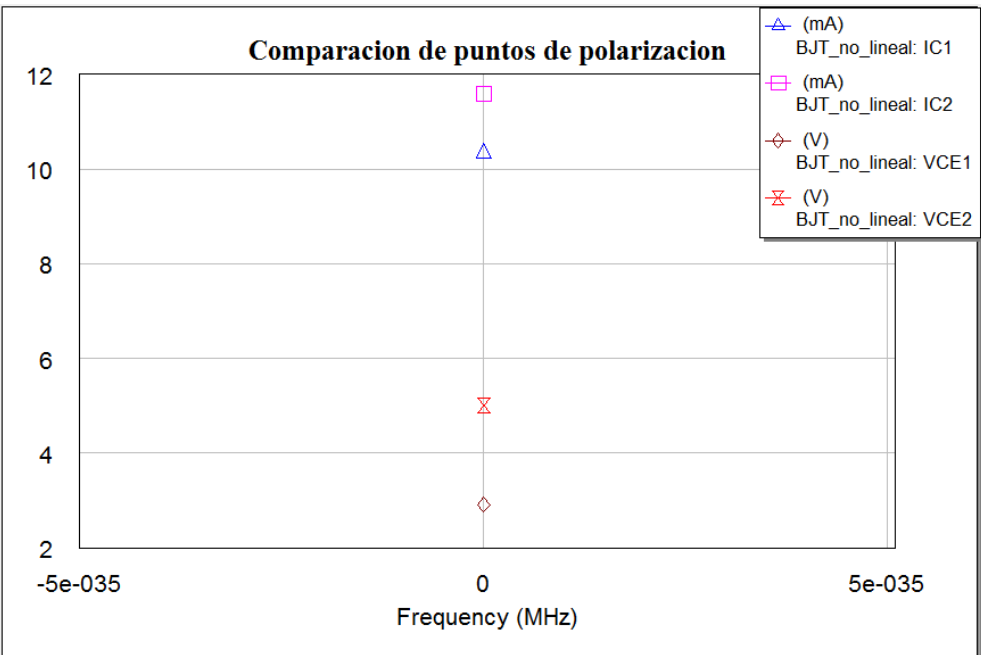


Figura 4.30: Comparación de los puntos de polarización de los transistores de la figura 4.28 antes de ajuste de V_{CC1}

Después de ajustar el valor de V_{CC1} los dos transistores tienen el mismo punto de polarización, que era lo que se pretendía solucionar:

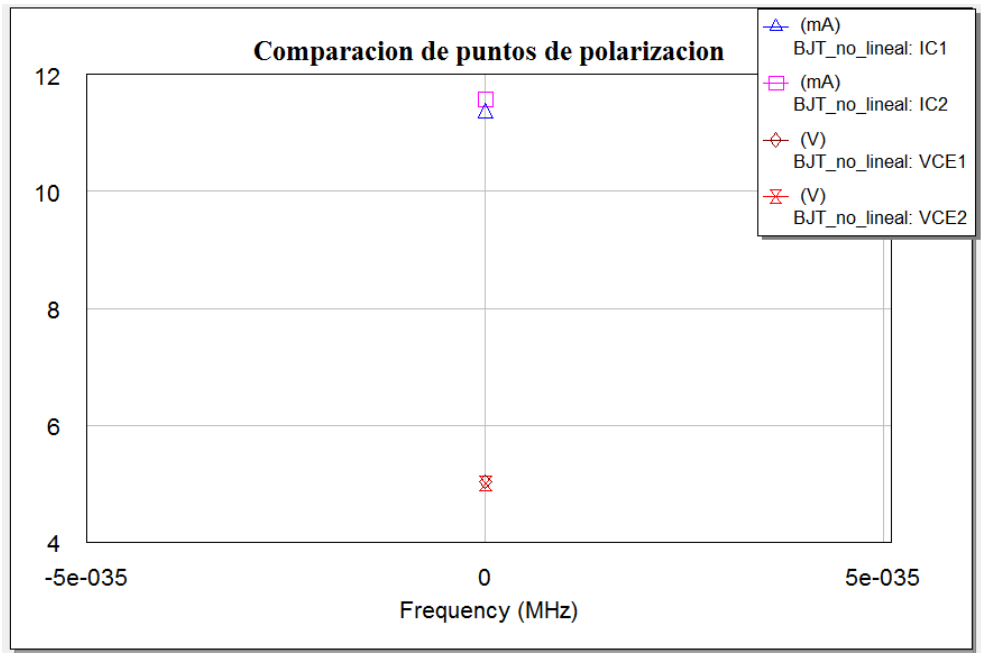


Figura 4.31: Comparación de los puntos de polarización de los transistores de la figura 4.28 después de ajuste de V_{CC1}

Un aspecto que no hay que dejar de lado es que los circuitos de RF exteriores no deben verse afectados por la polarización del circuito en cuestión, por lo que hay que aislar las etapas de RF mediante condensadores de desacoplo (1).

Además para evitar que la señal RF se introduzca en el circuito DC, se colocan líneas de alta impedancia de longitud $\lambda/4$ (2).

Por último, para que el circuito RF no se vea afectado por el circuito DC, las líneas de $\lambda/4$ se acaban en un condensador a masa (3), que reduce el efecto de las descargas transitorias de la fuente y garantiza un corto en RF. El valor típico suele estar en el orden de entre 50pF en adelante.

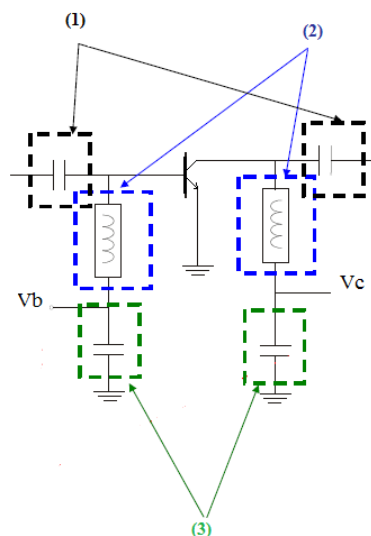


Figura 4.32: Red de polarización para transistor BFP193

A la red anterior hay que superponerle la polarización típica de cualquier transistor, en particular la del BFP193, es decir, unas resistencias de base y de colector como las que se muestran en la figura 4.33:

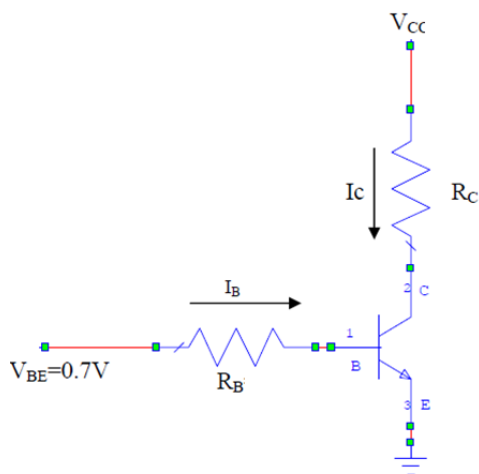


Figura 4.33: Polarización para transistor BFP193

Todos estos elementos de las figuras 4.32 y 4.33 irán apareciendo a lo largo de los esquemáticos que se presenten en adelante, aunque con algunos cambios: las líneas $\lambda/4$ en nuestro caso serán bobinas de alta impedancia, ($1\mu\text{H}$), para no hacer el circuito demasiado grande de cara a su construcción, pues estamos trabajando sobre 500 MHz aproximadamente; los condensadores que eviten transitorios serán de 1000 pF y las resistencias de base y colector se concretarán en esquemáticos sucesivos.

Parecen, pues, superados los problemas de coordinación de los puntos de polarización de nuestros transistores, para comprobarlo se muestra a continuación en la figura 4.35 la impedancia de entrada del nuevo esquemático, (figura 4.28), y se compara con la que tiene una inductancia ideal negativa de -50 nH .

Además es destacable que se intentó llevar a cabo el circuito de la figura 4.28 pero invirtiendo un condensador. Se concluyó que era inviable para esta topología, pues al modelar el circuito de una forma más real, con polarizaciones etc. se ponía de manifiesto que el emisor del transistor de la derecha del circuito quedaba al aire, es decir, dicho transistor no podía funcionar, como ya se ha comentado anteriormente.

Inductancia negativa + puerto:

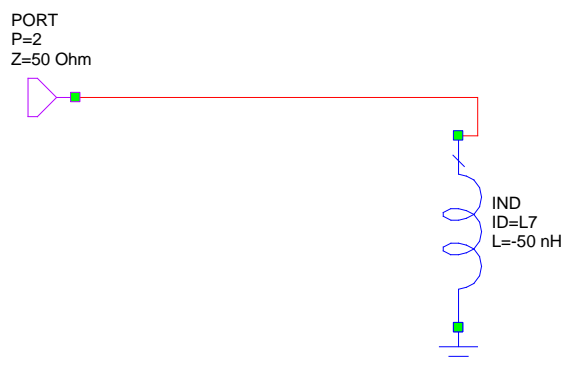


Figura 4.34: Inductancia negativa ideal con puerto

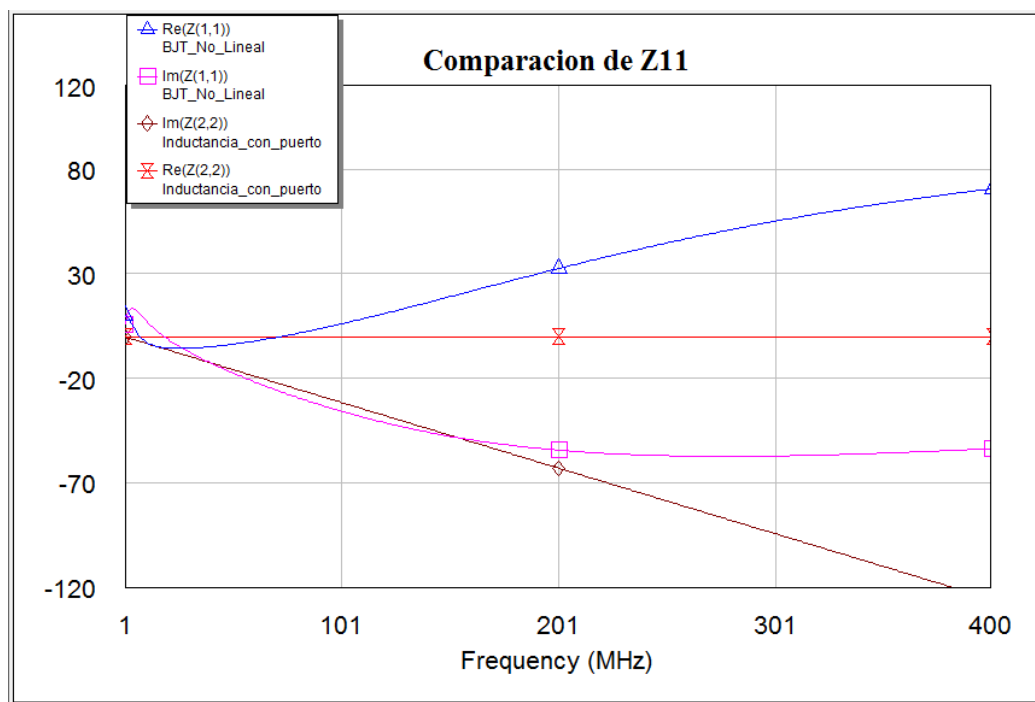


Figura 4.35: Comparación de impedancia de entrada del circuito de la figura 4.28 con la inductancia negativa ideal

Como puede verse a partir de la figura 4.35, se observa un parecido más que razonable entre la impedancia de entrada (parte real e imaginaria) del circuito de la figura 4.28 y la impedancia de la bobina negativa ideal. Por tanto, se puede considerar que el nuevo esquemático funciona correctamente al haber igualado en él los dos puntos de polarización correspondientes a sus dos transistores.

Además si se recuerda la ecuación (4.8) se puede comprobar fácilmente que este esquemático tiene una impedancia de entrada que es directamente proporcional a su impedancia de carga pero negativa, por tanto, si se tiene como impedancia de carga una bobina (positiva), Z_{in} será una bobina negativa escalada por una constante. Esto se observa en la figura 4.35, donde las partes reales son cero prácticamente para todas las frecuencias y las partes imaginarias decrecen linealmente con la frecuencia.

Comparación de Z_{in} de la topología 1 con transistores lineales, no lineales e inductancia ideal negativa:

Ya se sabe que el circuito de la figura 4.28 (modelado de forma no lineal) y la inductancia ideal negativa tienen comportamientos muy similares. Se pretende dar ahora un paso más, comparando los dos circuitos que se acaban de mencionar con la topología 1 pero modelada de manera lineal tal y como se explica a continuación.

Para realizar la nueva polarización y simulación del circuito no lineal de la figura 4.28 se han utilizado una $I_B=0.1\text{mA}$ y una $I_C=11.6\text{mA}$ obtenidas a partir de las curvas I-V del transistor como ya se ha comentado antes.

Capítulo 4: Topologías de NICs empleadas

Con todo esto se pueden ajustar los parámetros de los transistores del circuito modelado de manera lineal, (igual que ya se hizo anteriormente), para poder así comparar la impedancia de entrada de este circuito con el no lineal, que es lo que se pretende. Se calculan, pues, los siguientes parámetros fijando $I_B=0.1\text{mA}$ e $I_C=11.6\text{mA}$:

$$G_m = \frac{I_C}{V_t}, \quad \text{donde } V_t=25\text{mV} \quad G_m = 0.464 \text{ Siemens (464mSiemens)} \quad (4.15)$$

$$R_\pi = \frac{V_t}{I_B}, \quad \text{donde } V_t=25\text{mV} \quad R_\pi = 250 \text{ Ohmios} \quad (4.16)$$

$$\beta = g_m * R_\pi \quad \beta = 116 \quad (4.17)$$

Para adecuar estos parámetros a los propios del modelo que usa el programa Microwave haremos lo siguiente, obtendremos $\alpha=0.9914$ para poder tener $R_E=2.13\Omega$, ya que en el modelo podemos variar R_E y $A=\alpha$, tal y como ya se puso de manifiesto en la figura 4.17 y en las ecuaciones (4.11) y (4.12).

Con estos parámetros tenemos el siguiente circuito lineal:

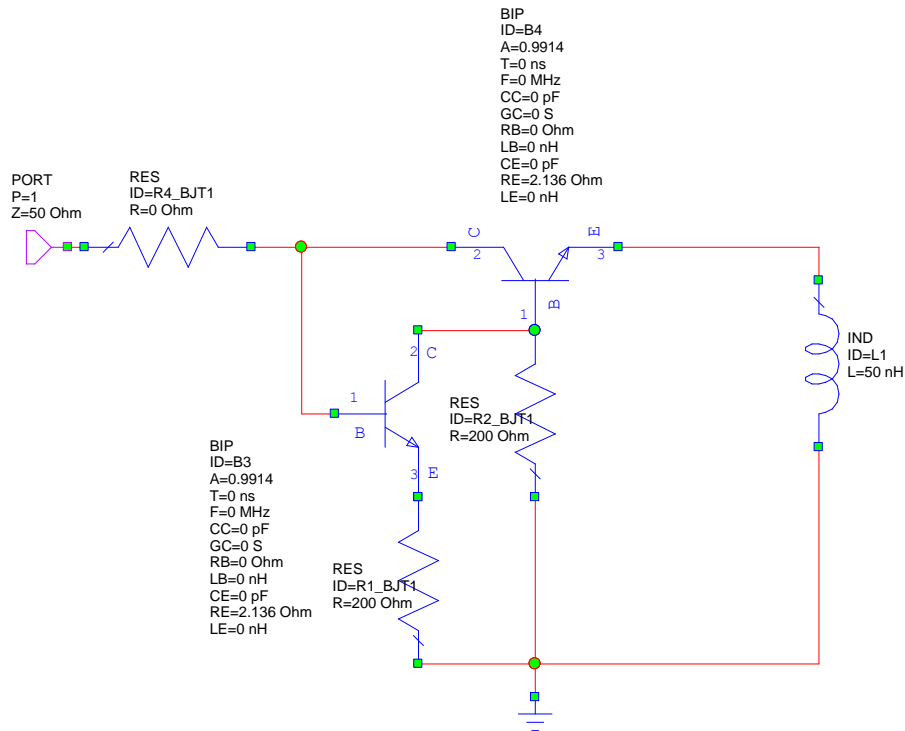


Figura 4.36: Nuevo esquemático topología 1 con tecnología BJT lineal y
 $ZL = j\omega L$ ($L=50 \text{ nH}$)

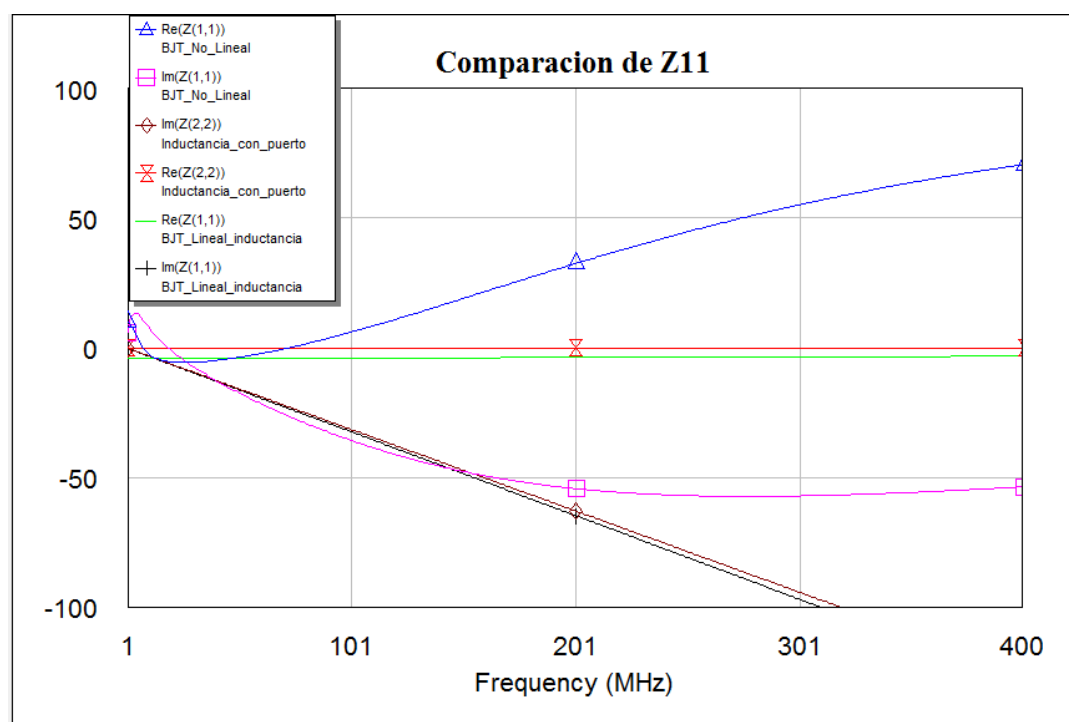


Figura 4.37: Comparación de impedancia de entrada del circuito de la figura 4.28 con la inductancia negativa ideal y con circuito de la figura 4.36

La figura 4.37 corrobora el buen funcionamiento del circuito de la figura 4.28, pues tiene un comportamiento similar al mismo circuito pero modelado de forma lineal y similar también a una inductancia negativa, que es lo que se esperaba si se analiza la expresión teórica de su impedancia de entrada como se hizo anteriormente. Este comportamiento ocurre hasta aproximadamente unos 200 MHz, con lo que se empieza a poner de manifiesto que el modelado no lineal presenta más limitaciones de ancho de banda que el lineal y el ideal, como podía esperarse ya que los transistores no son ideales en realidad.

Introducción de $\beta(f)$:

Es destacable que la comparación anterior ha sido realizada sin añadir capacidades parásitas a ninguno de los circuitos así como considerando un parámetro β constante con la frecuencia.

En cuanto a los condensadores parásitos hay que decir que las características de la impedancia de entrada de nuestro circuito no varían demasiado tal y como se demostró en el estudio breve realizado para circuitos lineales donde se iban introduciendo dichas capacidades. Por tanto, resulta ahora interesante ver qué pasa si se considera la β como una función de la frecuencia, que es lo que realmente es.

Todo esto se puede comprobar si se consulta la ayuda de cómo está implementado el transistor BJT lineal que se ha estado utilizando en el programa Microwave:

Parameters

Name	Description	Unit Type	Default
ID	Element ID	Text	B1
A	Magnitude of DC current gain (alpha)		0.8
T	Current gain time delay	Time	0 ns
F	-3dB frequency for current gain	Frequency	0 GHz
CC	Collector capacitance	Capacitance	0 pF
GC	Collector conductance	Conductance	0 S
RB	Base resistance	Resistance	1 Ohm
LB	Base inductance	Inductance	0 nH
CE	Emitter capacitance	Capacitance	0 pF
RE	Emitter resistance	Resistance	1 Ohm
LE	Emitter inductance	Inductance	0 nH

Figura 4.38: Parámetros del transistor BJT lineal

Implementation Details

Implements a bipolar junction transistor with DC gain specified by A.

The frequency-dependent gain A(f) is given by:

$$A(f) = \begin{cases} A \frac{e^{-j2\pi ft}}{1 + j\left(\frac{f}{F}\right)} & F > 0 \\ Ae^{-j2\pi ft} & F = 0 \end{cases}$$

Figura 4.39: Parámetro β del transistor BJT lineal

Como puede verse en realidad lo que el programa modela no es $\beta(f)$, sino lo que llama $A(f) = \alpha$, este parámetro se relaciona directamente con β a través de la ecuación (4.12), por lo que se hablará de A(f) en lugar de $\beta(f)$ sin mayor problema.

Si se representa dicha respuesta en frecuencia, A(f), con Matlab para ver qué aspecto tiene se obtiene lo siguiente:

```
>> f=linspace(1,700e6,1e7);
>> F=6e9;
>> y=exp(-i*2*pi*f)./(1+i*f/F);
>> plot(abs(y))
>> plot(angle(y))
```

Representación de $A(f)$:

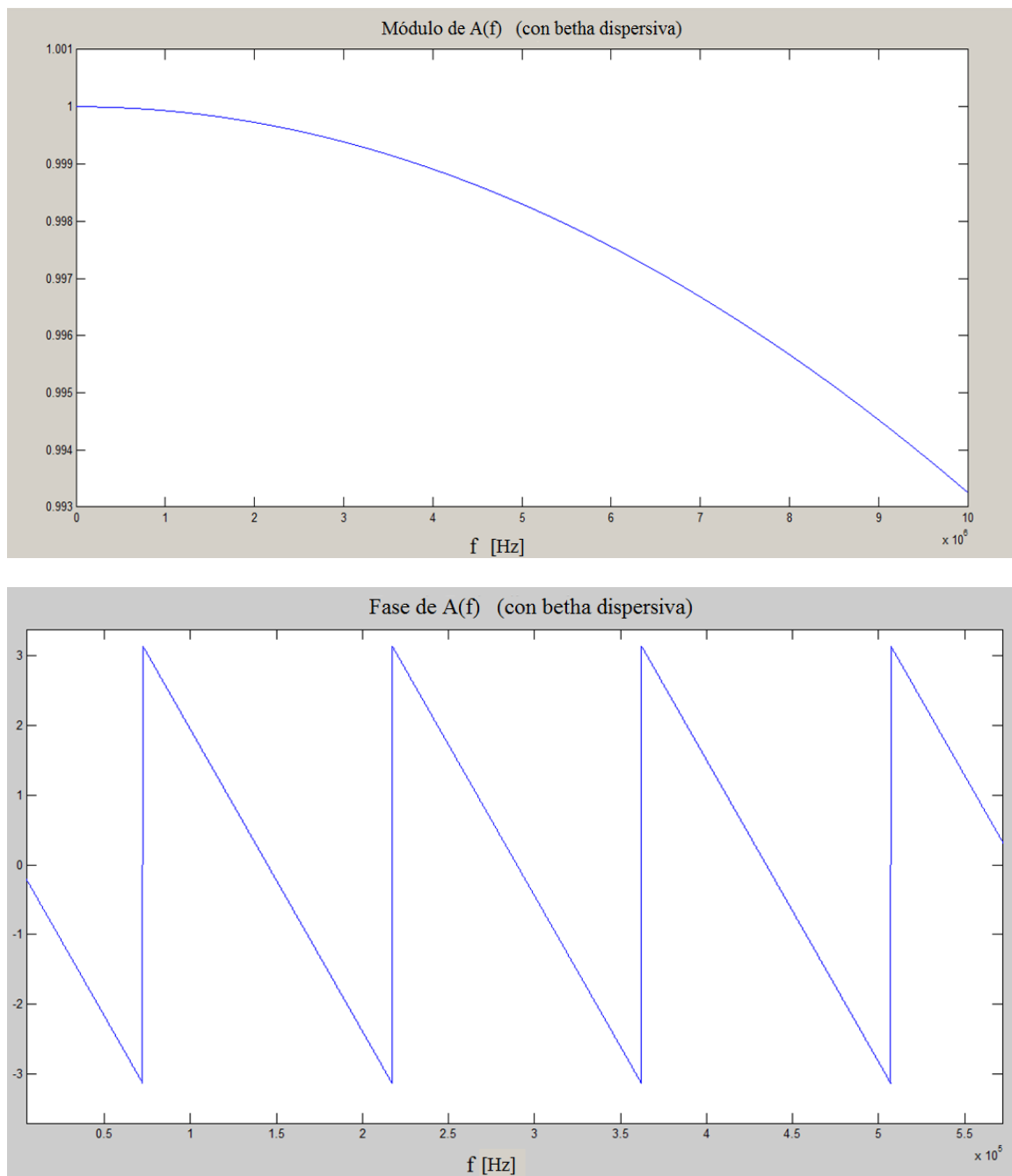


Figura 4.40: Variación del parámetro $A(f)$ del transistor BJT lineal vs f

Como puede verse, a medida que se aumenta la frecuencia la respuesta de $A(f)$ varía tal y como se ve en la figura 4.40, es decir, presenta un carácter paso bajo en módulo y con fase lineal decreciente, por lo que afectará al módulo y a la fase de β .

Hay que tener en cuenta que para la figura 4.40 se ha introducido en la expresión de la figura 4.39 dada por el Microwave una frecuencia de corte F de unos 6 GHz, valor extraído de la hoja de características del transistor BFP193 modelado de forma no lineal. Además el parámetro T se ha dejado a cero y $A=1$.

Debido al comportamiento paso bajo de $A(f)$ del transistor (o β) que se produce al considerar dicho parámetro como dispersivo, que es lo que realmente es, lo que ocurre es que a medida que β decrece en magnitud el NIC deja de funcionar y varía el comportamiento de la parte real e imaginaria de la impedancia de entrada con respecto a lo esperado a partir de una cierta frecuencia de corte. Hay que destacar además que la limitación en frecuencia del NIC (unos 300 MHz) es mayor que la frecuencia de corte de los transistores (6 GHz), ya que a medida que aumentan las frecuencias el efecto de los parásitos de los NICs se hace notar cada vez más.

Es decir, al introducir en el transistor BJT lineal un parámetro β dispersivo, que afecta a su módulo y fase, se simula la limitación en ancho de banda de los transistores no ideales. Al usar el modelo no lineal, la impedancia de entrada del NIC debiera comportarse de la misma manera que al usar el modelo lineal, pero ya no es tan ideal y perfecta y además presenta una limitación en frecuencia mayor como se acaba de comentar, tal y como se muestra en la figura 4.41.

En la figura 4.41 se modifica el eje de abscisas de la figura 4.37 aumentándolo, de esta forma se consigue ver el efecto de limitación en banda comentado para el modelo no lineal que no presenta, sin embargo, el modelo lineal configurado con $\beta = \text{cte.}$:

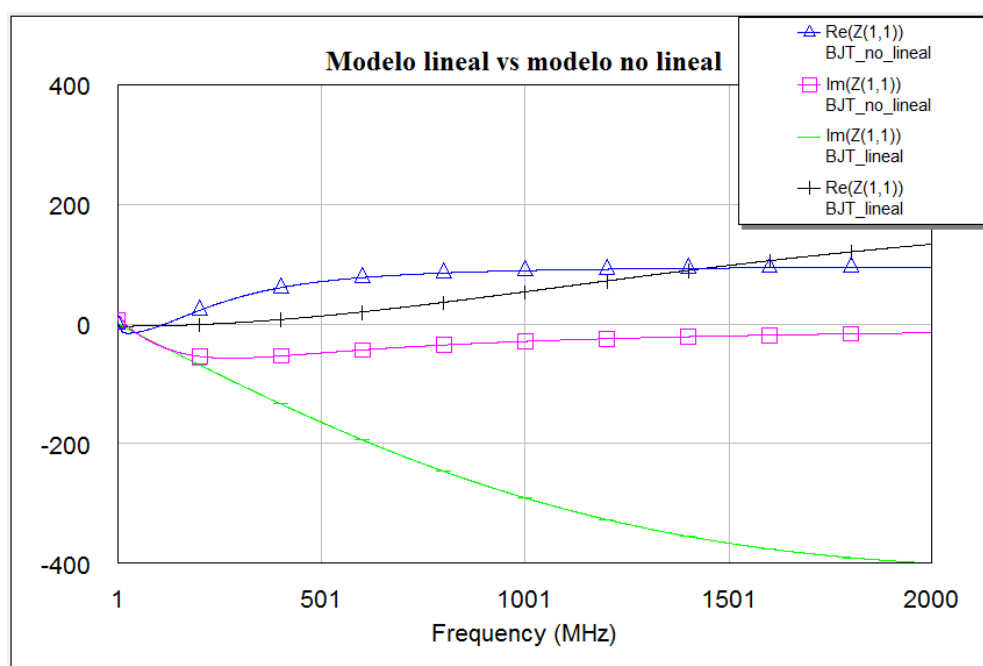


Figura 4.41: Comparación de Z_{11} modelo lineal y no lineal de los transistores BJT

Se puede ver cómo el comportamiento del modelo lineal y no lineal es muy similar sólo que para este último el rango de funcionamiento se ve reducido a unos 250 MHz aproximadamente. Esto es así porque los modelos no lineales incluyen muchos más aspectos que los lineales en sus parámetros, así incluyen β dispersiva, y ésta, al presentar un carácter paso bajo, limita con su frecuencia de corte el rango de funcionamiento de los transistores y, por ende, el del NIC que se ve afectado además por efectos parásitos.

A continuación se compara el funcionamiento de este modelo lineal, (que simula el comportamiento del modelo no lineal, con β dispersiva y una frecuencia de corte $F = 6$ GHz), y el circuito de la figura 4.28 que sí es no lineal de verdad, obteniéndose resultados muy similares que confirman lo que se había apuntado.

Todo esto se puede observar en las figuras 4.42 y 4.43:

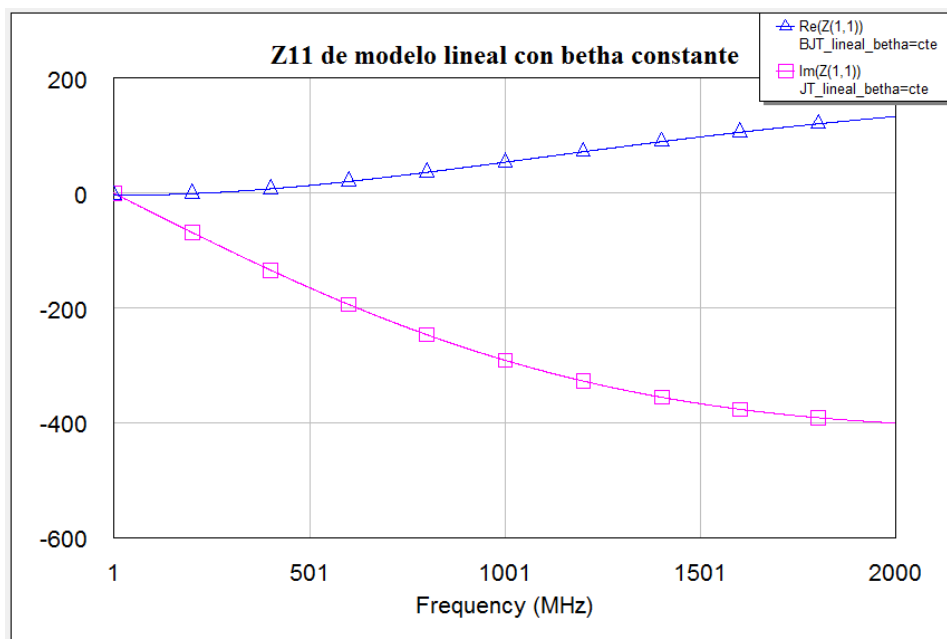


Figura 4.42: Z11 del circuito de la figura 4.36 con $\beta = \text{cte}$.

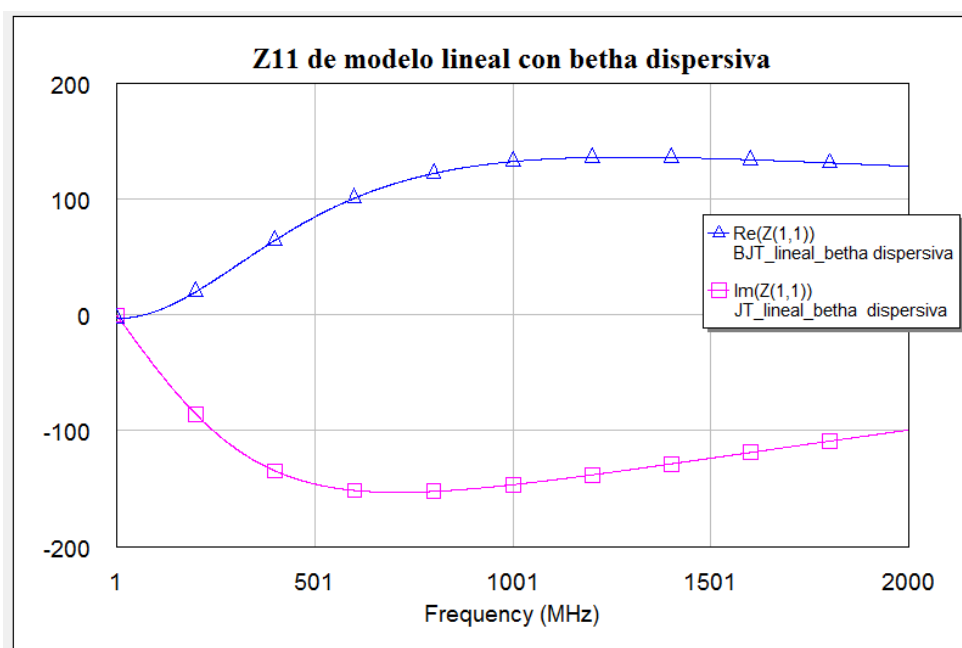


Figura 4.43: Z11 del circuito de la figura 4.36 con β dispersiva

Para una mayor claridad del lector, a continuación se muestra una comparativa de todo lo que se acaba de comentar. Es decir, se muestra el comportamiento del circuito lineal con $\beta = \text{cte}$ y dispersiva y del circuito no lineal:

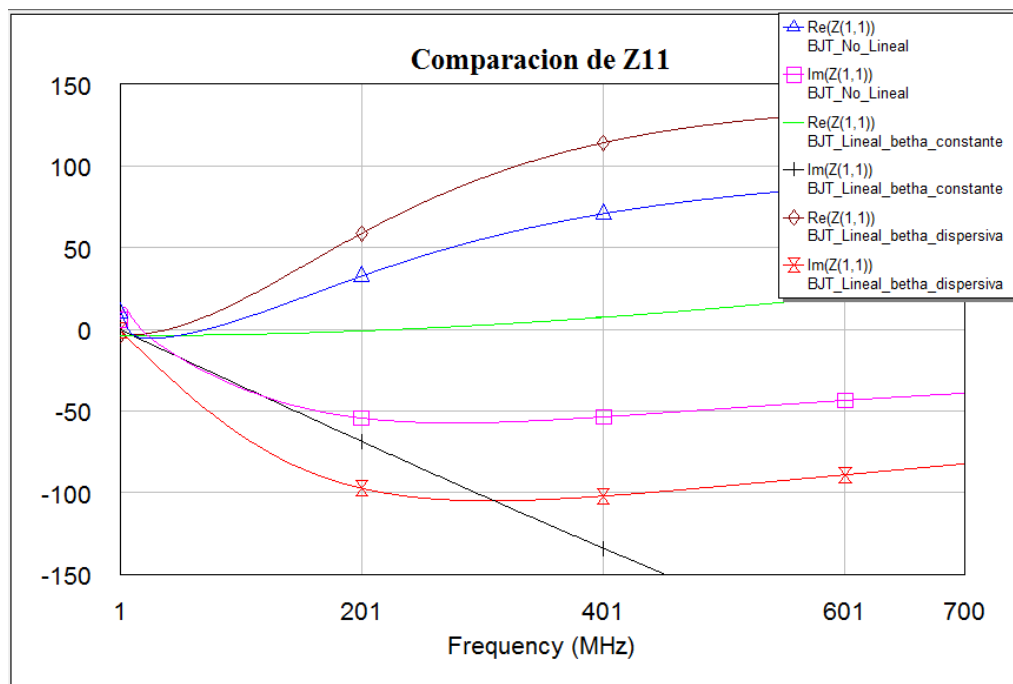


Figura 4.44: Z11 del circuito de la figura 4.36 (lineal) con β constante, dispersiva y del circuito de la figura 4.28 (no lineal)

Inversión de una inductancia + condensador:

Ahora se invertirá un tanque LC, de este modo el transistor conectado a la impedancia de carga sí se puede polarizar a diferencia de antes con el circuito de la figura 4.23. Además puede ser interesante invertir este tipo de impedancia de carga y obtener tanques LC negativos en el ámbito de la adaptación de antenas.

Por tanto, se probará la topología 1 trabajada hasta ahora con otra polarización y una nueva impedancia de carga (tanque LC) con resultados satisfactorios tal y como se muestra a continuación:

Topología 1:

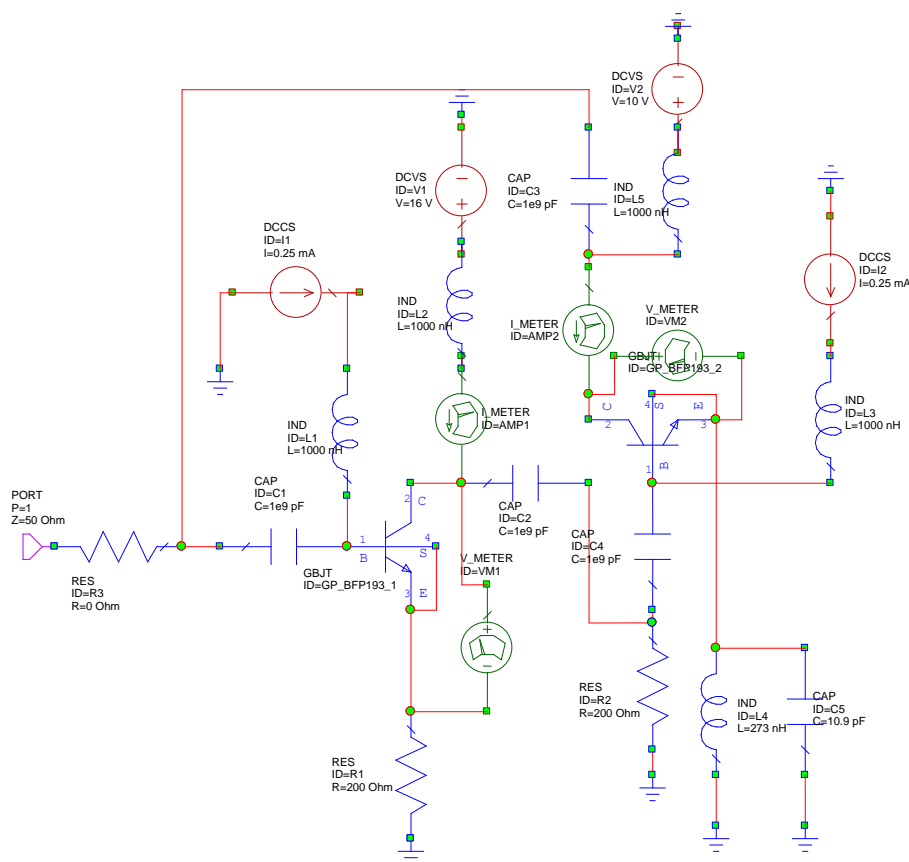


Figura 4.45: Topología 1 de NIC no lineal con nueva polarización

A continuación se muestran los resultados de la simulación del circuito de la figura 4.45:

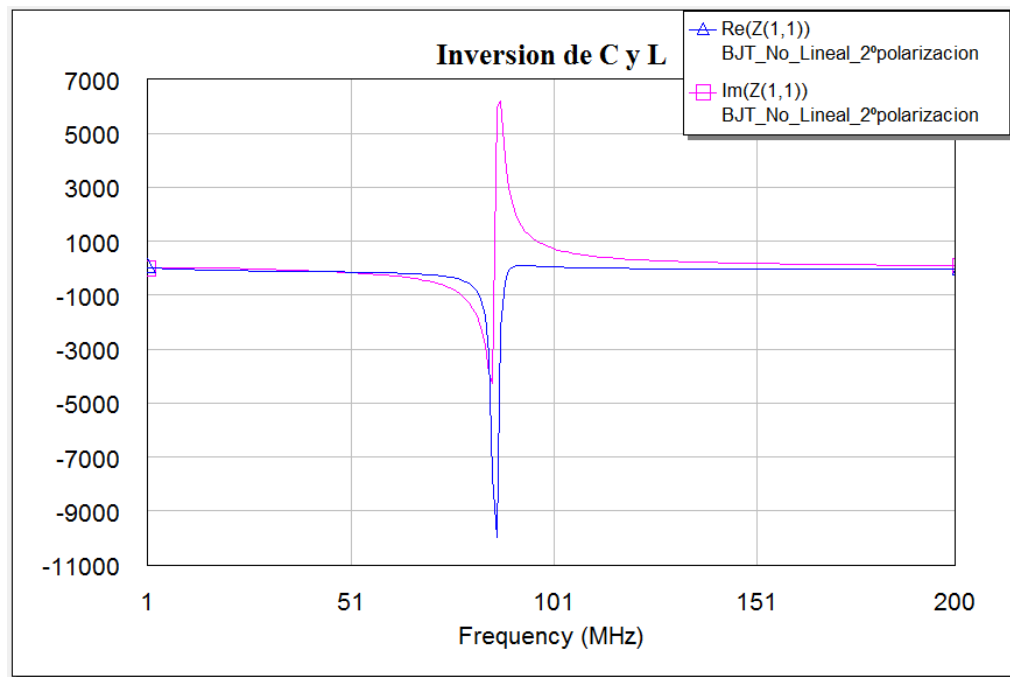


Figura 4.46: Impedancia de entrada del circuito de la figura 4.45

Como puede verse, esta impedancia es la propia de un circuito tanque LC paralelo multiplicada por menos uno, es decir, presenta una resonancia a $\omega_0 = 1/\sqrt{L \cdot C} = 92.2\text{MHz}$, donde $L=273\text{nH}$ y $C=10.9\text{pF}$, y para $\omega < \omega_0$ la impedancia es negativa con pendiente del mismo carácter y para $\omega > \omega_0$ la impedancia pasa a ser positiva manteniendo el carácter negativo de la pendiente, es decir, es una forma Non-Foster.

Todo esto lo podemos comprobar fácilmente con Matlab:

```
>> f=linspace(1e6,800e6,1e36);
>> Zc=1./(j*2*pi*f*10.9e-12);
>> Zl=j*2*pi*f*273e-9;
>> Zin=Zc.*Zl./(Zc+Zl);
>> plot(f,real(Zin*-1),'k',f,imag(Zin*-1),'r');legend('real','imag')
```

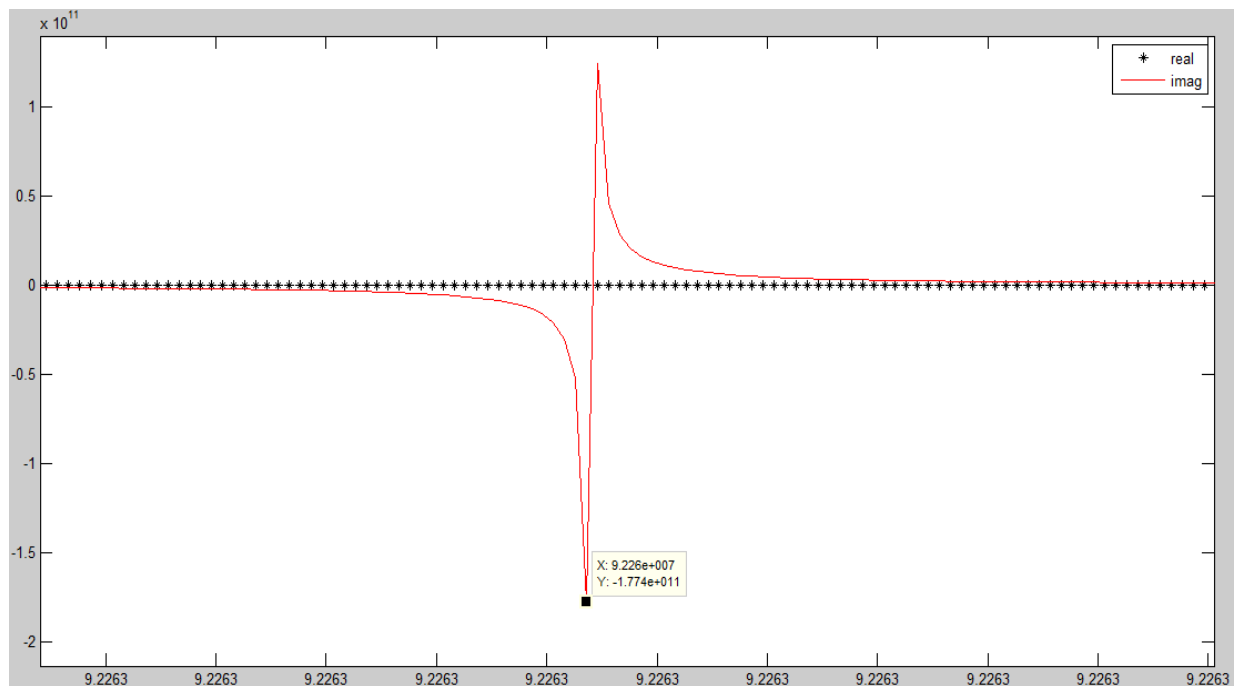


Figura 4.47: Detalle de la impedancia de entrada de un circuito tanque LC negado

Como se puede ver, la parte real es cero y para una frecuencia de 92.2 MHz ($1/(2*\pi*\sqrt{L}*C)$) se tiene el punto de resonancia, es decir, parte imaginaria cero también tal y como ocurría al simular.

Como se ha podido ver, en la simulación se observa un comportamiento que no debiera producirse idealmente, y es que la parte real de la impedancia de entrada debiera ser cero para todas las frecuencias y no es así del todo debido a algún efecto introducido por los transistores.

Es interesante comprobar a continuación cómo en el circuito lineal al invertir un condensador y una bobina en paralelo también se observa este comportamiento que comentamos:

Comparación de Z_{in} de la topología 1 con transistores lineales, no lineales y tanque LC con L y $C < 0$:

Ya se sabe que el circuito de la figura 4.45 (modelado de forma no lineal) y un circuito tanque LC negado tienen comportamientos muy similares como era de esperar si todo iba bien. Se pretende dar ahora un paso más, comparando los dos circuitos que se acaban de mencionar con la topología 1 pero modelada de manera lineal tal y como se explica a continuación.

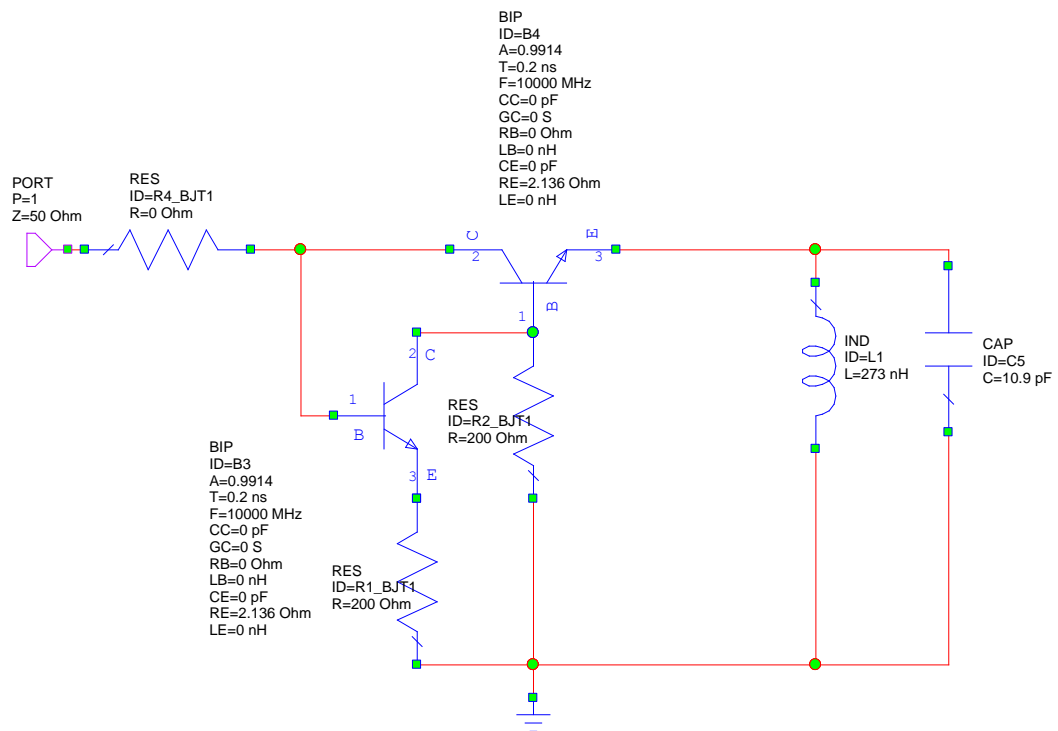


Figura 4.48: Nuevo esquemático topología 1 con tecnología BJT lineal y $Z_L = 1/j\omega C \parallel j\omega L$ ($L=273$ nH y $C=10.9$ pF)

Comparando la impedancia de entrada del circuito lineal y no lineal tenemos lo siguiente:

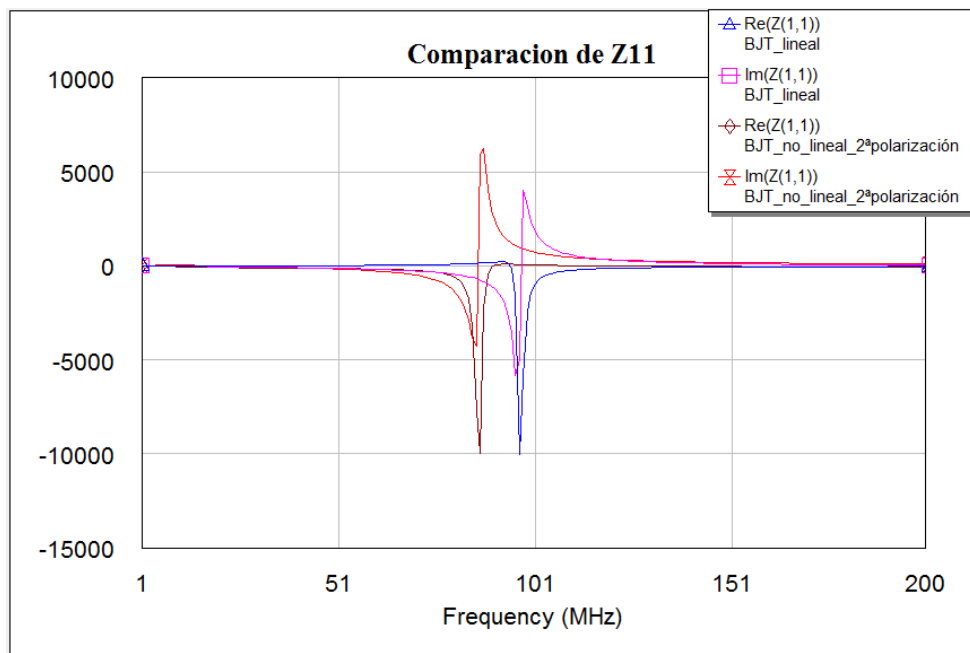


Figura 4.49: Comparación de Z11 de topología 1 con tecnología BJT lineal y no lineal ($Z_L = 1/j\omega C \parallel j\omega L$)

Como puede verse, el comportamiento mencionado para la parte real en el punto de resonancia también se produce para el modelo lineal, por lo que se podría concluir que son los transistores los que de alguna manera introducen dicho efecto.

Para acabar de completar el análisis, si se compara el comportamiento de la impedancia de entrada de nuestro circuito (lineal y no lineal) con la impedancia ideal de un tanque paralelo LC con L y C negativas tenemos lo siguiente:

Tanque L \parallel C negativos + puerto:

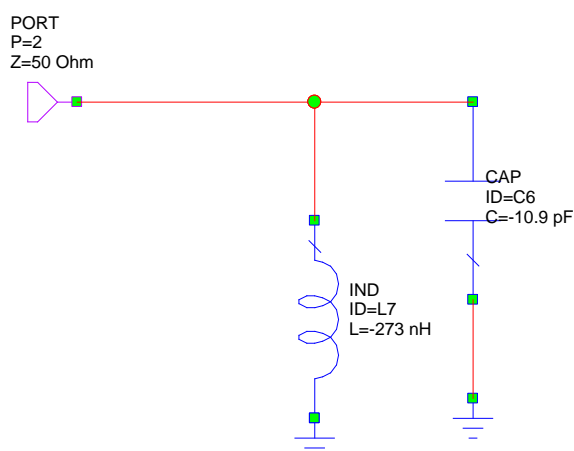


Figura 4.50: Circuito tanque LC con L y C <0

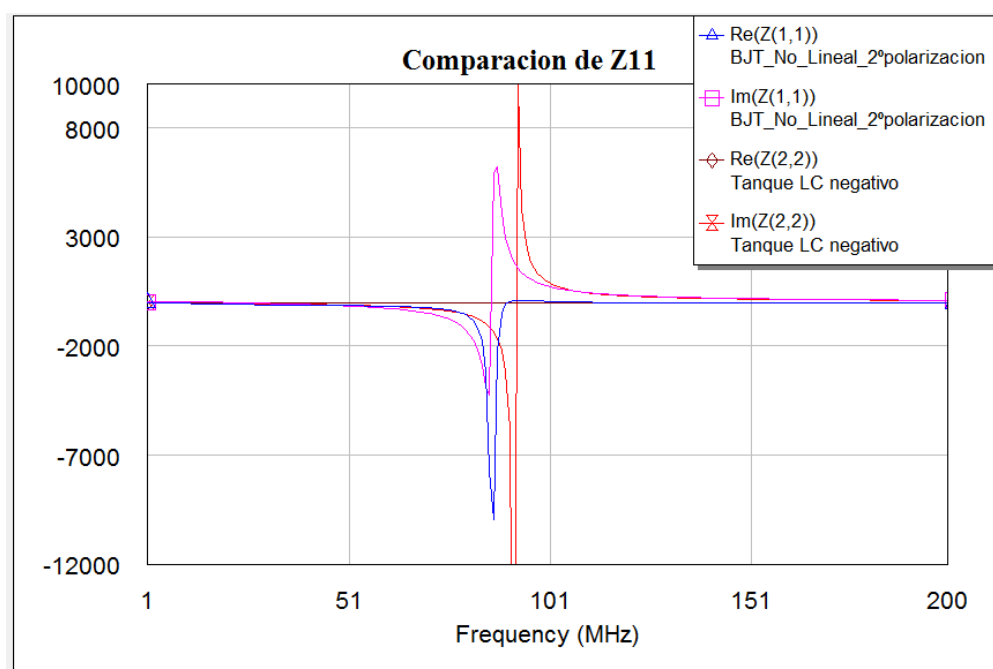


Figura 4.51: Comparación de Z11 de topología 1 con tecnología BJT no lineal ($Z_L = 1/j\omega C \parallel j\omega L$) y tanque LC ideal negativo

Como era de esperar, el tanque LC con L y C negativos presenta la misma parte imaginaria que los circuitos simulados (lineal y no lineal), y una parte real cero para todas las frecuencias, ya que este sería el comportamiento ideal. Nuestros circuitos en cambio introducen el efecto comentado en la parte real a la frecuencia de resonancia que puede verse en las anteriores figuras, no obstante se puede considerar que dichos circuitos están funcionando correctamente.

Diseños más próximos a su construcción:

Una vez realizadas todas las simulaciones que se han ido presentando hasta ahora, es preciso mostrar a continuación algunos circuitos, de los que ya se ha demostrado que funcionan, pero con un diseño ahora más cercano a su futura hipotética construcción, es decir, con bobinas de choque no ideales, añadiendo los condensadores de 1000 pF para evitar transitorios de la fuente o añadiendo las resistencias de base y colector para los transistores, entre otros cambios.

Inversión de $L \parallel C$:

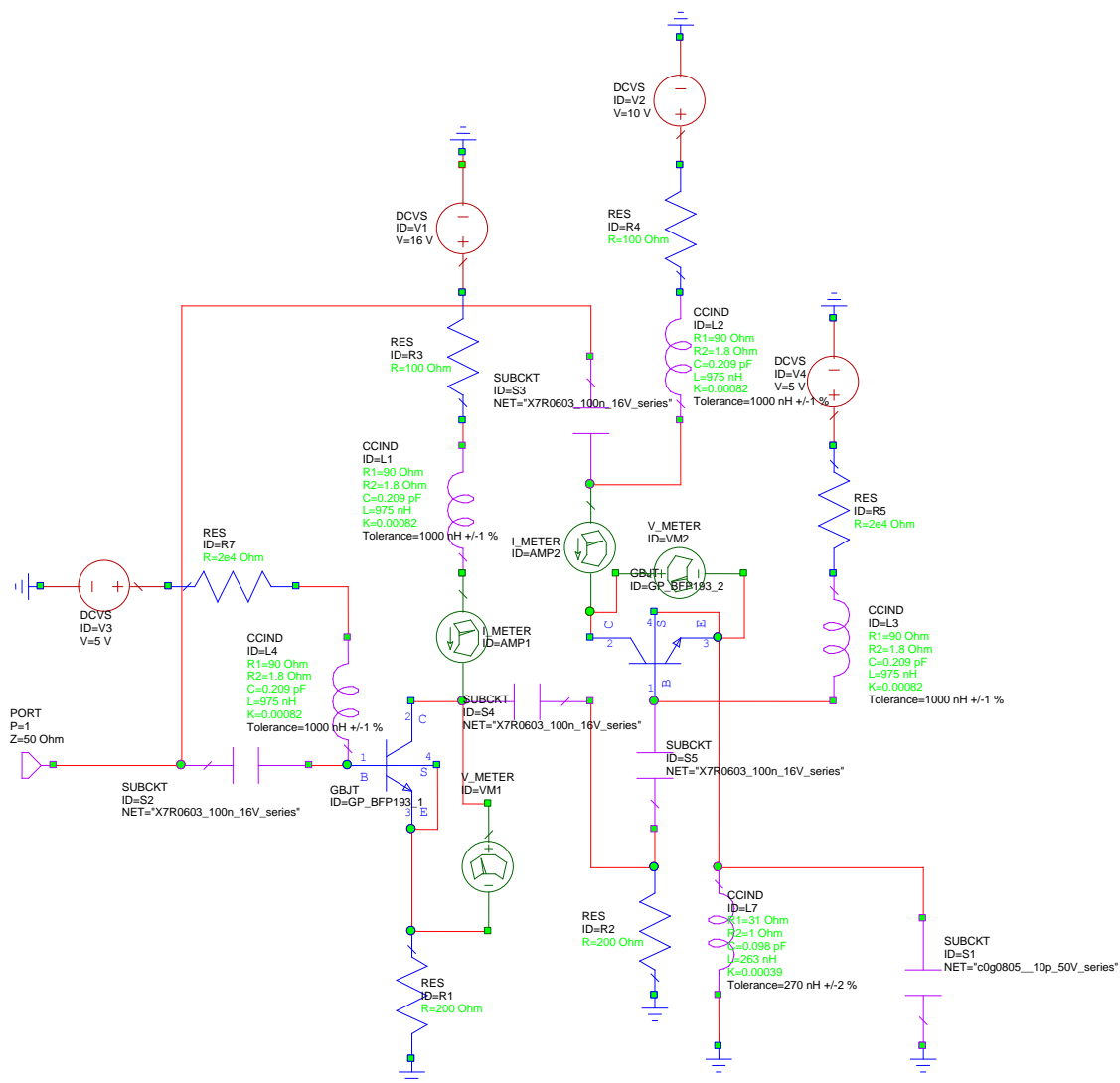


Figura 4.52: Esquemático topología 1 con tecnología BJT orientado a construcción y $Z_L = 1/j\omega C \parallel j\omega L$

Los resultados en simulación se muestran a continuación:

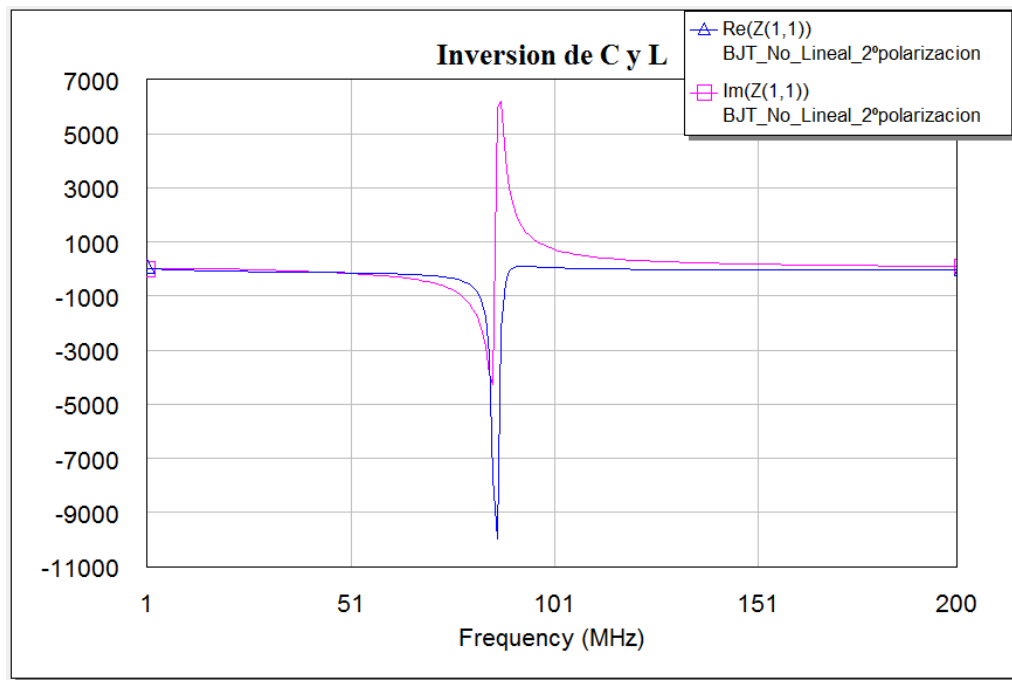


Figura 4.53: Impedancia de entrada del circuito de la figura 4.52

Como puede verse el circuito de la figura 4.52 funciona correctamente y tiene como impedancia de entrada la propia de un circuito tanque LC paralelo con C y L negativos, como ya se vio anteriormente.

Inversión de L:

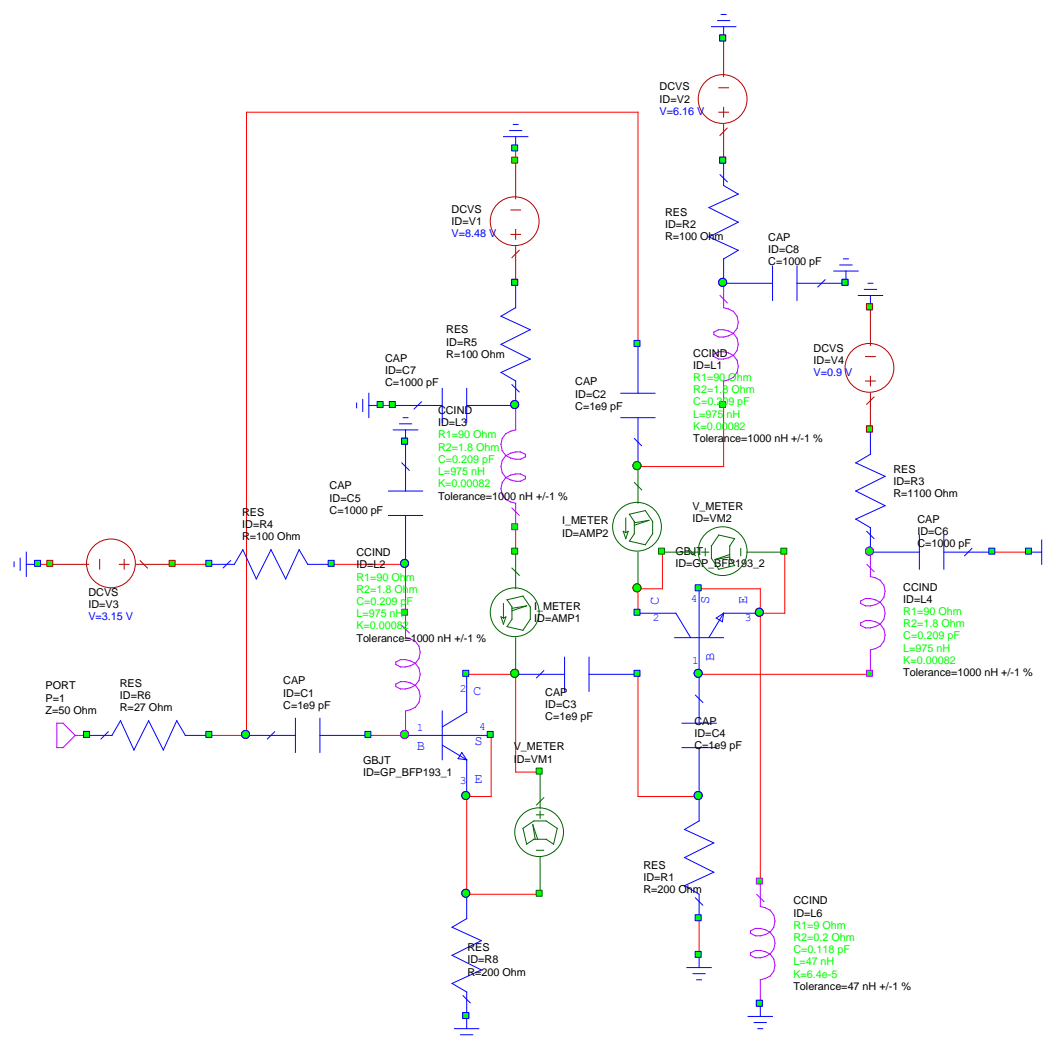


Figura 4.54: Esquemático topología 1 con tecnología BJT orientado a construcción y $ZL=j\omega L$ ($L=47$ nH)

Los resultados en simulación se muestran a continuación:

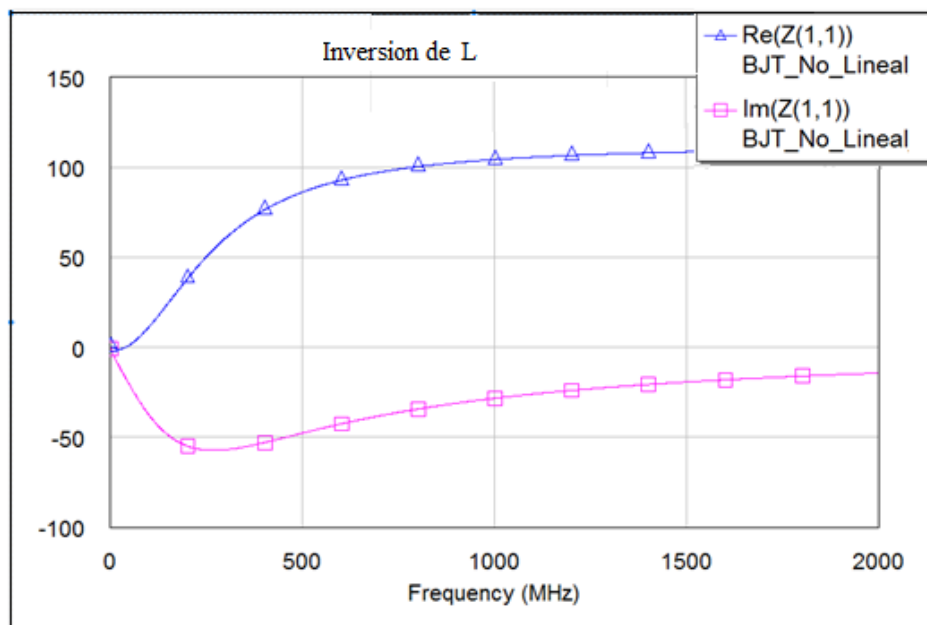


Figura 4.55: Impedancia de entrada del circuito de la figura 4.54

Como puede verse, el circuito de la figura 4.54 funciona correctamente, es decir, tiene como impedancia de entrada la típica de una inductancia negativa, (parte real cero y parte imaginaria lineal decreciente con la frecuencia). Dicho funcionamiento se produce hasta aproximadamente unos 250 MHz tal y como puede verse en la figura 4.55 aunque presenta una parte real algo elevada.

Se pone de manifiesto, asimismo, en la figura 4.55 que al usar transistores con modelado no lineal, las curvas de impedancia ya no son tan ideales y perfectas como antes y que, sobre todo, tienen su funcionamiento limitado a una banda de frecuencias no excesivamente grande (no tienen ancho de banda infinito).

Además para este último circuito, (figura 4.54), se han añadido resistencias de polarización para los transistores y capacidades a masa de 1000 pF para evitar los transitorios de la fuente como ya se ha comentado en alguna otra ocasión.

Por el hecho de haber añadido las resistencias mencionadas, las fuentes de voltaje deben cambiar, (tal y como en la figura 4.54), si se quieren conservar los puntos de polarización usados anteriormente, ya que si no se realiza el ajuste mencionado se volverían a tener puntos de polarización diferentes para los dos transistores, hecho indeseable que se muestra en la figura 4.56.

Para evitar dicho efecto, y mantener $I_{C1}=I_{C2} = 11.6\text{mA}$ y $V_{CE} = 5\text{V}$, se hace uso de la ecuación (4.14) particularizada en este caso para los dos transistores:

$$V_{CC1}=V_{CE1} + I_{C1} \cdot (R_E + R_C) \quad (4.18)$$

$$V_{CC2}=V_{CE2} + I_{C2} \cdot R_C \quad (4.19)$$

Donde R_E y R_C son las resistencias de emisor y de colector para los dos transistores del circuito. Se han fijado $R_E = 200 \Omega$, $R_C = 100 \Omega$ y $V_{CE1} = V_{CE2} = 5V$.

Con todo ello y despejando de las ecuaciones (4.18) y (4.19) se obtiene que $V_{CC1} = 8.48 V$ y $V_{CC2} = 6.16 V$ tal y como se ve en la figura 4.54.

Además se procede de una manera similar para la malla de base-emisor de los transistores, consiguiéndose así las otras dos fuentes de corriente presentes en el circuito.

Después de dicho ajuste se obtienen puntos de polarización iguales para ambos transistores e iguales a lo deseado tal y como se ejemplifica en la figura 4.57:

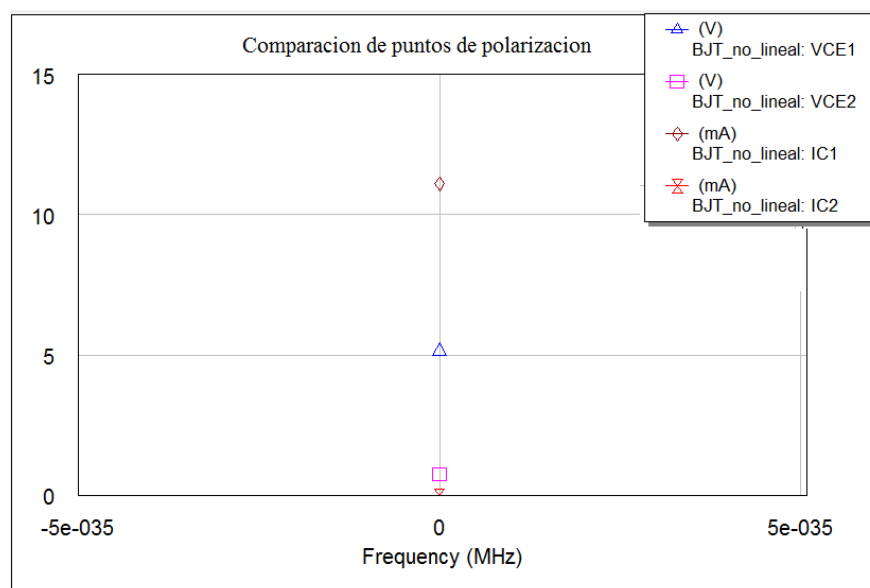


Figura 4.56: Comparación de los puntos de polarización de los transistores de la figura 4.53 antes de ajuste de V_{cc1} y V_{cc2}

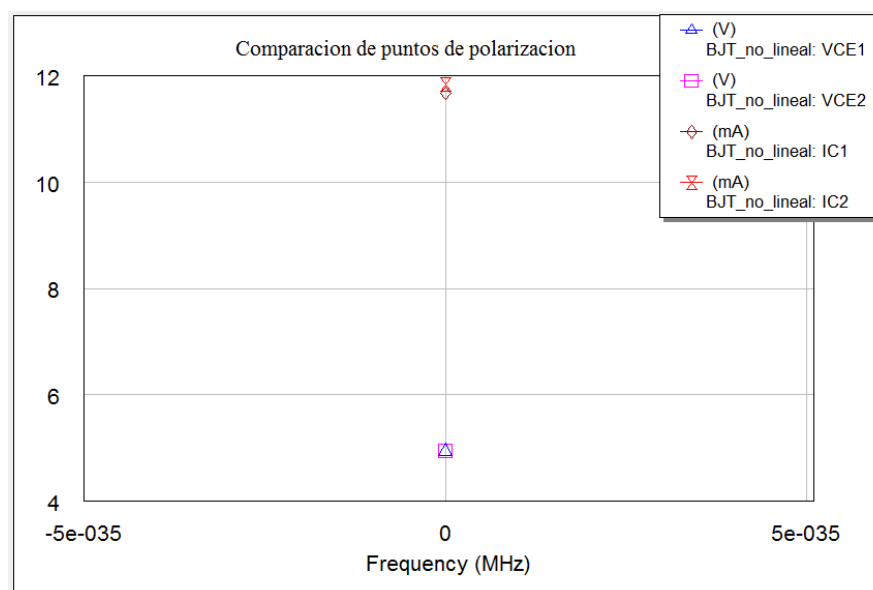


Figura 4.57: Comparación de los puntos de polarización de los transistores de la figura 4.54 después de ajuste de V_{cc1} y V_{cc2}

Capítulo 4: Topologías de NICs empleadas

Por último, es destacable reseñar que todas las simulaciones obtenidas se han realizado para NICs con la misma topología pero todas con impedancias de carga en el orden de unos pocos Ω , si eran resistencias, y de pF y nH si eran condensadores y bobinas respectivamente.

4.3 NICs con tecnología FET

Una vez analizada la tecnología BJT, en este apartado se procederá de igual manera que en el anterior, en primer lugar se llevará a cabo un breve análisis de la topología de NIC elegida con tecnología FET y después se pasarán a mostrar las diversas simulaciones.

4.3.1 Estudio previo

En este apartado se propone la siguiente topología de NIC en tecnología FET:

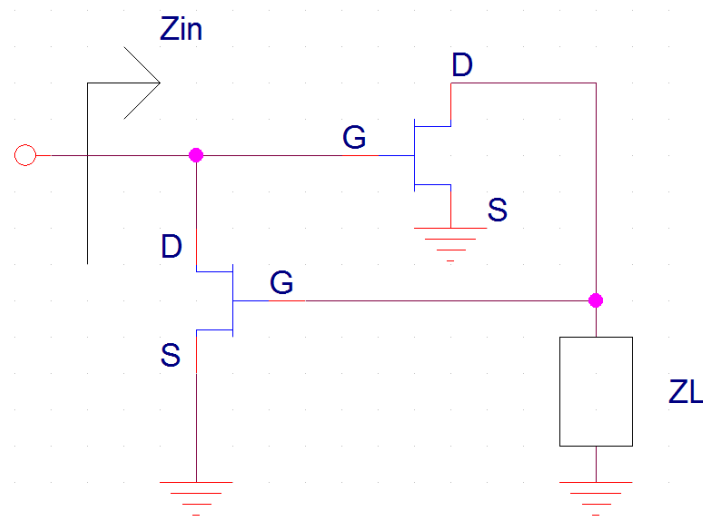


Figura 4.58: Topología de NIC con tecnología FET

A continuación se realizará un análisis en pequeña señal de esta segunda topología de NIC elegida para comprender mejor su funcionamiento.

El equivalente en pequeña señal simplificado se muestra en la figura 4.58:

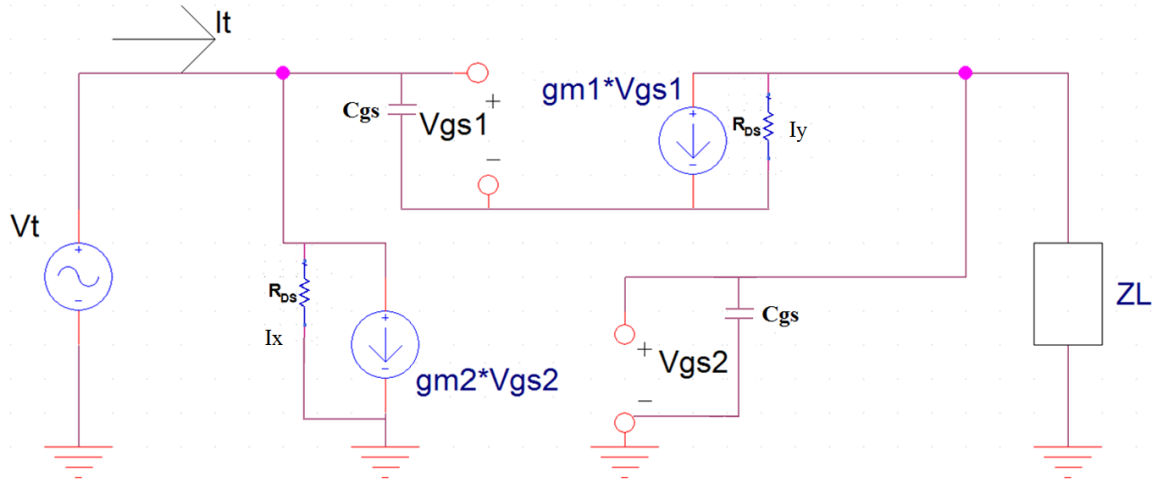


Figura 4.59: Equivalente en pequeña señal de la figura 4.58

A partir de la figura anterior se puede calcular su impedancia de entrada, Z_{in} , del modo que se describe a continuación.

Donde V_t e I_t son:

$V_t \equiv$ tensión de test

$I_t \equiv$ corriente de test

$$V_t = R_{DS} \cdot I_x = \left(I_t + \frac{V_{gs1}}{Z_{cs}} - g_m \cdot V_{gs2} \right) \cdot R_{DS} \quad (4.20)$$

$$V_{gs2} = R_{DS} \cdot I_y = \left(-\frac{V_{gs2}}{Z_{cs}} - g_m \cdot V_{gs1} - \frac{V_{gs2}}{Z_L} \right) \cdot R_{DS} \quad (4.21)$$

$$V_{gs2} \cdot \left(1 + \frac{R_{DS}}{Z_{cs}} + \frac{R_{DS}}{Z_L} \right) = -g_m \cdot V_t \cdot R_{DS} \rightarrow \frac{V_{gs2}}{V_t} = \frac{-g_m \cdot R_{DS}}{\left(1 + \frac{R_{DS}}{Z_{cs}} + \frac{R_{DS}}{Z_L} \right)} \quad (4.22)$$

Combinando las ecuaciones anteriores queda lo siguiente:

$$V_t = \left(1 + \frac{R_{DS}}{Z_{cs}} - \frac{(g_m \cdot R_{DS})^2}{1 + \frac{R_{DS}}{Z_{cs}} + \frac{R_{DS}}{Z_L}} \right) = R_{DS} \cdot I_t \quad (4.23)$$

Como Z_{in} es:

$$Z_{in} = \frac{V_t}{I_t} \quad (4.24)$$

Entonces queda lo siguiente:

$$Z_{in} = \frac{V_t}{I_t} = \frac{R_{DS}}{1 + \frac{R_{DS}}{Z_{cs}} - \frac{(g_m \cdot R_{DS})^2}{1 + \frac{R_{DS}}{Z_{cs}} + \frac{R_{DS}}{Z_L}}} = \frac{1}{\frac{1}{R_{DS}} + \frac{1}{Z_{cs}} + \frac{1}{\frac{-1}{g_m \cdot R_{DS}} + \frac{-1}{Z_{cs} \cdot g_m^2} + \frac{-1}{Z_L \cdot g_m^2}}} \cong \frac{1}{-g_m^2 \cdot Z_L} \quad (4.25)$$

$\uparrow R_{DS} \rightarrow \infty$ y $C_{gs} = 0$

Hay que resaltar que en la figura 4.59 sólo se tiene en cuenta C_{gs} de todas las capacidades parásitas que se podrían añadir al análisis, así como también se considera inicialmente el valor de la resistencia R_{ds} , que aunque no es infinita, al ser grande se podría despreciar, por simplicidad en el cálculo de Z_{in} , obteniéndose una expresión mucho más sencilla al final.

Dicho lo cual, si finalmente se desprecian estos efectos, es decir, si consideramos que C_{gs} es pequeño y que R_{DS} es muy grande, entonces la expresión (4.25) se aproxima a su valor final.

Además, para llegar al resultado final de la expresión (4.25) se ha considerado que los transistores que forman el NIC son idénticamente iguales, como ya se hizo con la tecnología BJT, con lo que se ha tenido en cuenta que $g_{m1} = g_{m2}$.

Como se ha podido comprobar a partir de los apartados 4.2.1 y 4.3.1, existen algunas diferencias en cuanto a usar tecnología BJT o FET. Una de ellas se pone de manifiesto en dichos apartados, y es que al utilizar tecnología FET la impedancia de entrada Z_{in} es inversamente proporcional a la impedancia de carga Z_L , es decir, $Z_{in} \propto -\frac{1}{Z_L}$, mientras que al usar la tecnología BJT Z_{in} es proporcional a la impedancia de carga Z_L , $Z_{in} \propto -Z_L$.

Otra diferencia destacable entre ambas tecnologías se pondrá de manifiesto más adelante y es que al utilizar tecnología FET la polarización requerida es mucho más sencilla que al usar BJT, lo que supone cierta ventaja.

4.3.2 Simulaciones

Tras este segundo análisis previo ya se sabe que la topología elegida e implementada con tecnología FET actúa como inversor de impedancias, resultado que en esta ocasión también esperábamos, pues este circuito ha sido definido como NIC.

A continuación se presentan ya todas y cada una de las simulaciones llevadas a cabo para este circuito, pudiendo verificar el resultado que acabamos de obtener y entender mejor su funcionamiento.

Simulaciones de NICs con transistores modelados de forma lineal:

Inversión de una inductancia con transistores tecnología FET lineal:

En primer lugar se realizará la comprobación de la impedancia de entrada Z_{in} para el caso de tener una impedancia de carga Z_L inductiva de 50 nH, tal y como se muestra a continuación.

El esquemático de esta topología simulado con el programa Microwave Office de AWR es el siguiente:

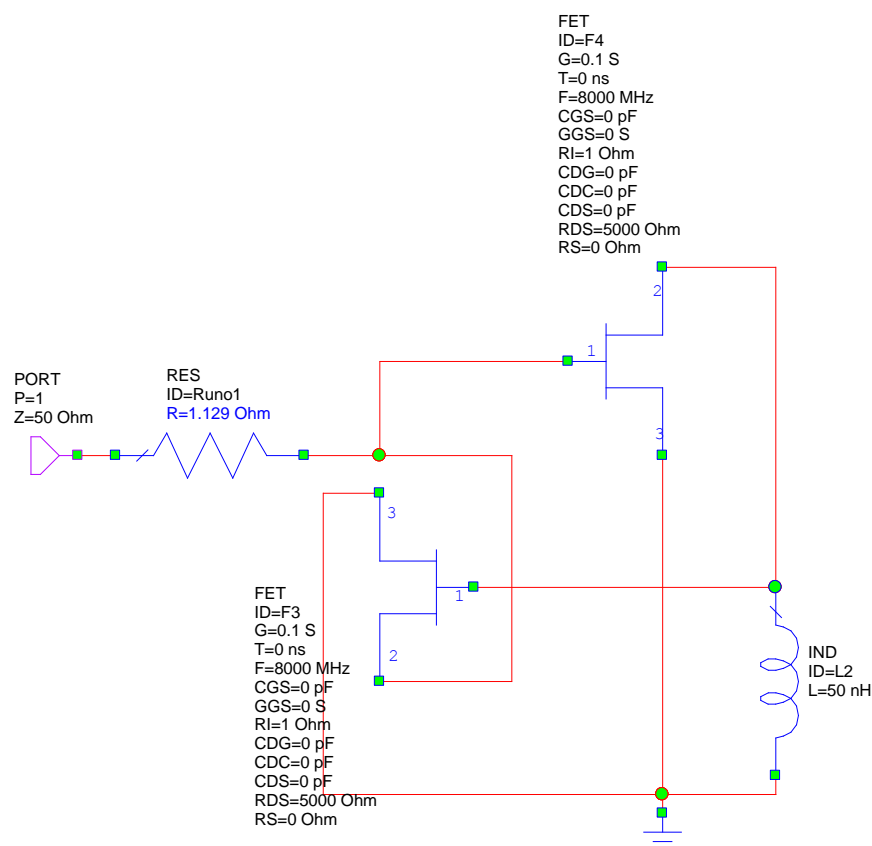


Figura 4.60: Esquemático topología 2 con tecnología FET lineal y $Z_L=j\omega L$ ($L=50\text{nH}$)

Es destacable que los parámetros de los transistores han sido configurados de tal manera que se ha intentado mostrar el comportamiento ideal de ambos transistores, sin añadir capacidades parásitas ni elementos que simulen un comportamiento más real del transistor, como puede verse con más detalle a continuación:

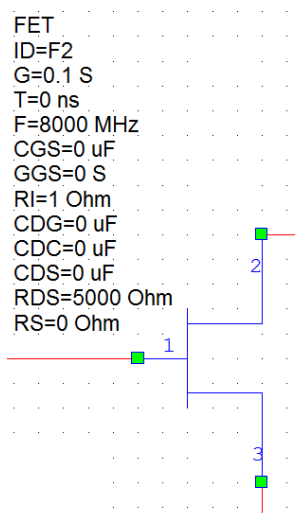


Figura 4.61: Transistor del esquemático de la figura 4.60

El modelo de transistor en tecnología FET de la figura 4.61 utilizado es el modelo lineal que nos proporciona el programa Microwave Office de AWR. Para el circuito de la figura 4.60 se elige un valor típico para el parámetro g_m de los transistores, como es 100 miliSiemens, notar aquí que $g_m = G$ y que todos los demás parámetros del transistor permanecen inalterados de tal forma que no afecten al comportamiento del circuito, pudiendo así obtener de alguna manera la idealidad de los transistores.

El equivalente circuital del modelo que proporciona el programa Microwave Office es el siguiente:

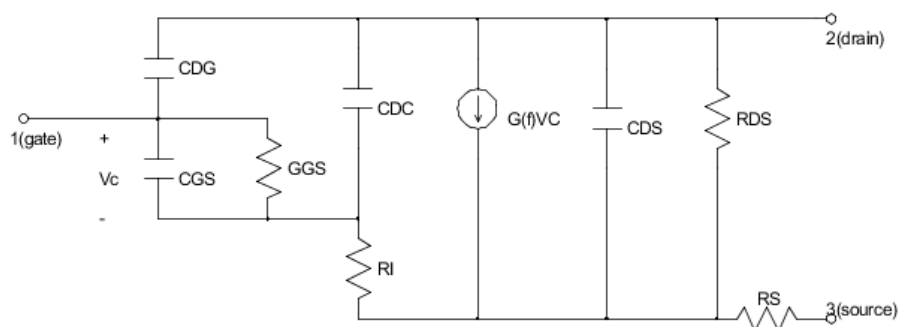


Figura 4.62: Equivalente circuital del transistor de la figura 4.61

Los resultados en simulación de este esquemático son los siguientes:

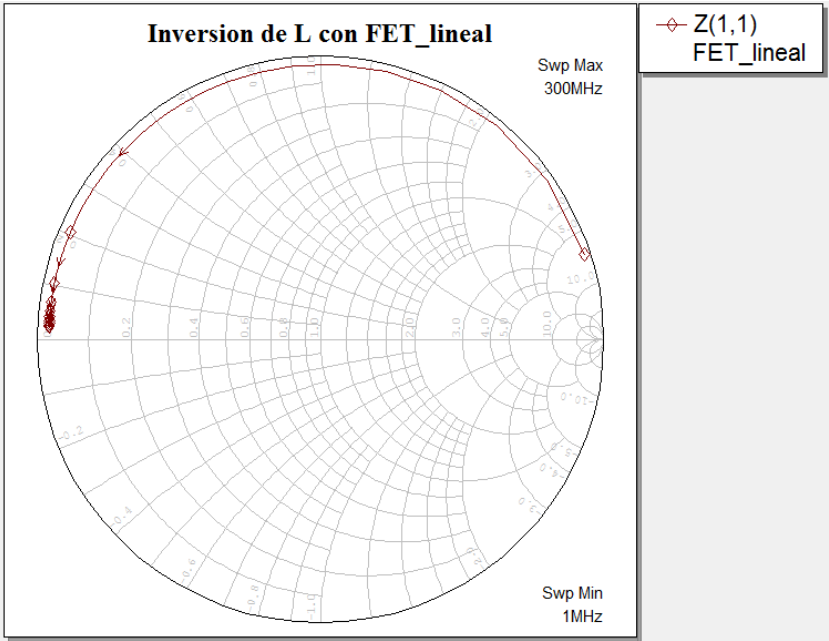


Figura 4.63: Impedancia de entrada del esquemático topología 2 con tecnología FET lineal y $ZL=j\omega L$ ($L=50\text{nH}$)

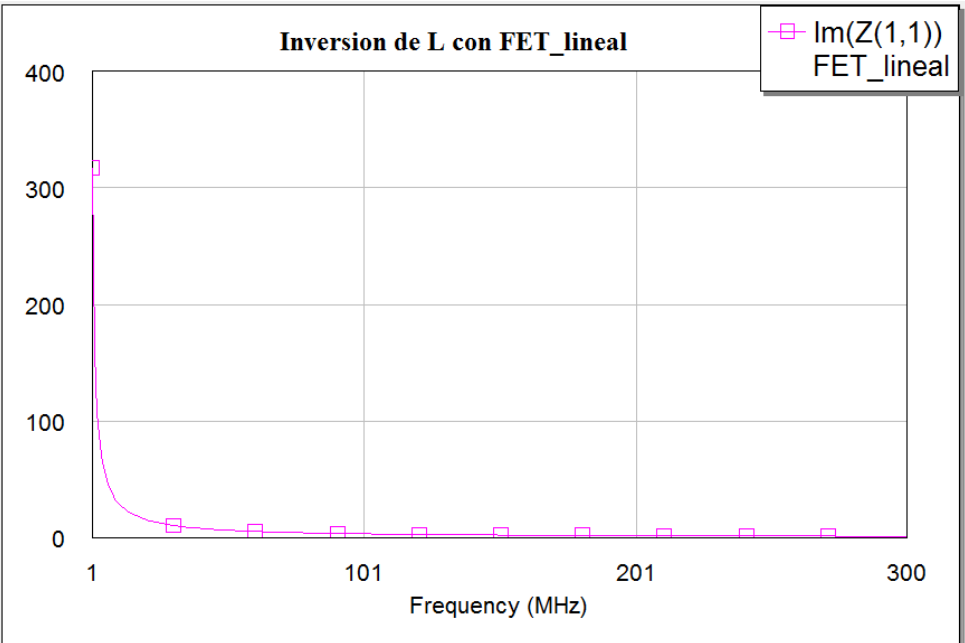


Figura 4.64: Parte imaginaria de la impedancia de entrada del esquemático topología 2 con tecnología FET lineal y $ZL=j\omega L$ ($L=50\text{nH}$)

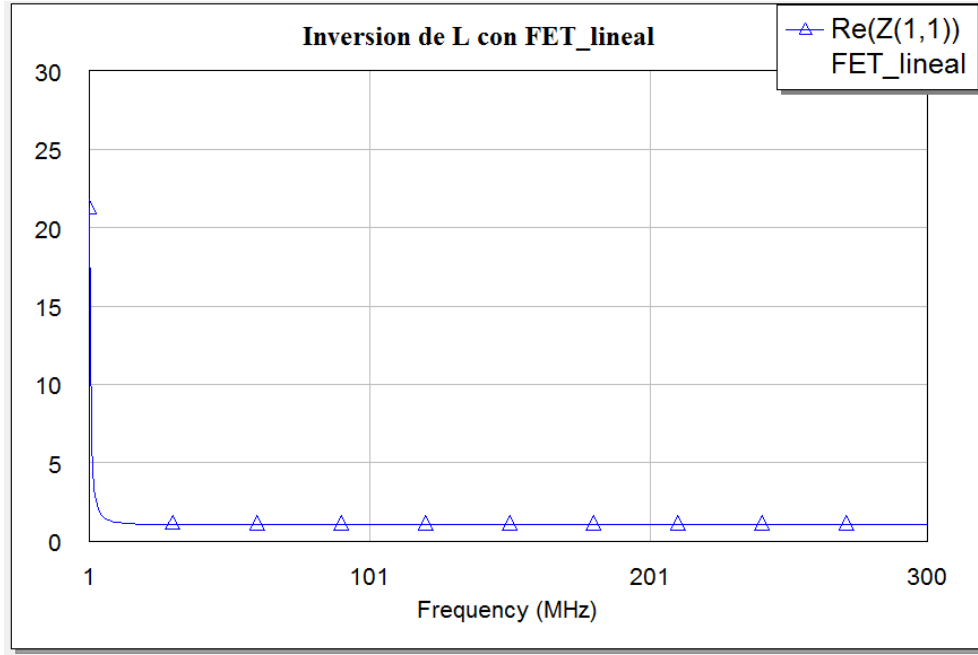


Figura 4.65: Parte real de la impedancia de entrada del esquemático topología 2 con tecnología FET lineal y $Z_L = j\omega L$ ($L=50\text{nH}$)

La impedancia calculada de manera teórica para este circuito es:

$$Z_{in} = Z_{11} = -\frac{1}{g_m^2 \cdot Z_L} \quad (4.26)$$

Donde Z_L es la impedancia de carga, en este caso es una inductancia $j\omega L$, por tanto, los valores obtenidos en la simulación para Z_{11} son correctos.

Dichos valores se sitúan en la parte superior de la carta de Smith, como era de esperar. Esto se puede comprobar fácilmente si se sustituye en la anterior ecuación Z_L por $+j\omega L$:

$$Z_{in} = -\frac{1}{g_m^2 \cdot Z_L} = -\frac{1}{g_m^2 \cdot j\omega L} = \frac{1}{j\omega \cdot C_N} = +j \cdot \frac{1}{\omega \cdot g_m^2 \cdot L} \equiv +j \cdot Z \quad (4.27)$$

Siendo C_N un condensador negativo de valor $-g_m^2 \cdot L$. Como puede verse la impedancia final queda como $+j \cdot Z$, es decir, en la parte superior de la carta de Smith, tal y como aparece en la figura 4.63.

Además es destacable también que aunque aparezca Z_{in} en la parte superior de la carta, tiene un comportamiento totalmente diferente al de una inductancia, que sería lineal con la frecuencia. En este caso es inversamente proporcional a la misma, por lo que para

frecuencias bajas se parte cerca del circuito abierto en impedancias, (parte derecha de la carta), $\frac{1}{0} \rightarrow \infty \equiv$ Circuito abierto. Sin embargo, cuando se llega a frecuencias altas se va avanzando hacia la parte izquierda de la carta, es decir, hacia el cortocircuito en impedancias, $\frac{1}{\infty} \rightarrow 0 \equiv$ Cortocircuito.

Además de fijarnos en la carta de Smith, si lo hacemos en la parte real e imaginaria que obtenemos para Z_{in} , se puede comprobar cómo es la impedancia de un condensador negativo: con parte real prácticamente cero para todas las frecuencias, (salvo una pequeña resistencia inicial que aparece), y parte imaginaria decreciente como se ve en las figuras 4.64 y 4.65.

Por tanto, se puede concluir que las simulaciones obtenidas para este esquemático son válidas y están acordes con lo calculado en el análisis teórico previo. Si se tiene una bobina (positiva) como impedancia de carga, Z_{in} será un condensador negativo, y si por el contrario, se tiene un condensador (positivo) como impedancia de carga entonces Z_{in} será una bobina negativa.

Modificaciones de los parámetros de los transistores del esquemático de la figura 4.60:

Hasta ahora en este apartado se han presentado las simulaciones de un esquemático que implementa la misma topología con tecnología FET. En dicho circuito se ha utilizado un modelo lineal proporcionado por el programa Microwave Office de AWR para los transistores, intentando simular un comportamiento casi ideal de los mismos (sin capacidades parásitas...etc.). Y aunque ahora se sigue utilizando dicho modelo, se van a realizar algunas variaciones en los parámetros de estos transistores para poder ver su comportamiento si las condiciones cambian, lo que resulta bastante interesante.

En primer lugar, se ha variado el valor de todos los condensadores parásitos para ver el efecto que esto tenía en conjunto:

Variación de Z_{11} vs condensadores parásitos. Con $R_{ds} = 5 \text{ k}\Omega$ y $G_{gs}=0$:

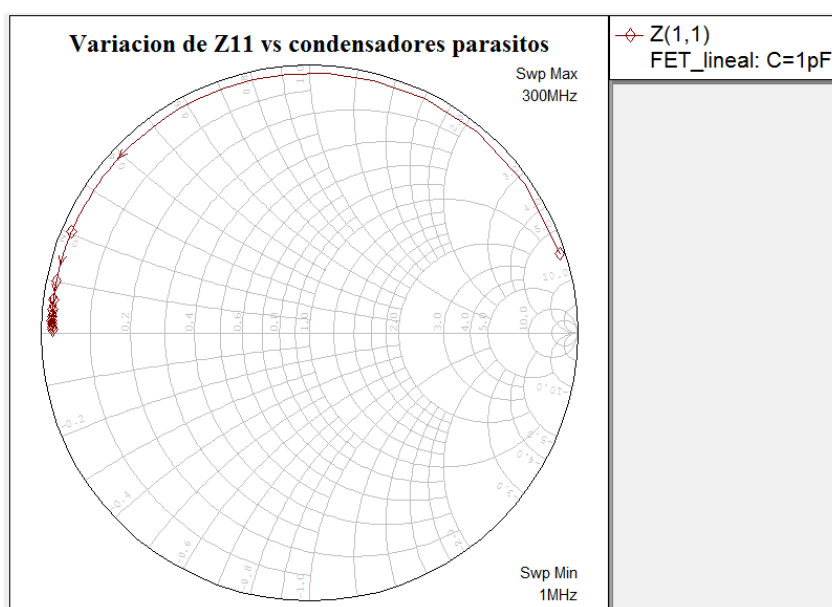


Figura 4.66: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60

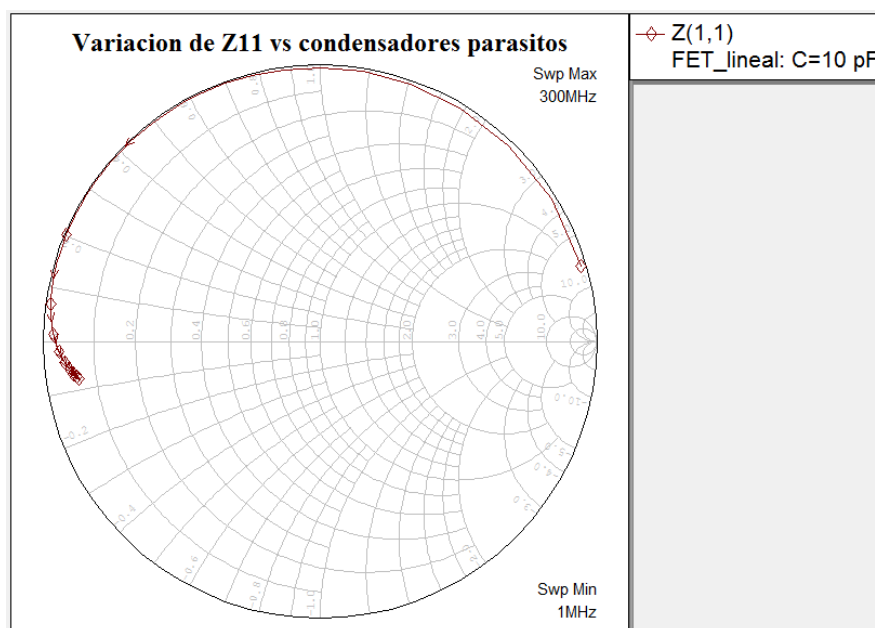


Figura 4.67: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60

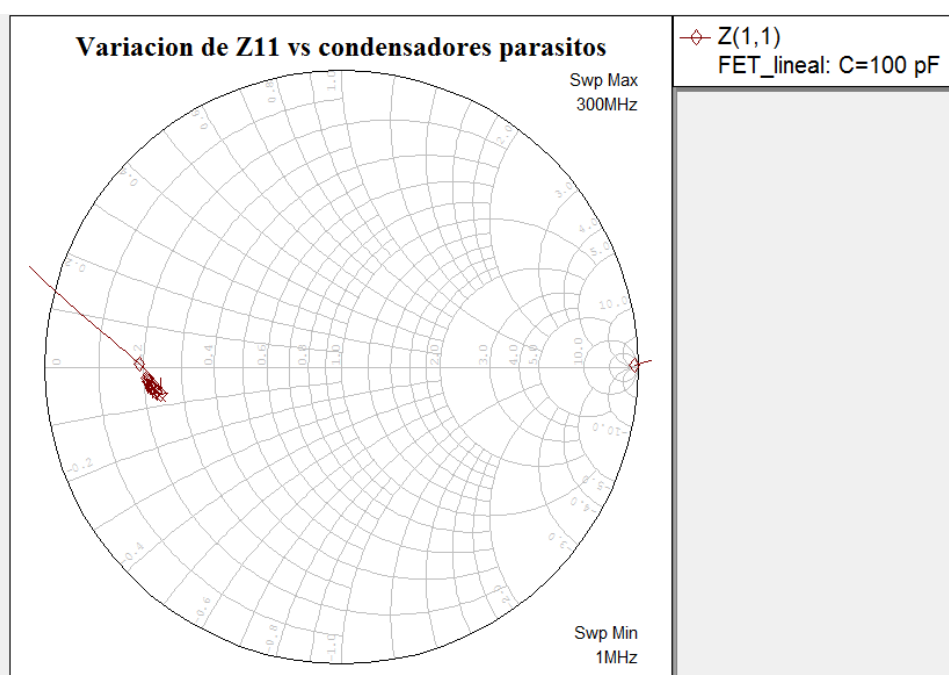


Figura 4.68: Variación de la impedancia de entrada vs condensadores parásitos del esquemático de la figura 4.60

Como puede verse, al aumentar el valor de todos los condensadores parásitos la impedancia de entrada se sale de la Carta de Smith, haciéndose, pues, inestable.

Variación de Z_{11} vs R_{ds} . Con condensadores parásitos = 0 pF y $G_{gs}=0$:

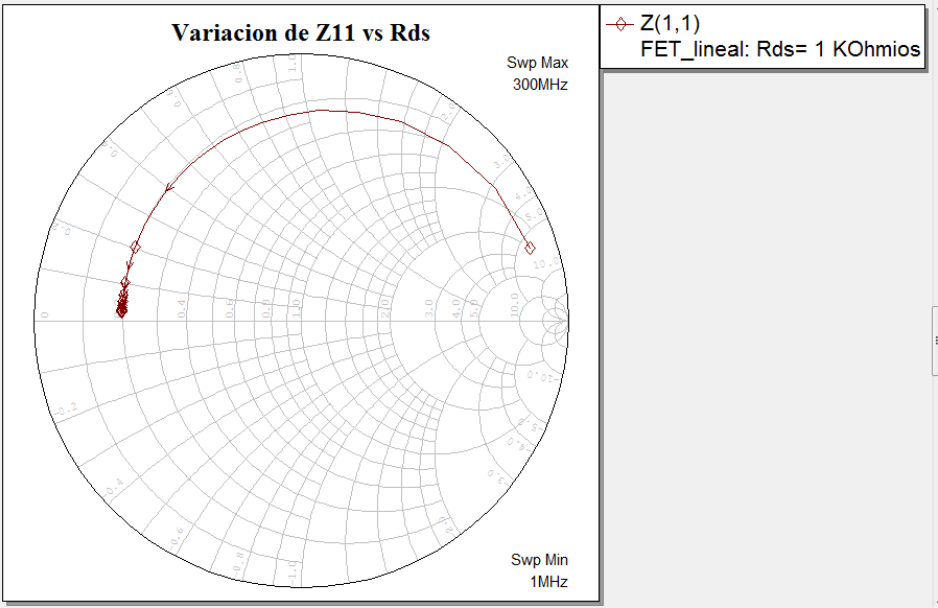


Figura 4.69: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60

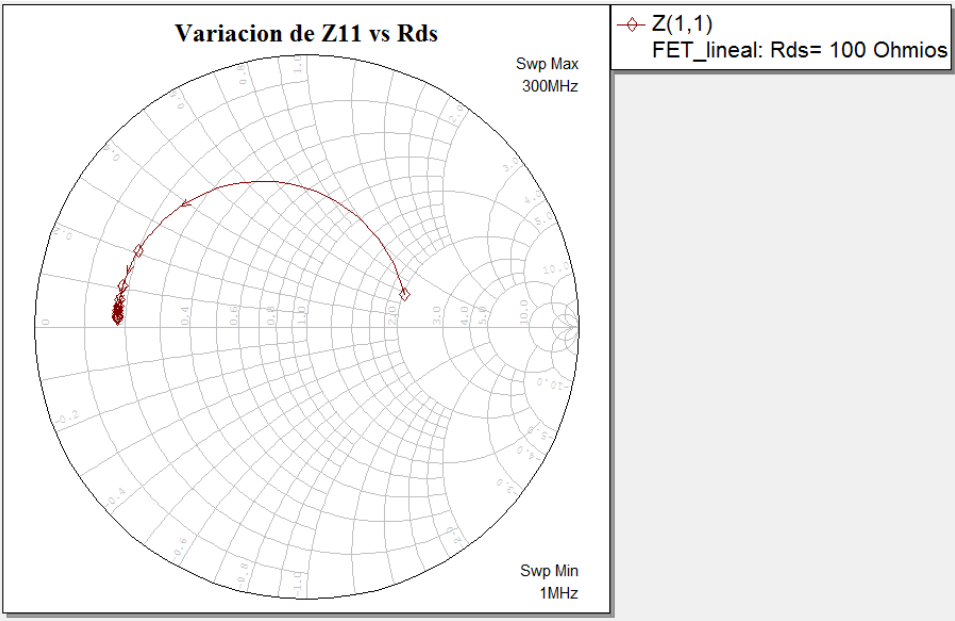


Figura 4.70: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60

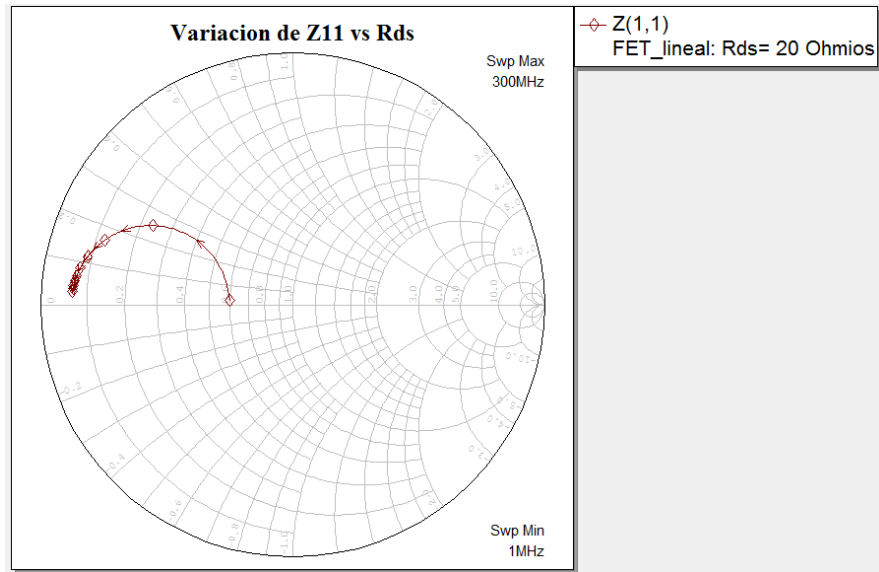


Figura 4.71: Variación de la impedancia de entrada vs R_{ds} del esquemático de la figura 4.60

Como puede verse, al disminuir el valor de la resistencia R_{ds} la impedancia de entrada se aleja cada vez más del comportamiento esperado, reduciéndose su excursión y aumentando en gran medida su parte real.

A continuación se van a variar C_{gs} primero y después g_m para ver cómo se comporta el circuito:

Variación de la parte real de Z_{11} vs C_{gs} :

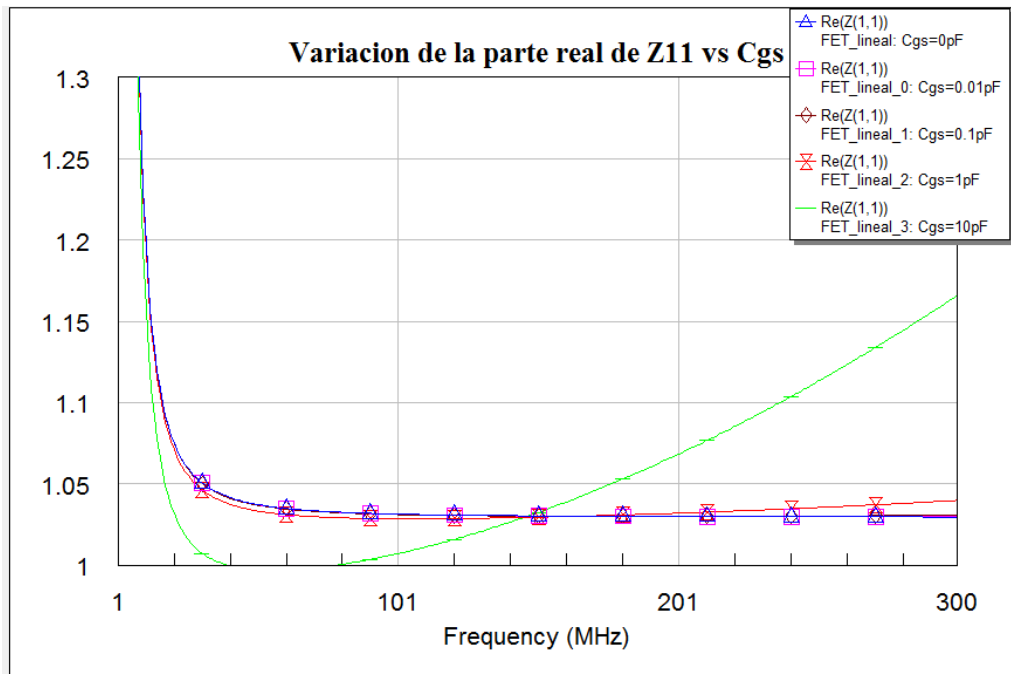


Figura 4.72: Variación de $\text{Re}\{Z_{11}\}$ vs C_{gs} del esquemático de la figura 4.60

Variación de la parte imaginaria de Z_{11} vs C_{gs} :

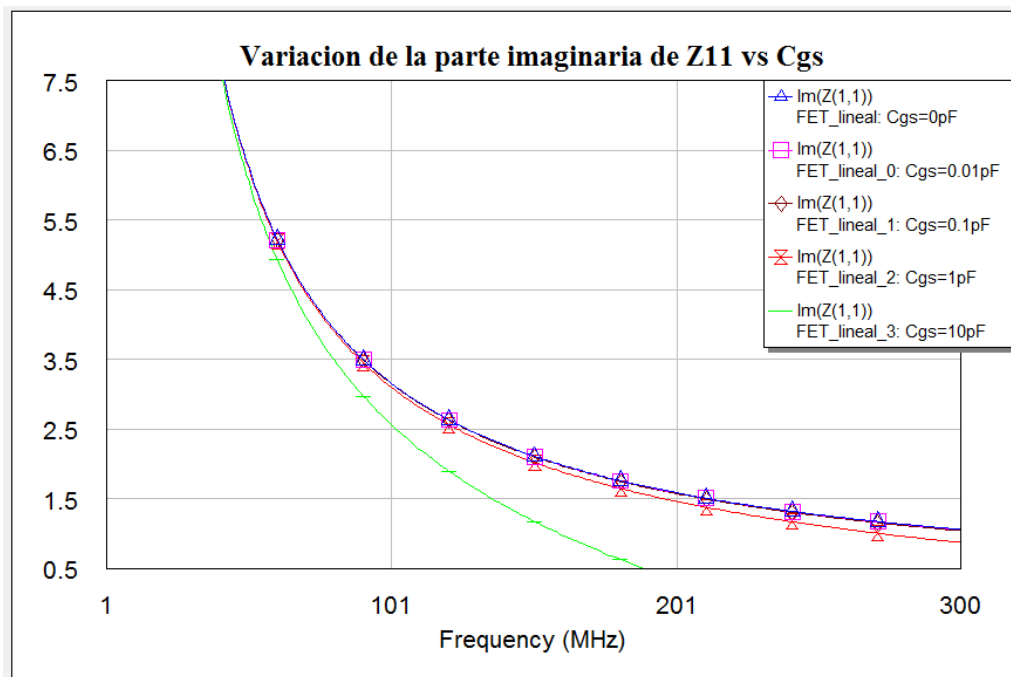


Figura 4.73: Variación de $\text{Im}\{Z_{11}\}$ vs C_{gs} del esquemático de la figura 4.60

Variación de la parte real de Z_{11} vs g_m :

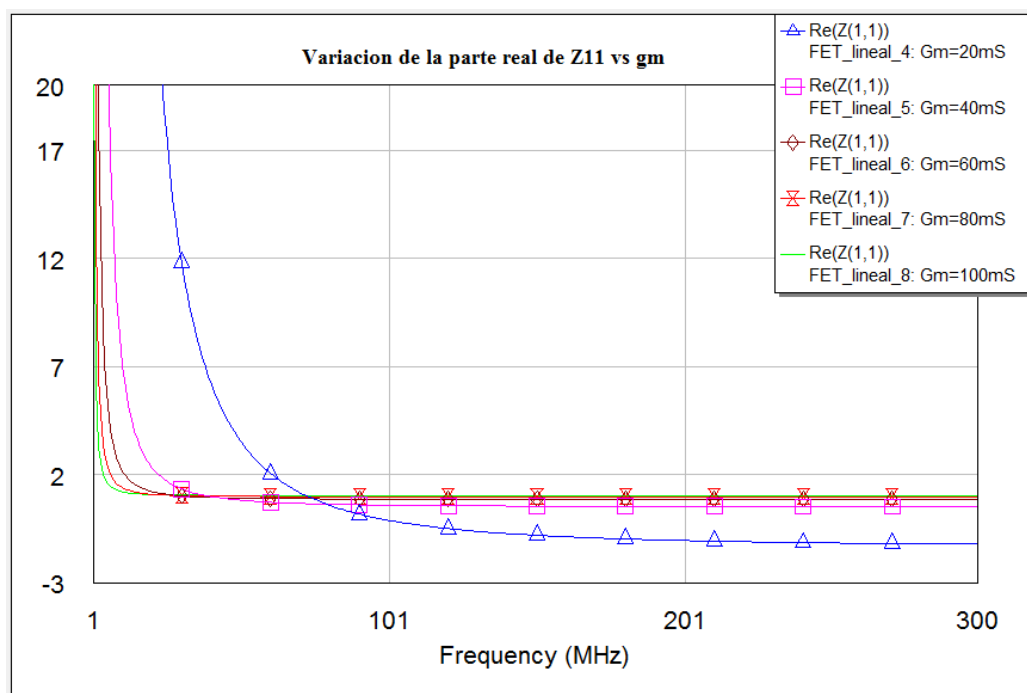


Figura 4.74: Variación de $\text{Re}\{Z_{11}\}$ vs g_m del esquemático de la figura 4.60

Variación de la parte imaginaria de Z_{11} vs g_m :

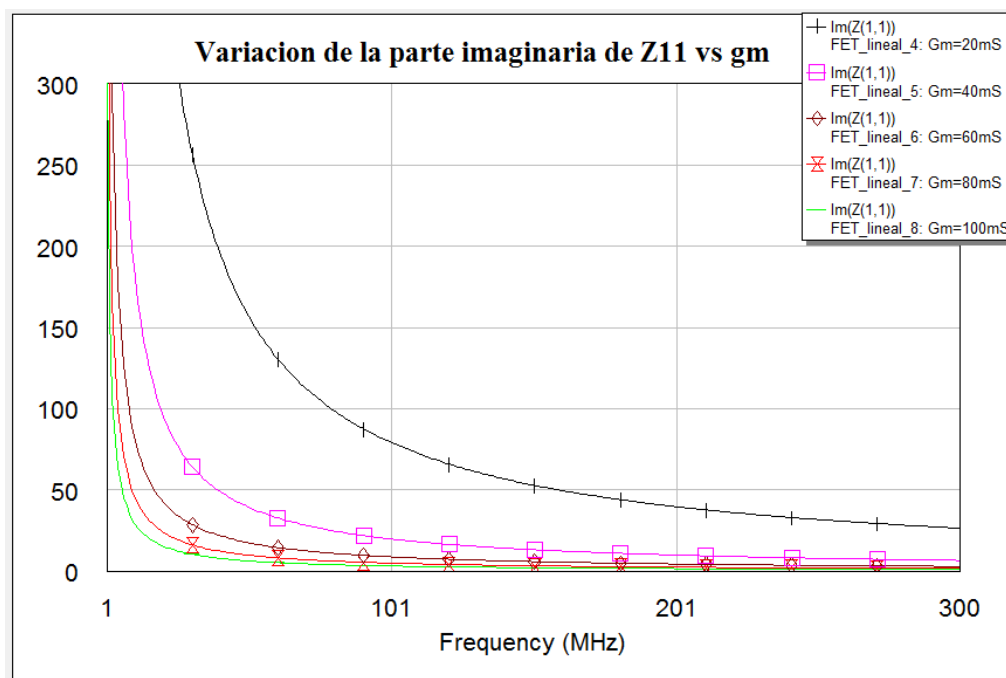


Figura 4.75: Variación de $\text{Im}\{Z_{11}\}$ vs g_m del esquemático de la figura 4.60

Tras el breve estudio de parámetros realizado, se puede ver cómo en cuanto a la parte real de la impedancia de entrada del circuito, (figura 4.72), a medida que el condensador parásito C_{gs} es mayor (en torno a los 10 pF) dicha impedancia cae mucho más abruptamente que las demás hasta el punto de llegar a hacerse negativa, observándose además que una vez que pasa a negativa permanece muy poco tiempo en esos valores y “rebota” de alguna forma hacia rangos positivos sin estabilizarse, y este comportamiento no es el que se desea, por tanto, el valor de C_{gs} debe estar en torno a 0.1 o 1 pF.

En lo que se refiere a la parte imaginaria de la impedancia de entrada del circuito, es destacable que el comportamiento de dicha impedancia para distintos valores de C_{gs} es similar, pero en particular para 10 pF, valor más alto, esta respuesta cae más rápido que las demás.

Si hablamos de la variación de la parte real de la impedancia de entrada en función del parámetro g_m , hay que decir que la curva que cae más abruptamente y de manera más rápida es la correspondiente a 100 mSiemens, valor más alto, sin embargo, para $g_m=20\text{mSiemens}$, valor más bajo, dicha curva tarda mucho más en decrecer y en estabilizarse. Por tanto, se requiere, pues, un compromiso entre ambas para el buen funcionamiento del circuito.

En cuanto a la parte imaginaria de la impedancia de entrada en función de g_m es preciso destacar que presenta un comportamiento similar al comentado con la parte real.

Simulaciones de NICs con transistores modelados de forma lineal con parámetros S:

Debido a que el programa Microwave Office de AWR no dispone de un modelo no lineal para los transistores con tecnología FET, lo que se plantea ahora es comparar el circuito de la figura 4.60, cuyos transistores están modelados de forma lineal, con circuitos con transistores modelados como cajas de parámetros S, tal y como se muestra a continuación:

Inversión de una inductancia L:

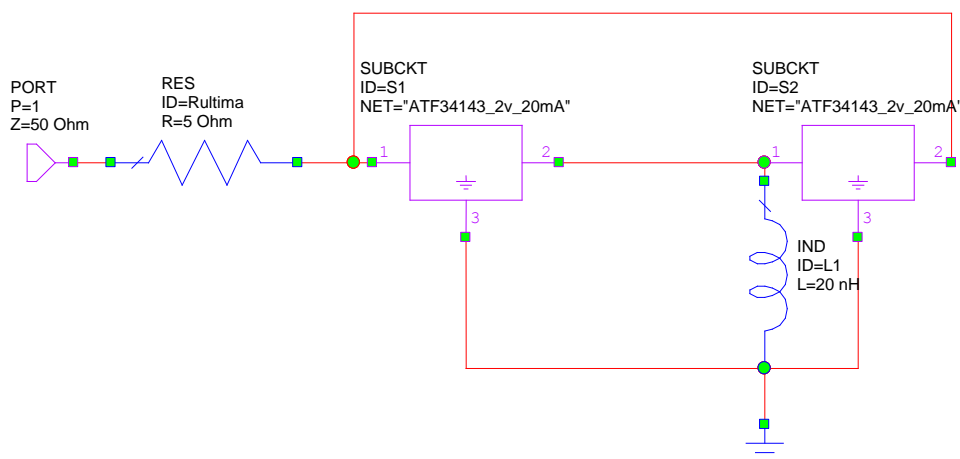


Figura 4.76: Esquemático topología 2 con tecnología FET lineal con parámetros S y $ZL=j\omega L$ ($L=20\text{nH}$)

Los resultados obtenidos en simulación para el circuito de la figura anterior fueron los siguientes:

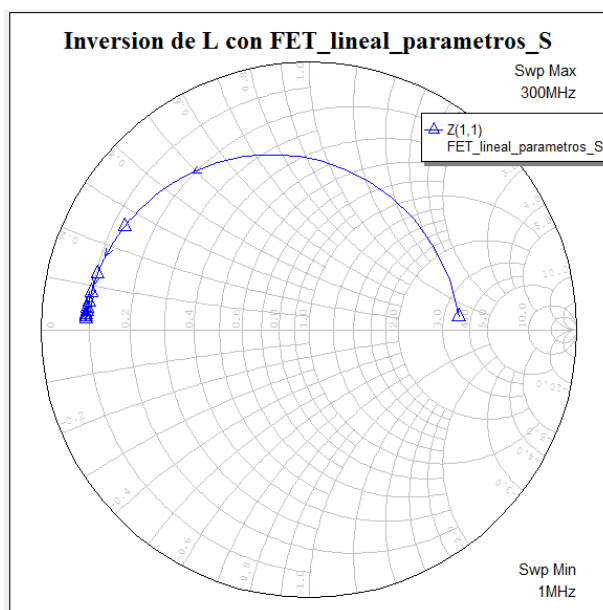


Figura 4.77: Impedancia de entrada del esquemático topología 2 con tecnología FET lineal con parámetros S y $ZL=j\omega L$ ($L=20\text{nH}$)

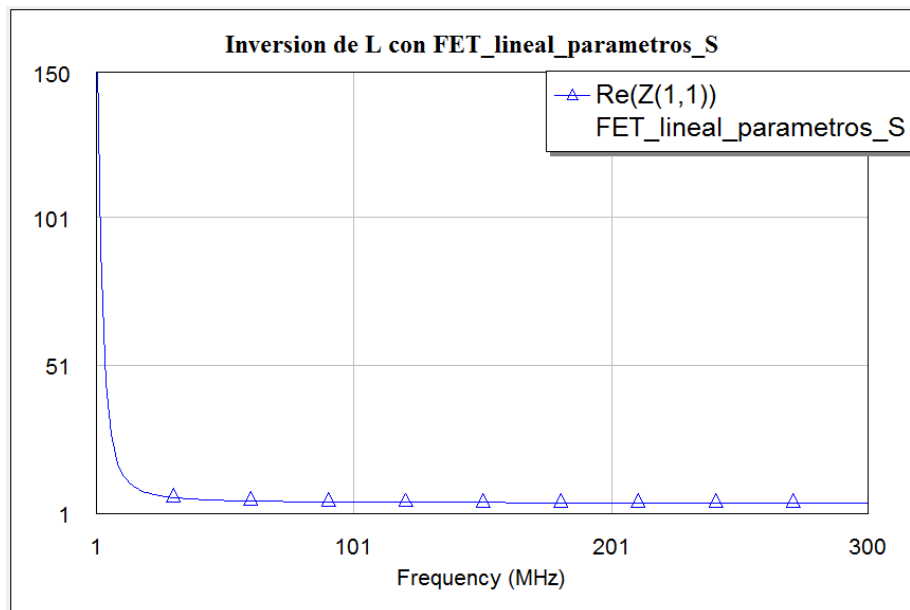


Figura 4.78: $\text{Re}\{Z_{11}\}$ del esquemático topología 2 con tecnología FET lineal con parámetros S y $Z_L = j\omega L$ ($L=20\text{nH}$)

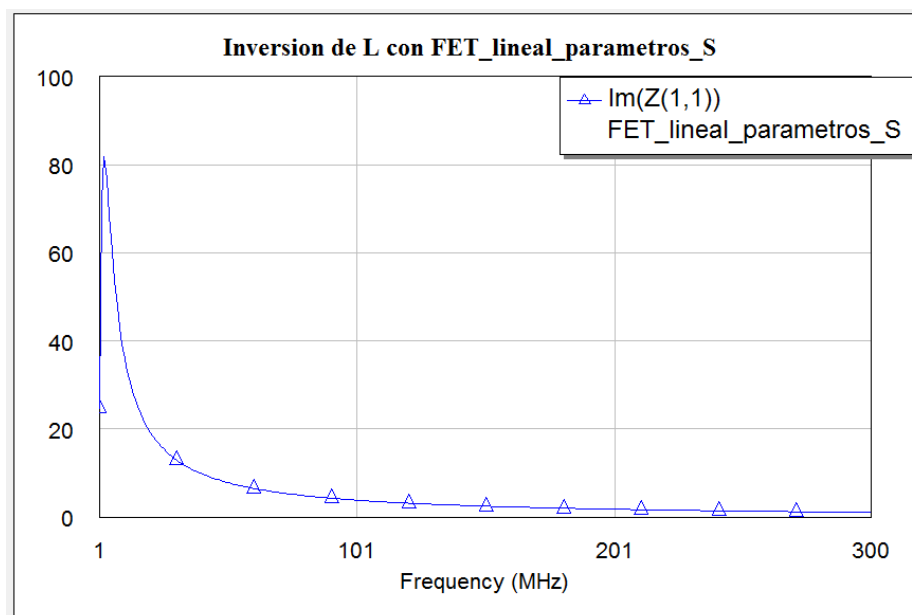


Figura 4.79: $\text{Im}\{Z_{11}\}$ del esquemático topología 2 con tecnología FET lineal con parámetros S y $Z_L = j\omega L$ ($L=20\text{nH}$)

Como puede verse a partir de las tres últimas gráficas, el nuevo esquemático, cuyos transistores están modelados como bloques de parámetros S, funciona correctamente si se comparan las gráficas 4.63, 4.64, y 4.65 con 4.77, 4.78, y 4.79 respectivamente, salvo pequeñas diferencias. Estas diferencias vienen dadas debido a que en el primer circuito se invierte una bobina de 50 nH y ahora una de 20 nH, además de ligeras diferencias en las polarizaciones.

Es decir, hay que recordar que en este tipo de circuito la impedancia de entrada era inversamente proporcional a la impedancia de carga negada, por lo que si se tiene como Z_L una inductancia (positiva) la impedancia de entrada deberá seguir la forma de un condensador negativo, tal y como ya se expresaba en la ecuación (4.25), que es justo lo que ahora ocurre.

Lo único a resaltar con respecto al circuito de la figura 4.60 es que ahora, si se observa la carta de Smith, aparecen más pérdidas que antes (mayor parte resistiva).

Comparación del circuito de la figura 4.76 para la inversión de un condensador negativo:

Una vez que se sabe que el circuito de la figura 4.76 funciona correctamente es interesante comparar la impedancia de entrada de dicho circuito (ya mostrada anteriormente) con el comportamiento de un condensador ideal negativo para acabar de confirmar lo que ya sabíamos.

Condensador negativo + puerto:

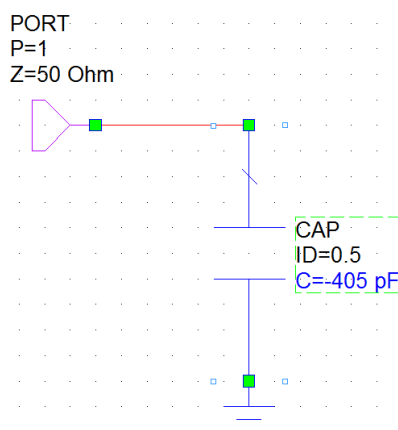


Figura 4.80: Condensador negativo + puerto

Como puede verse, el valor del condensador es de -405 pF. Dicho valor se ha obtenido sintonizando la capacidad hasta obtener una impedancia Z_{11} lo más parecida posible a la obtenida invirtiendo una inductancia de 20nH en el circuito de la figura 4.76.

Los resultados en simulación de las impedancias de entrada del condensador ideal negativo y del circuito de la figura 4.76 se muestran a continuación:

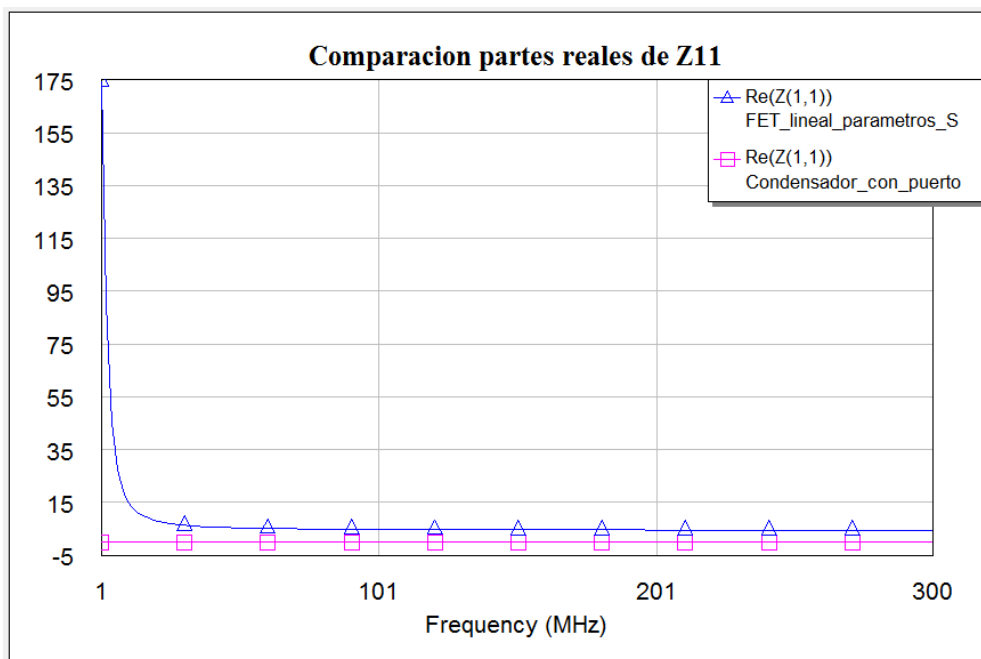


Figura 4.81: Comparación de $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.76 vs $\text{Re}\{Z_{11}\}$ de condensador negativo ideal

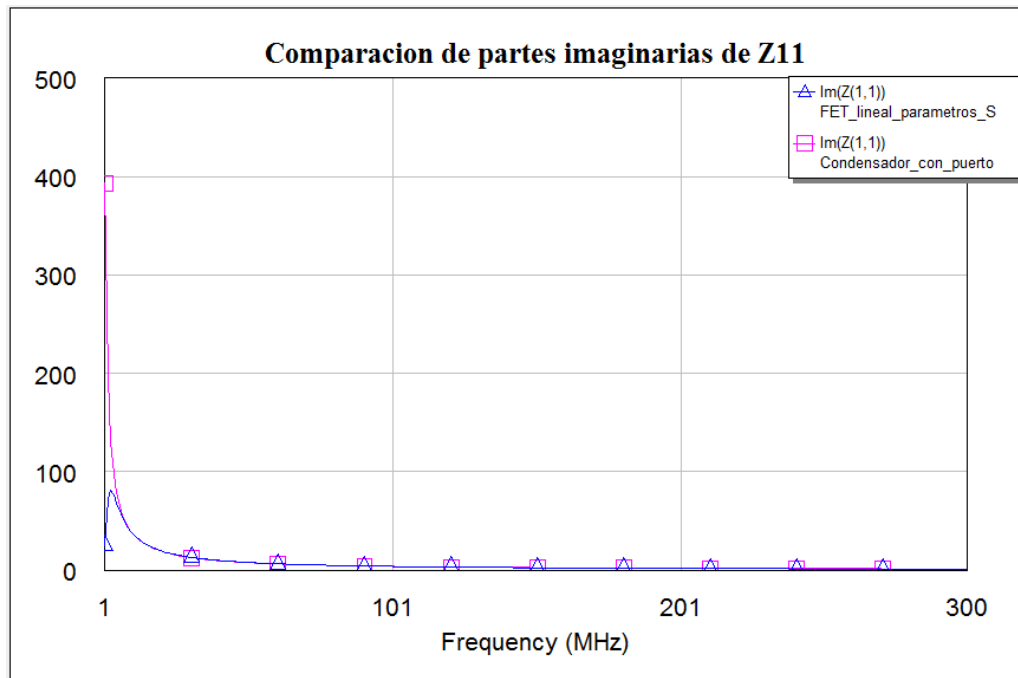


Figura 4.82: Comparación de $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.76 vs $\text{Re}\{Z_{11}\}$ de condensador negativo ideal

Como puede verse, la parte real de un condensador negativo ideal es obviamente cero para todas las frecuencias, mientras que dicha parte real para el circuito en cuestión tiene un pequeño residuo inicial de resistencia ya mencionado con anterioridad y dado que se produce para un rango de frecuencias tan pequeño no afecta demasiado.

En cuanto a la parte imaginaria, es destacable que ambas se parecen en gran medida, aunque la parte imaginaria del condensador ideal negativo empieza a caer desde valores mayores.

Estudio de diferentes polarizaciones para el circuito de la figura 4.76:

A continuación, y una vez que ya se ha verificado que el circuito de la figura 4.76 funciona correctamente, se va a proceder a realizar un breve estudio de las diferentes polarizaciones de dicho circuito. Para ello se verá el comportamiento de la impedancia de entrada del circuito para diferentes bloques de parámetros S, cada uno de ellos con una polarización diferente:

Bloques de parámetros S:

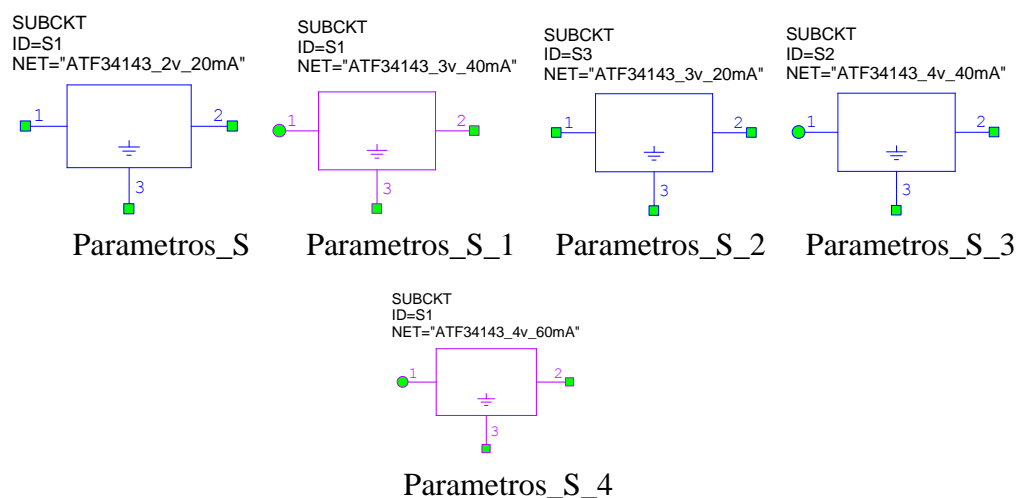


Figura 4.83: Diferentes bloques de parámetros S para transistor FET

A continuación se muestran los resultados en simulación del circuito de la figura 4.76 probándolo con todos y cada uno de los bloques de parámetros S que se acaban de presentar y que proporciona el programa Microwave.

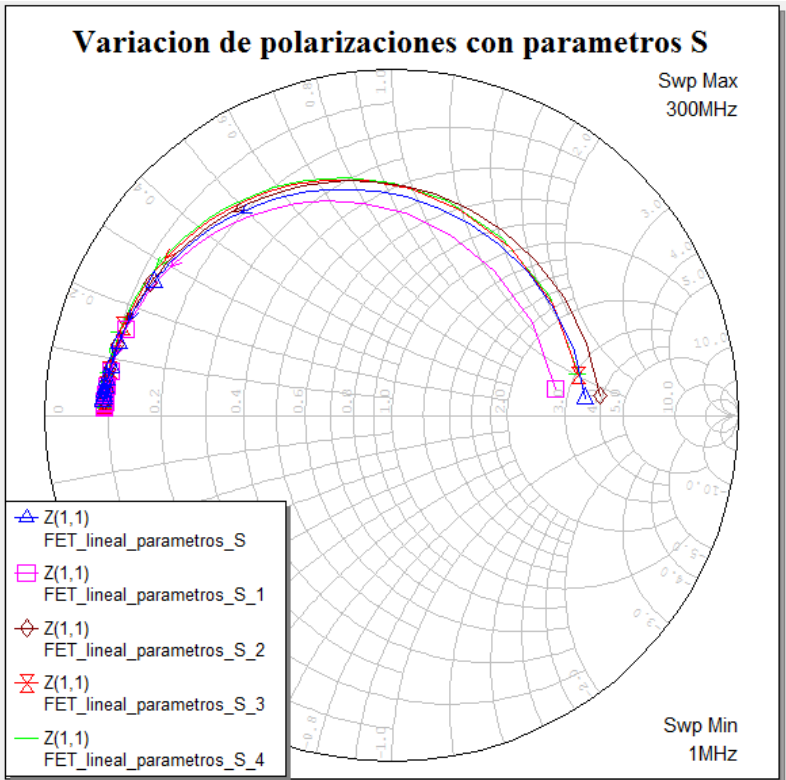


Figura 4.84: Variación de la impedancia de entrada vs diferentes bloques de parámetros S para transistor FET

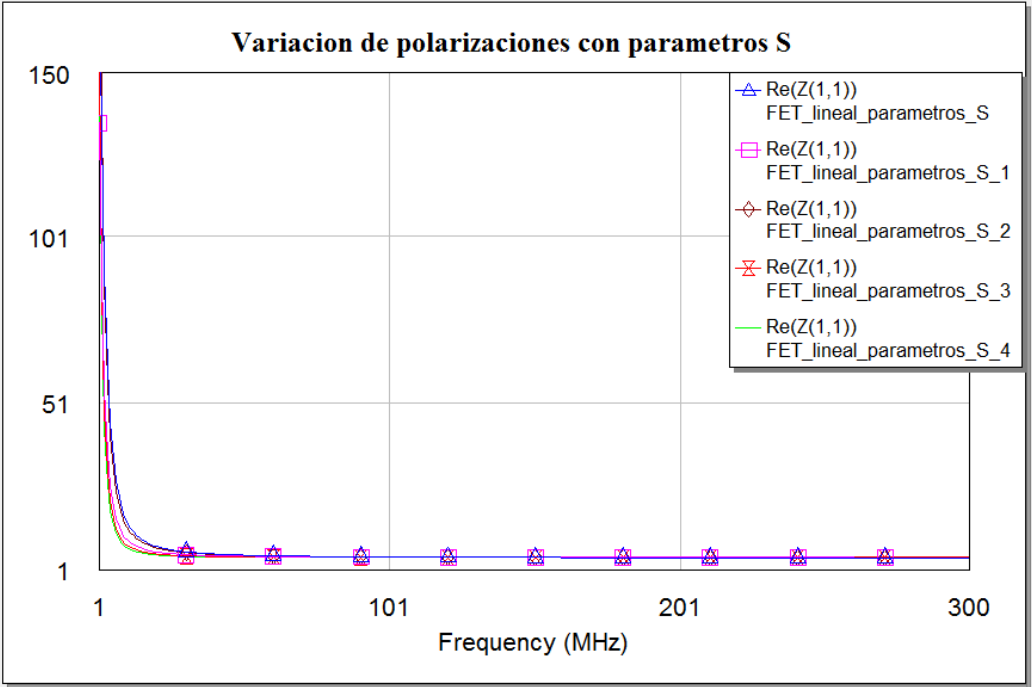


Figura 4.85: Variación de $\text{Re}\{Z_{11}\}$ vs diferentes bloques de parámetros S para transistor FET

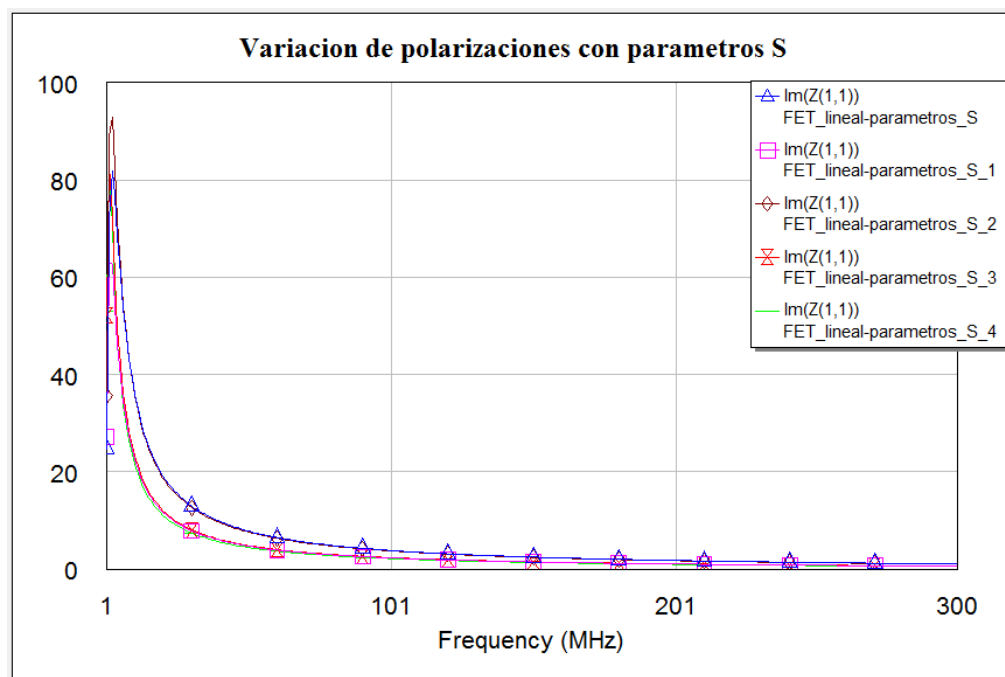


Figura 4.86: Variación de $\text{Im}\{Z_{11}\}$ vs diferentes bloques de parámetros S para transistor FET

A partir de las tres últimas gráficas, se puede concluir que la curva verde es la que presenta un mejor comportamiento (cae más rápido en la parte real e imaginaria y tiene menos pérdidas en la Carta de Smith), por lo que se elegiría el bloque de parámetros S siguiente:

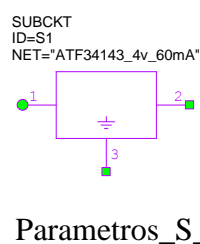


Figura 4.87: Mejor bloque de parámetros S para transistor FET

Como puede verse dicho bloque presenta la siguiente polarización: $I_{DS} = 60 \text{ mA}$ y $V_{DS} = 4 \text{ V}$.

Diseños más próximos a su construcción:

Una vez realizadas todas las simulaciones que se han ido presentando hasta ahora para la tecnología FET, es preciso mostrar a continuación algunos circuitos, de los que ya se ha demostrado que funcionan ya que son modificaciones más realistas del circuito de la figura 4.76, pero con un diseño ahora más cercano a su futura hipotética construcción:

Inversión de L: versión 1:

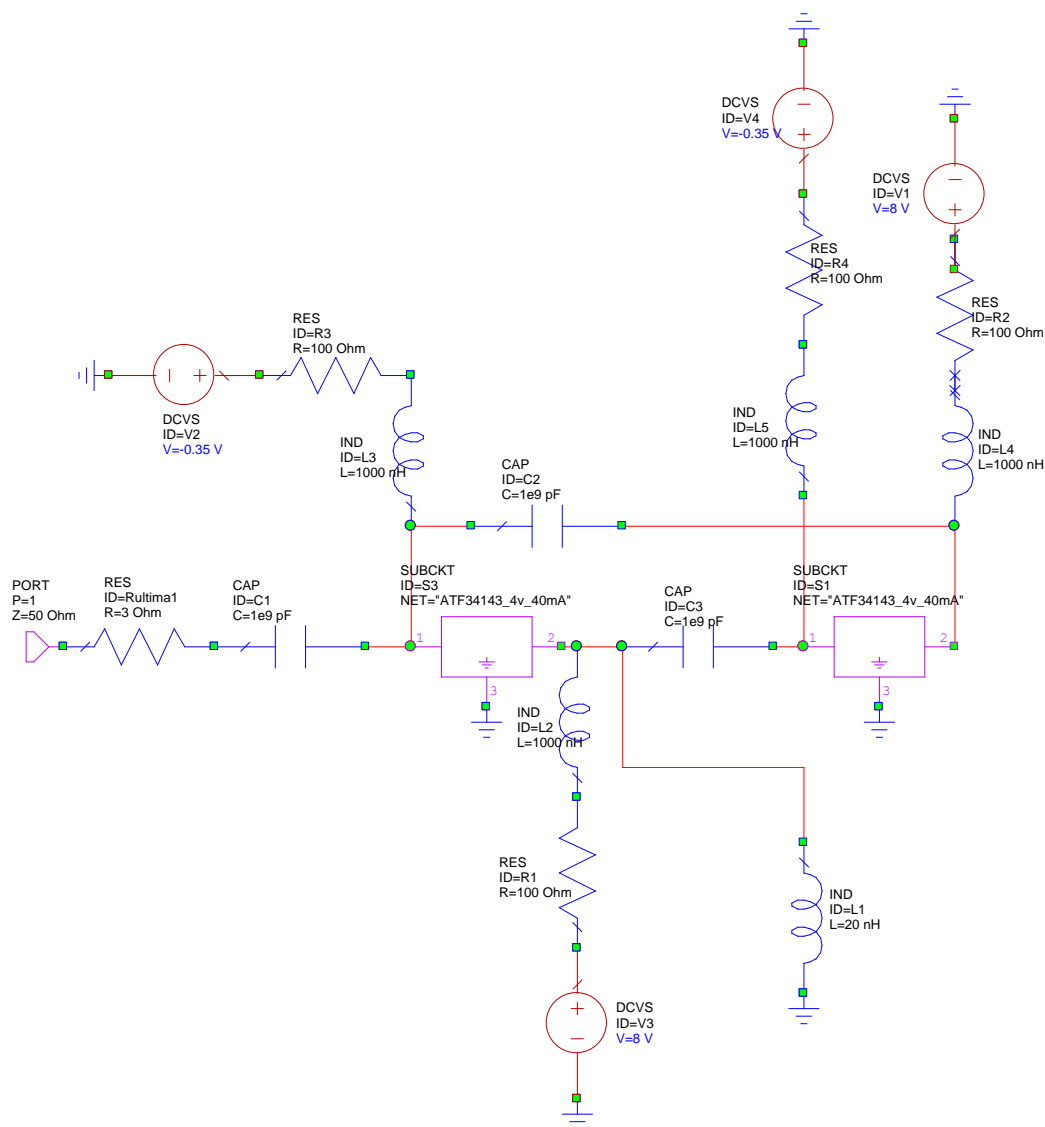


Figura 4.88: Esquemático topología 2 con tecnología FET orientado a construcción y $ZL=j\omega L$ ($L=20$ nH) versión1

En el circuito de la figura 4.88 que se han añadido los condensadores de desacoplo necesarios para aislar etapas entre transistores, así como también las dos redes de

polarización que necesita cada transistor (de puerta y de drenador) con las resistencias y bobinas de choque correspondientes tal y como se ve en la anterior figura.

Se puede observar cómo dos de las cuatro fuentes de tensión están a -0.35 V , una por transistor, y es que consultando las hojas de características del transistor ATF34143 se extrae que el valor de V_{gs} necesario para un correcto funcionamiento del mismo está entre -0.6 V y 0.6 V .

Además como se ha utilizado un bloque de parámetros S que requiere $I_{DS} = 40\text{ mA}$ y $V_{DS} = 4\text{ V}$ y si se miran las curvas I-V de dicho transistor que se muestran a continuación se podrá comprobar cómo para nuestro transistor se necesita $V_{gs} = -0.35\text{ V}$, con lo que $V_{CC} = V_{gs} = -0.35\text{ V}$.

Curvas I-V del transistor ATF34143:

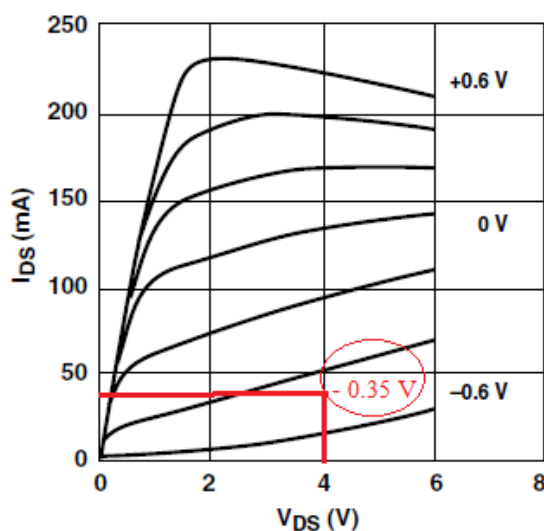


Figura 4.89: Curvas I-V del transistor ATF34143

En cuanto a la otra fuente de tensión que aparece en el circuito de la figura 4.88 hay que destacar que se despeja su valor de la malla drenador-fuente del transistor tal y como se explica a continuación:

$$V_{CC} = I_{DS} \cdot R_D + V_{DS} \quad (4.28)$$

Donde el punto de polarización fija los valores de $I_{DS} = 40\text{ mA}$ y $V_{DS} = 4\text{ V}$ como ya sabíamos y R_D se fija a $100\ \Omega$, con lo que $V_{CC} = 8\text{ V}$.

A continuación se muestran las simulaciones obtenidas para el circuito de la figura 4.88:

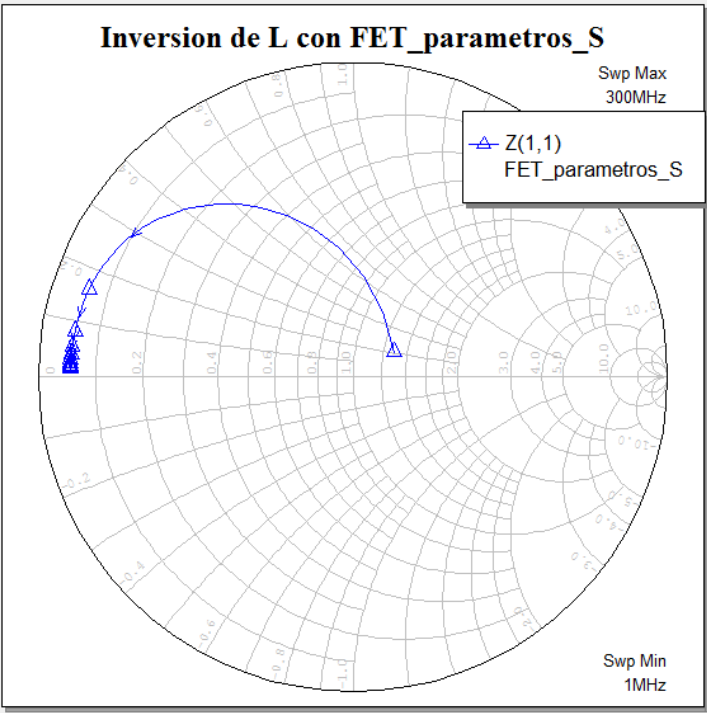


Figura 4.90: Impedancia de entrada del circuito de la figura 4.88

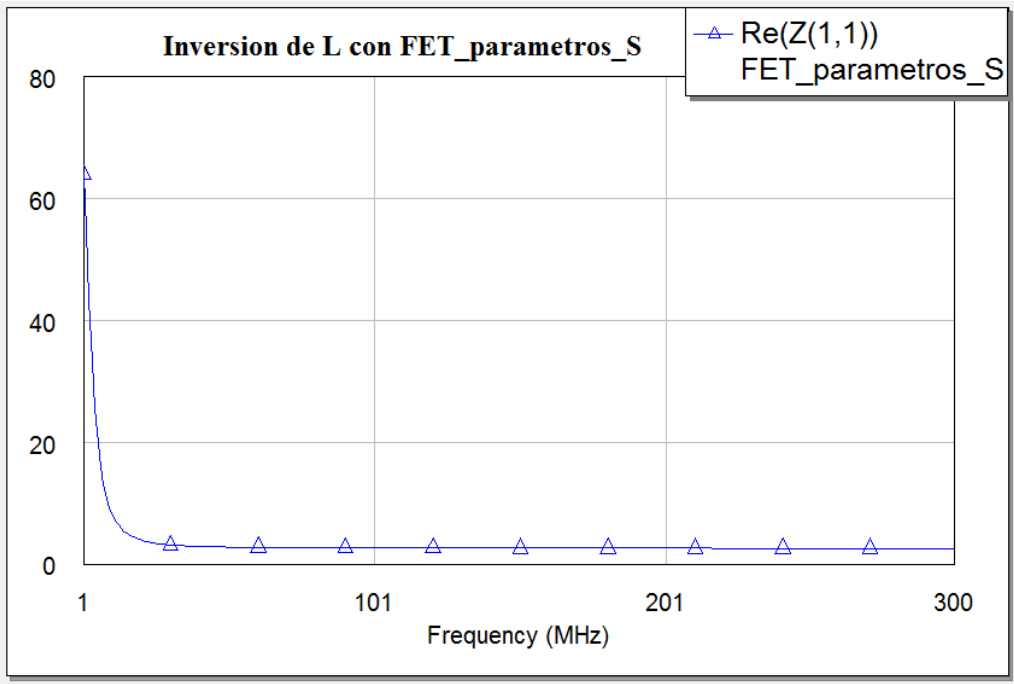


Figura 4.91: $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.88

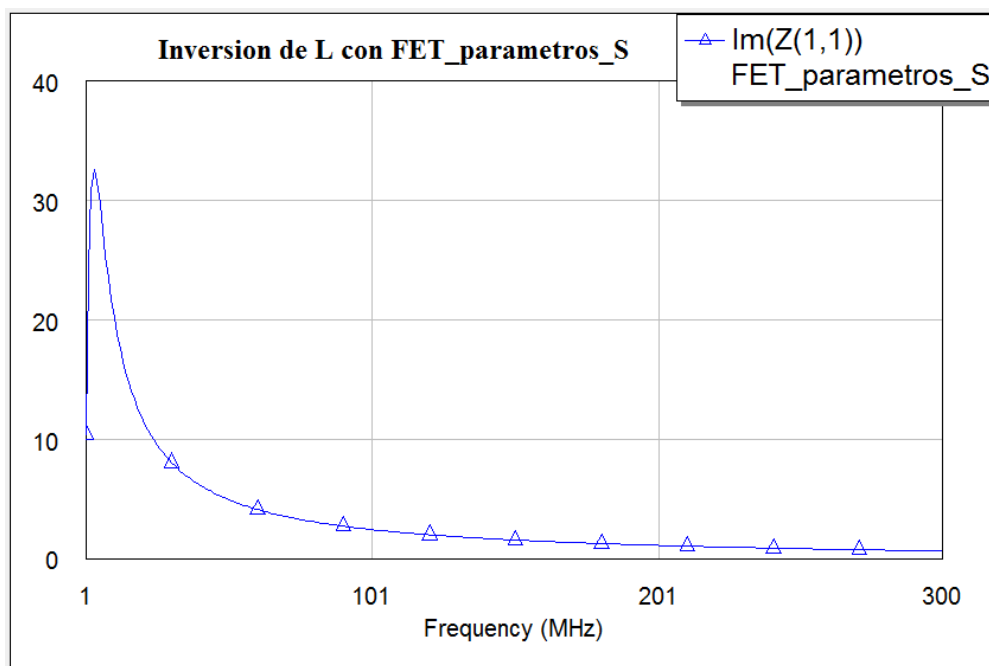


Figura 4.92: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.88

Como puede verse a partir de las tres últimas figuras, el comportamiento del circuito de la figura 4.88 es correcto. Esto es así debido a que se obtiene la típica impedancia de entrada de un condensador negativo, que es justo lo que se debería obtener ya que se está invirtiendo una bobina positiva (recordar ecuación 4.25).

Lo único a destacar es que para este último circuito se tienen más pérdidas que en los anteriores (mayor parte resistiva) tal y como se pone de manifiesto en la figura 4.90.

Inversión de L: versión 2:

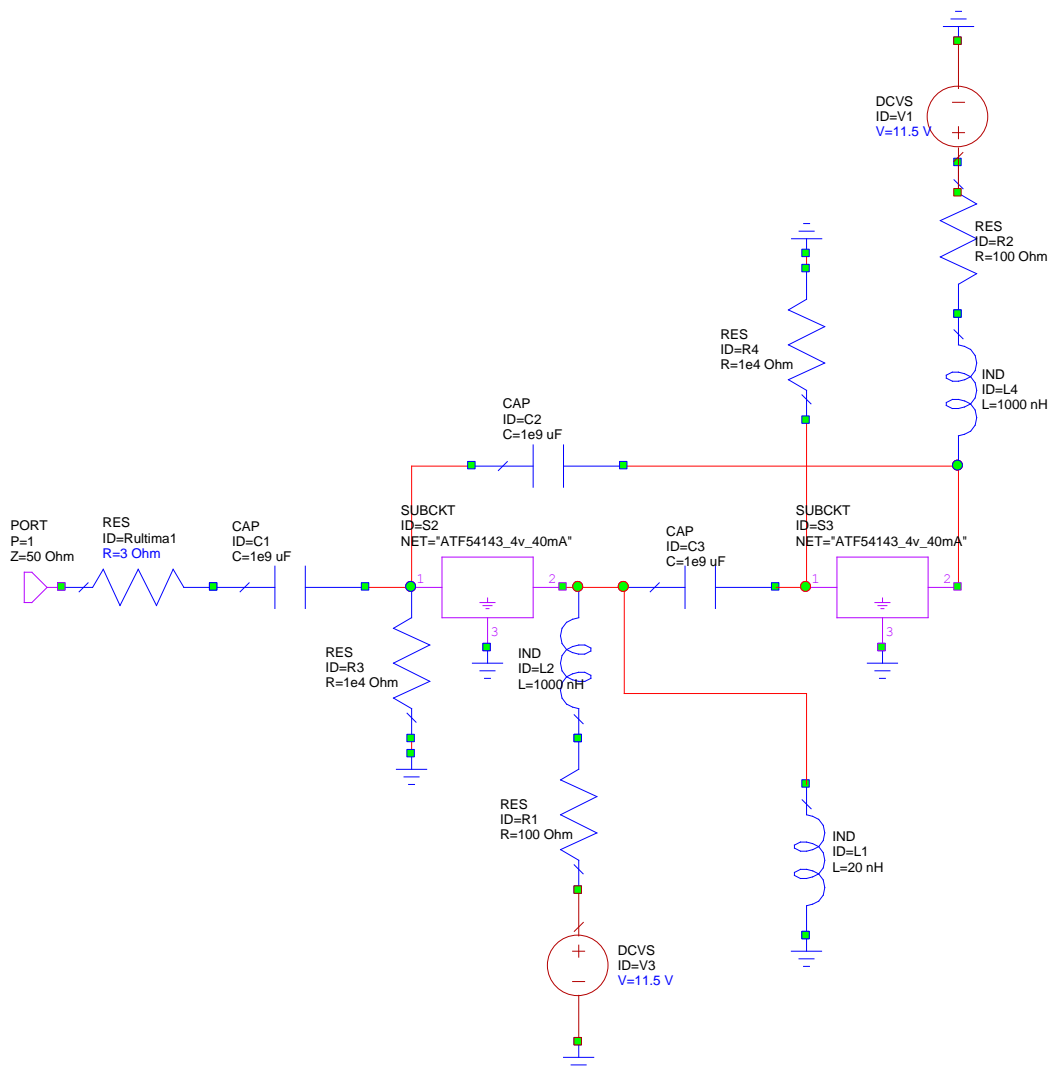


Figura 4.93: Esquemático topología 2 con tecnología FET orientado a construcción y $ZL=j\omega L$ ($L=20$ nH) versión 2

Como puede verse a partir de la figura 4.93, en esta ocasión se ha cambiado el modelo de transistor con un objetivo muy claro: conseguir que el circuito funcione para $V_{gs} = 0$ V, para ello los transistores deben conducir a dicha tensión, de ahí nuestra búsqueda entre varios transistores.

Además lo que se pretende es continuar con la polarización anterior, es decir, $I_{DS} = 40$ mA y $V_{DS} = 4$ V o valores lo más parecidos posibles. Dicho lo cual el transistor que mejor se adecuaba a estas características fue el ATF54143, ya que presenta corrientes de drenador no muy alejadas de 40 mA, más o menos cercanas a 60 mA para la curva de $V_{gs} = 0$ V y sabiendo que $V_{DS} = 4$ V aproximadamente. Los demás transistores

presentaban corrientes de drenador demasiado altas para esta combinación de valores, por lo que fueron descartados.

Así pues se consultaron las curvas I-V del transistor ATF54143 que se muestran a continuación, obteniéndose así el punto de trabajo exacto para $V_{gs} = 0$ V.

Curvas I-V del transistor ATF35143:

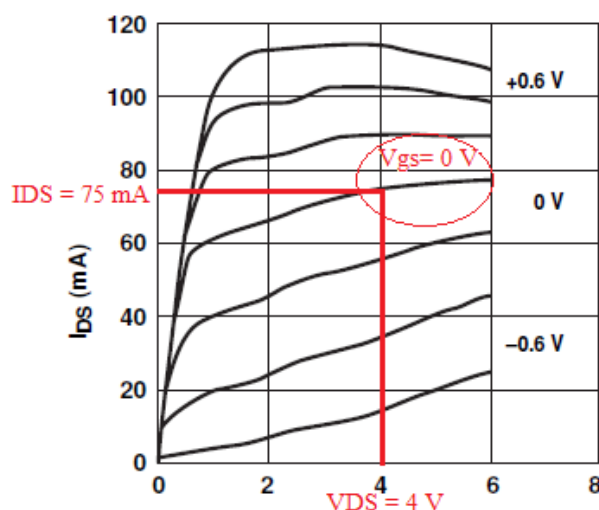


Figura 4.94: Curvas I-V del transistor ATF35143

Como se puede ver, obtenemos un punto de polarización parecido al anterior: $I_{DS} = 75$ mA y $V_{DS} = 4$ V y a la vez tenemos la ventaja de que se puede trabajar con $V_{gs} = 0$ V.

De todo esto se desprende una de las ventajas que tiene el uso de tecnología FET, y es que al poder permitirnos $V_{gs} = 0$ V es posible ahorrarse en el circuito (figura 4.93) la polarización de puerta, es decir, con esta tecnología las polarizaciones pueden llegar a ser más sencillas que con tecnología BJT.

Esta ventaja puede verse en el circuito de la figura 4.93, donde para el puerto 1 del bloque de parámetros S de cada transistor, (Gate=puerta=1), se coloca una resistencia a masa, no las fuentes de tensión con bobinas de choque en serie de antaño.

En cuanto a las fuentes de polarización que aparecen en el circuito de la figura 4.93 y que son de 11.5 V, es destacable que su valor se ha obtenido calculando nuevamente la malla drenador-fuente de cada transistor: $V_{CC} = I_{DS} \cdot R_D + V_{DS}$, (ecuación (4.28)), donde $I_{DS} = 75$ mA y $V_{DS} = 4$ V ya estaban fijados y si se pone $R_D = 100 \Omega$ entonces $V_{CC} = 11.5$ V.

Además el ahorrarnos parte de la polarización nos viene muy bien en nuestro caso, ya que cuando se trabaja con NICs suelen aparecer las temidas inestabilidades, intrínsecas por otra parte a este tipo de circuitos, que se pueden ver acentuadas si además de cara a su construcción hay que añadirle al circuito bobinas de choque y condensadores en paralelo.

Por tanto, en un intento de quitarnos de en medio cualquier elemento LC que sea posible de nuestro circuito, se propone a continuación una tercera versión de dicho circuito que incluye las ventajas de la versión 2 (sin red de polarización de puerta) y además para la polarización de drenador también se quitan las bobinas de choque.

A continuación se muestran las simulaciones obtenidas para el circuito de la figura 4.95:

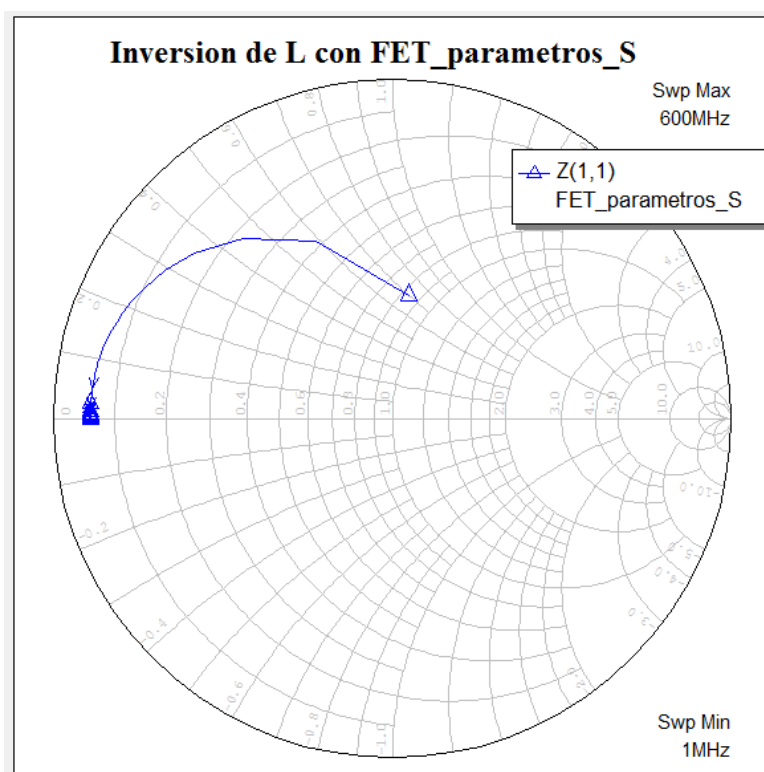


Figura 4.95: Impedancia de entrada del circuito de la figura 4.93

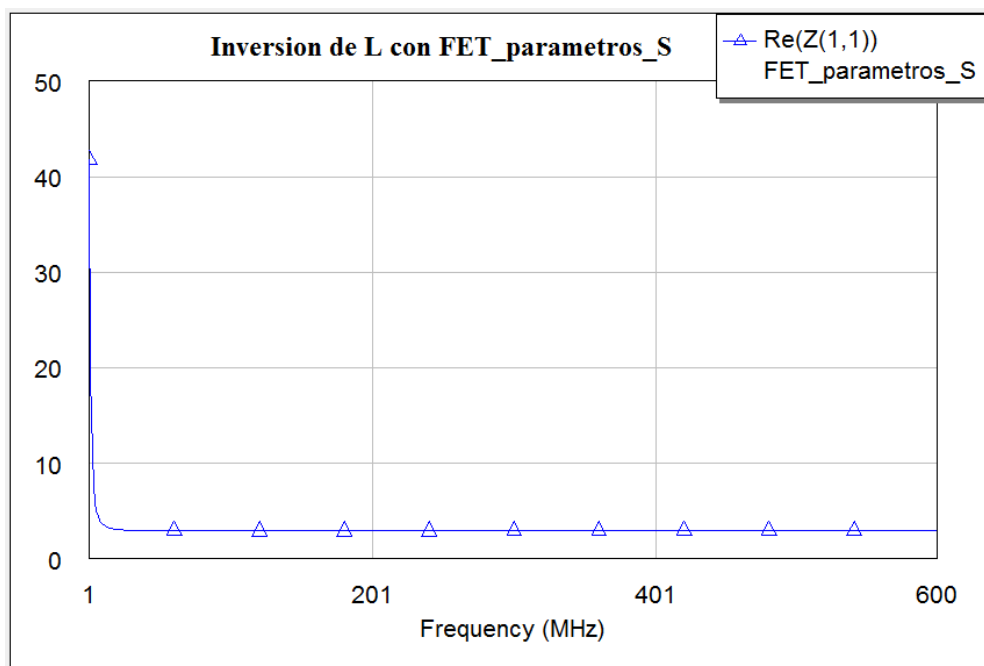


Figura 4.96: $\text{Re}\{Z_{11}\}$ del circuito de la figura 4.93

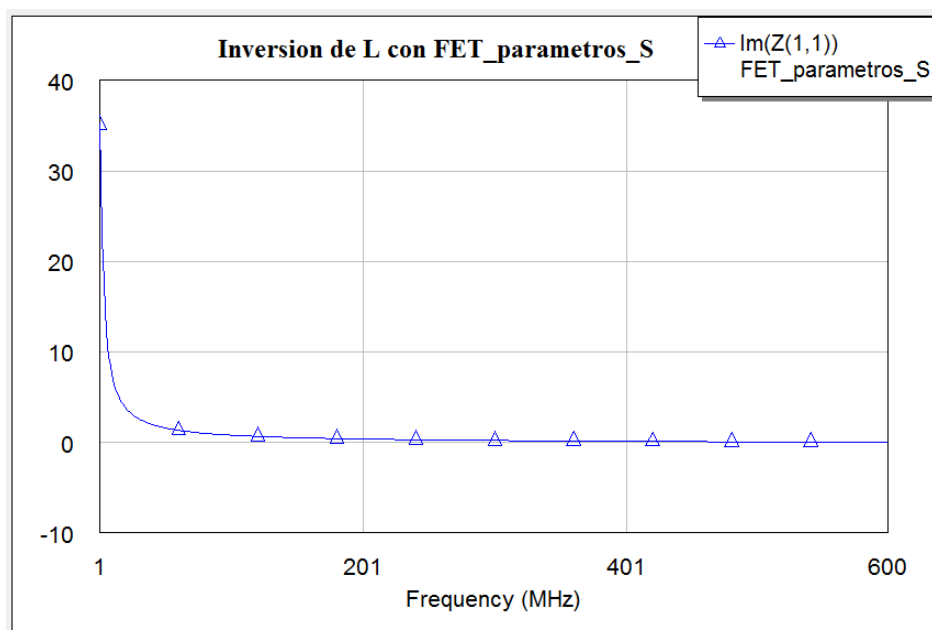


Figura 4.97: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.93

Como puede verse a partir de las tres últimas figuras, el comportamiento del circuito de la figura 4.93 es correcto. Esto es así debido a que se obtiene la típica impedancia de entrada de un condensador negativo, que es justo lo que se debería obtener ya que se está invirtiendo una bobina positiva (recordar ecuación 4.25).

Lo único a destacar es que para este último circuito se tienen aún más pérdidas que en los anteriores (mayor parte resistiva) tal y como se pone de manifiesto en la figura 4.95 dejando así de parecerse la impedancia cada vez más al comportamiento que tendría idealmente (borde superior de la carta de Smith).

Inversión de L: versión 3:

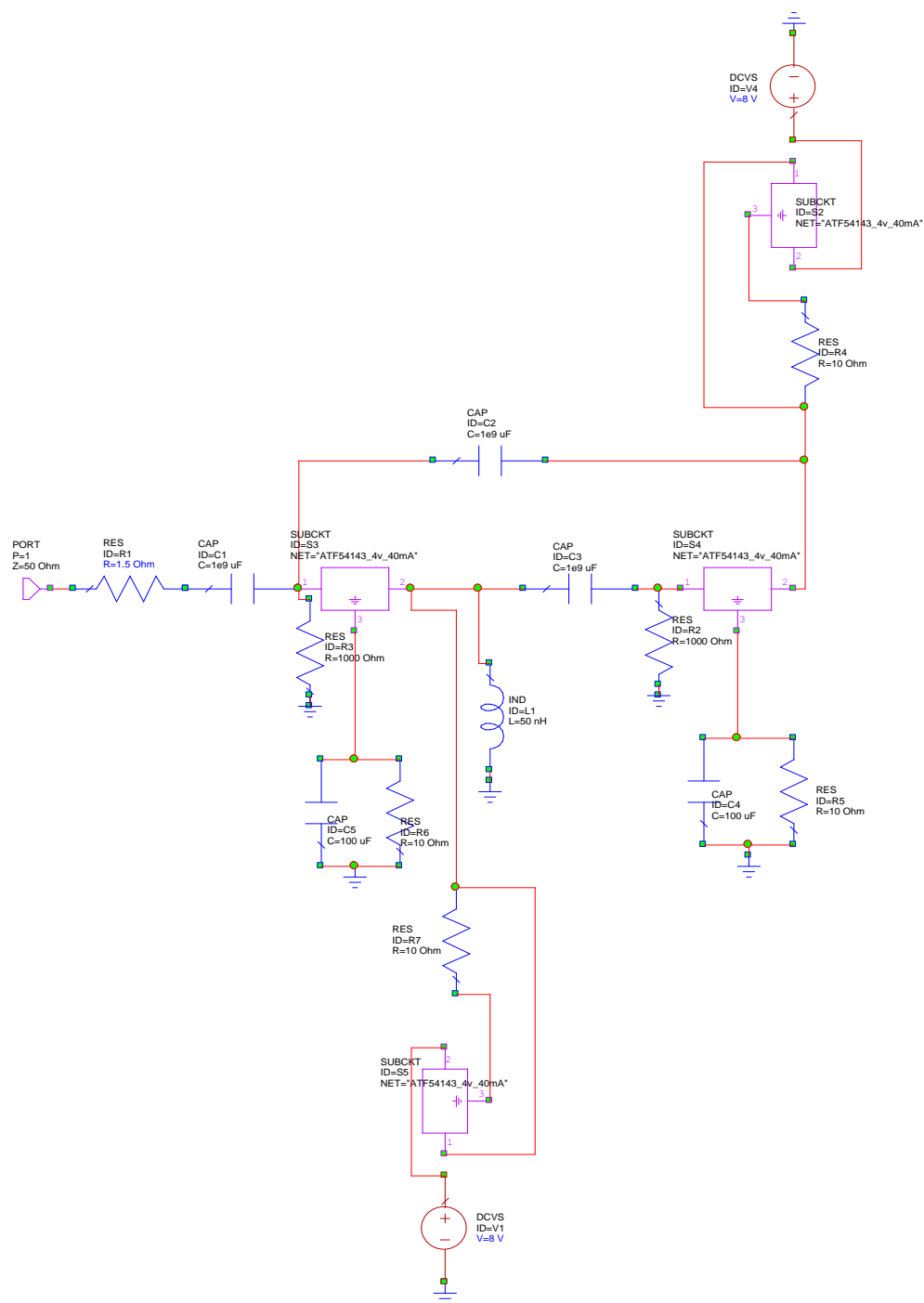


Figura 4.98: Esquemático topología 2 con tecnología FET orientado a construcción y $Z_L = j\omega L$ ($L = 50$ nH) versión 3

Del circuito anterior es destacable el hecho ya comentado de que siguen sin aparecer las polarizaciones de puerta con bobinas de choque, (en su lugar están resistencias a masa). Esto es así debido a que se sigue usando el mismo modelo de transistor que en la versión 2, el ATF54143 permitírnos de nuevo que $V_{gs} = 0$ V.

Además, y lo que resulta más interesante, es que en esta ocasión se intentan quitar aún más bobinas de choque del circuito, ahora de la polarización del drenador de cada transistor.

Para ello se sustituyen dichas bobinas por fuentes de corriente formadas por una fuente de tensión a la que se conecta un transistor con una resistencia de fuente en serie tal y como se muestra a continuación:

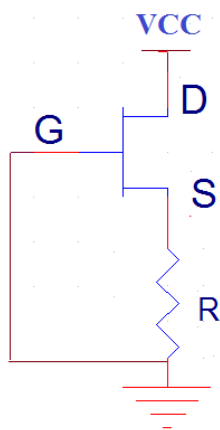


Figura 4.99: Fuente de corriente para circuito de la figura 4.98

En la fuente de corriente de la figura anterior V_{CC} debe ser mayor o igual que dos veces V_{DS} para asegurar su correcto funcionamiento. Por tanto, dado que la V_{DS} viene impuesta por el bloque de parámetros S elegidos para el transistor ATF54143 y ya se dijo que para $V_{gs} = 0$ V se tiene $I_{DS} = 75\text{mA}$ y $V_{DS} = 4$ V, entonces $V_{CC} \geq 2 \cdot 4 \text{ V} \geq 8\text{V}$.

A continuación se muestran las simulaciones obtenidas para el circuito de la figura 4.98:

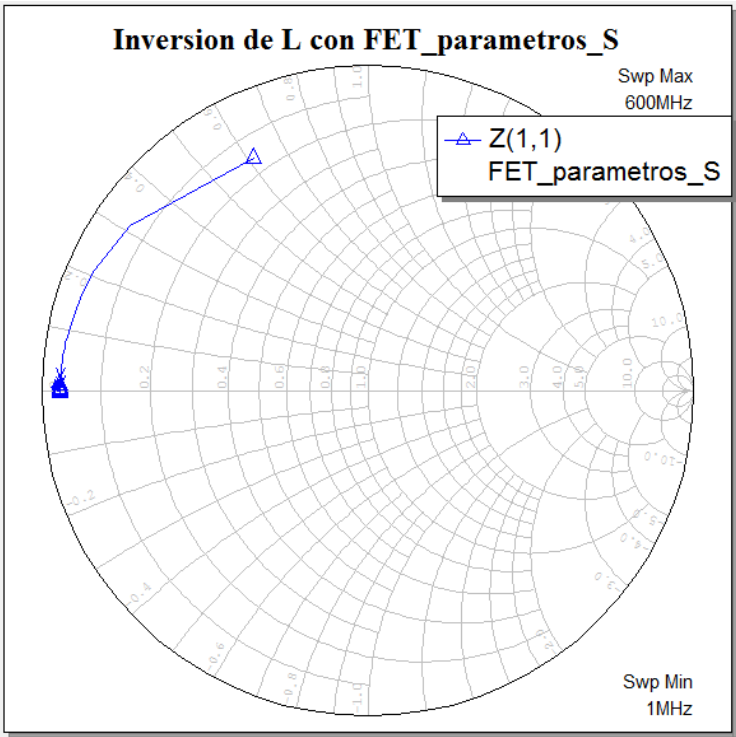


Figura 4.100: Impedancia de entrada del circuito de la figura 4.98

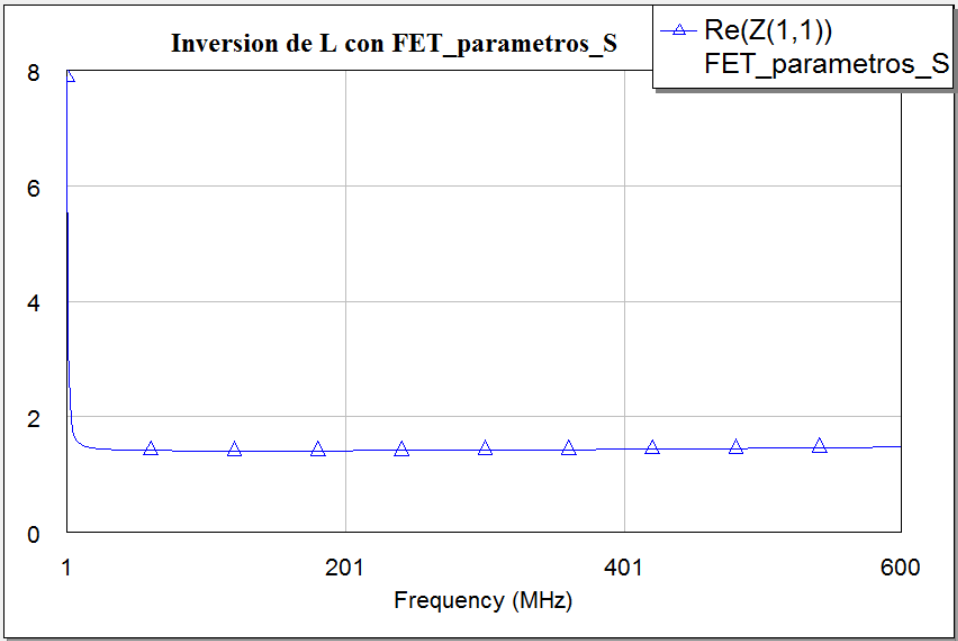


Figura 4.101: $Re\{Z_{11}\}$ del circuito de la figura 4.98

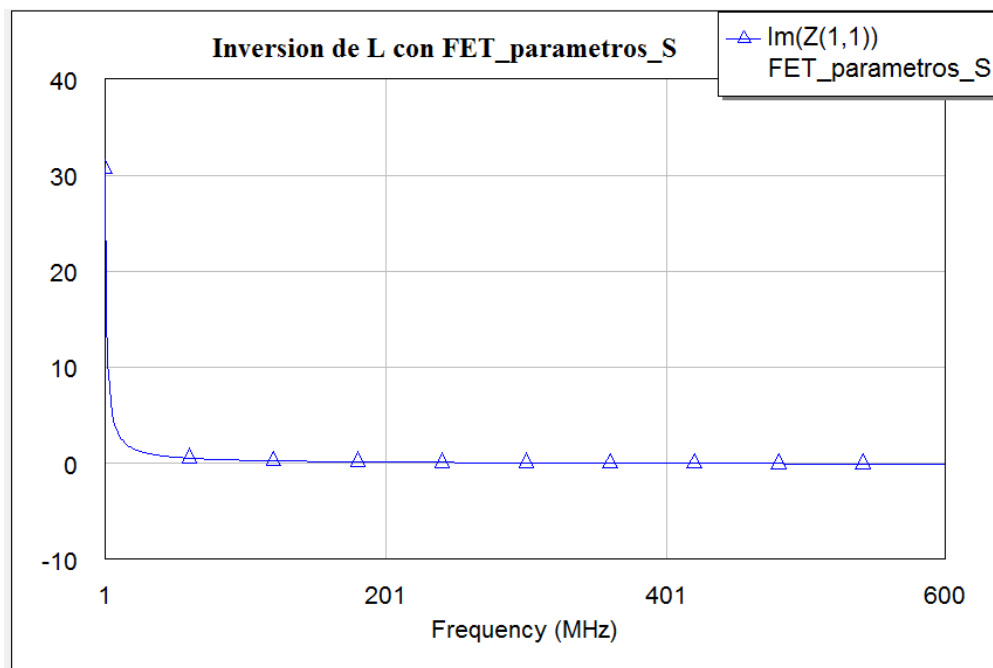


Figura 4.102: $\text{Im}\{Z_{11}\}$ del circuito de la figura 4.98

Como puede verse a partir de las tres últimas figuras, el comportamiento del circuito de la figura 4.98 es correcto. Esto es así debido a que se obtiene la típica impedancia de entrada de un condensador negativo, que es justo lo que se debería obtener ya que se está invirtiendo una bobina positiva (recordar ecuación 4.25). Además siguen apareciendo las pérdidas resistivas comentadas ya para la versión anterior.

Queda, pues, demostrado, al menos en simulación, el correcto funcionamiento del circuito de la figura 4.98, abriéndose así el camino hacia usar circuitos que intenten minimizar el número de bobinas y elementos LC en general para tratar así de evitar más inestabilidades aún.

4.4 Conclusiones

Una vez estudiadas dos topologías de NICs, la primera para tecnología BJT y la segunda para tecnología FET, pasamos a poner fin a este capítulo con las reflexiones más importantes que se desprenden de él:

- La impedancia de entrada para un NIC con tecnología BJT es directamente proporcional a la impedancia de carga negada y escalada un cierto valor.
- Sin embargo, la impedancia de entrada para un NIC con tecnología FET es inversamente proporcional a la impedancia de carga negada y escalada por una constante.
- Para la topología 1 de NIC, con tecnología BJT, se han obtenidos buenos resultados en simulación al invertir una resistencia, una capacidad, una inductancia y un circuito LC paralelo.
- Para la topología 2 de NIC, con tecnología FET, se han obtenidos buenos resultados en simulación al invertir una inductancia. Por ello, aunque para el resto de impedancias de carga no se muestran resultados, es de prever que funcionen correctamente al simular.
- Todas las simulaciones para NICs con tecnología BJT han sido realizadas modelando los transistores de forma lineal y posteriormente no lineal, comparándose los resultados satisfactoriamente.
- El modelo lineal para los transistores con los parámetros por defecto proporcionado por el programa Microwave simula un comportamiento ideal de los mismos. Sin embargo, el modelo no lineal es más realista y aparece en el NIC una limitación en ancho de banda que viene dada por la misma limitación en los transistores y por los efectos parásitos de los NICs.
- El modelo lineal de los transistores puede simular el comportamiento no lineal, (limitación de ancho de banda), si se le introduce β dispersiva y el efecto de los condensadores parásitos.
- Las simulaciones para NICs con tecnología FET han sido realizadas todas con modelos lineales de los transistores, con y sin parámetros S, comparándose resultados.
- Se ha comprobado la necesidad de que los dos transistores que forman el NIC tengan el mismo punto de polarización para obtener los resultados esperados obtenidos a partir del desarrollo teórico realizado para Z_{in} .
- Ha aparecido como ventaja en este capítulo el usar la tecnología FET en lugar de la tecnología BJT por el hecho de poder llegar a conseguir

polarizaciones mucho más sencillas con la primera al poder trabajar con $V_{gs}=0$.

- Se han realizado breves estudios acerca de cómo afecta a la impedancia de entrada de los NICs, Z_{in} , el cambiar diversos parámetros como g_m o algunos condensadores parásitos, obteniéndose una variación no excesivamente notable en el comportamiento de dicha impedancia. Sin embargo, estos estudios podrían ayudar a hacer una mejor elección de los transistores.
- Tras diversas simulaciones, tanto para tecnología BJT como para tecnología FET, se han diseñado algunos circuitos que resultan más cercanos a su futura hipotética construcción, incluyéndose redes de polarización más complejas y elementos circuitales no ideales. Con ello se obtuvieron resultados satisfactorios para Z_{in} dentro de lo razonable.
- En los circuitos no lineales y más cercanos a ser construidos se observa un buen funcionamiento en simulación hasta aproximadamente los 300 MHz.
- Se abre, pues, el camino hacia una futura construcción de algunos de los NICs diseñados en este capítulo, lo que es un resultado bastante bueno.

Capítulo 5

Resultados experimentales y dificultades obtenidas

5.1 Introducción

Ahora se presentará la fase posterior al trabajo de simulaciones realizado y expuesto en el capítulo anterior. Dicha fase constituye la parte final de este proyecto y la culminación de todo lo desarrollado con anterioridad, ya que lo que se ha perseguido siempre es acabar obteniendo algún prototipo de NIC cuyas medidas fueran aceptables.

Se pretenderá, pues, en este capítulo elegir algunos de los NICs simulados en el capítulo anterior y realizar el correspondiente layout de los mismos para su posterior fabricación y medida.

Como es lógico se elegirán los diseños que presenten un diseño lo más cercano posible a su construcción, que ya se adelantaron al final del capítulo 4.

Por completitud, y ya que se ha analizado tanto tecnología FET como BJT, se elegirán NICs diseñados con ambas tecnologías: primero se seleccionará la topología 1 de NIC estudiada, por tanto, BJT, y después se pasará a la tecnología FET.

Por último, se realizará una variación en la primera topología construida introduciendo los llamados “transistores pareados” para intentar optimizar el diseño y obtener así mejores resultados.

De todos los NICs elegidos se mostrará su correspondiente layout, prototipo construido, simulación y medidas. Y además se explicarán los resultados obtenidos así como los problemas que hayan podido surgir en alguno de los diseños.

5.2 NICs a fabricar

En este apartado se van a proponer una serie de NICs destinados a su fabricación y medida. Por tanto, se mostrarán los diseños elegidos para los diferentes NICs así como el layout realizado para cada uno de ellos.

Los circuitos que se eligieron para construir son los siguientes:

- **Prototipo #1:** Topología 1 de NIC con tecnología BJT y modelado no lineal de los transistores, donde se invierte una inductancia de 47 nH. (Figura 4.54).
- **Prototipo #2:** Topología 2 de NIC con tecnología FET, (versión 2), y modelado lineal de los transistores, donde se invierte una inductancia de 47 nH para conseguir una capacidad negativa a la entrada. (Figura 4.93)
- **Prototipo #3:** Topología 2 de NIC con tecnología FET, (versión 3), y modelado lineal de los transistores, donde se invierte una inductancia de 47 nH para conseguir una capacidad negativa a la entrada.. (Figura 4.98).
- **Prototipo #4:** Topología 1 de NIC con tecnología BJT y modelado no lineal de los transistores, donde se invierte una inductancia de 47 nH. Se utiliza el encapsulado BFM505 (transistores pareados). (Figura 5.15 y 5.16).

Los diseños de NIC que se acaban de detallar se muestran en el orden de elección y, por tanto, de construcción y medida.

PROTOTIPO #1

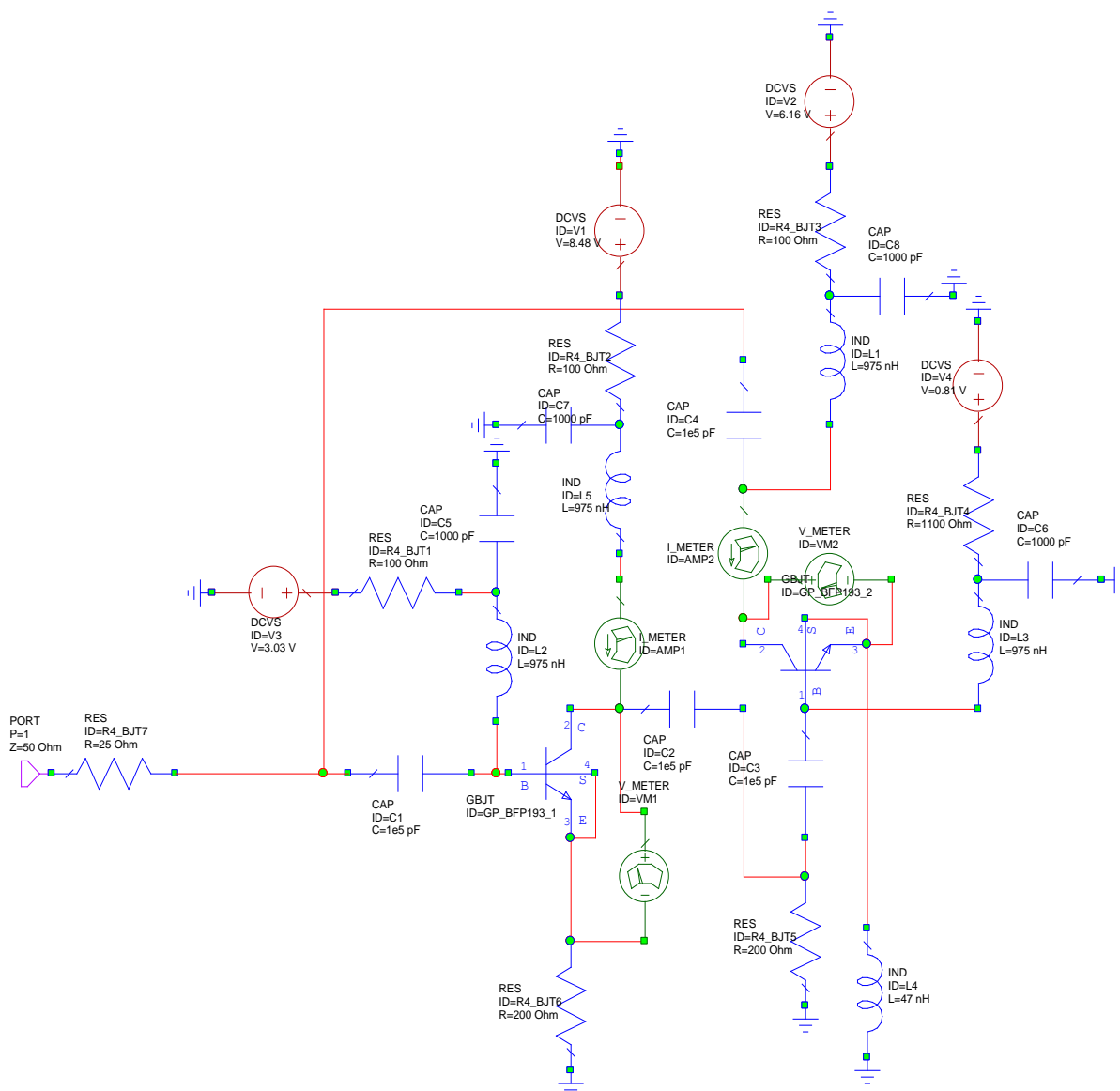


Figura 5.1: Prototipo 1: esquema topología 1 con tecnología BJT orientado a construcción y $ZL=j\omega L$ ($L=47$ nH)

Como puede verse en la figura 5.1, se desea invertir una inductancia de 47 nH y para ello se ha elegido la primera topología estudiada, con tecnología BJT y cuyo diseño ya incluye todos los elementos necesarios para su construcción (polarización, transistores no lineales... etc.).

El modelo de transistor elegido es el GP_BFP193 ya mencionado y mostrado en la figura 4.20. Los valores del sustrato sobre el que se ha realizado son los siguientes:

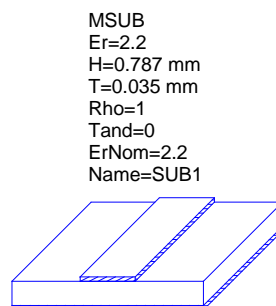


Figura 5.2: Valores del substrato para construcción

Al circuito de la figura 5.1 hay que añadirle las líneas necesarias para llevar a cabo su fabricación. De este modo el NIC queda como se puede ver en la figura 5.3:

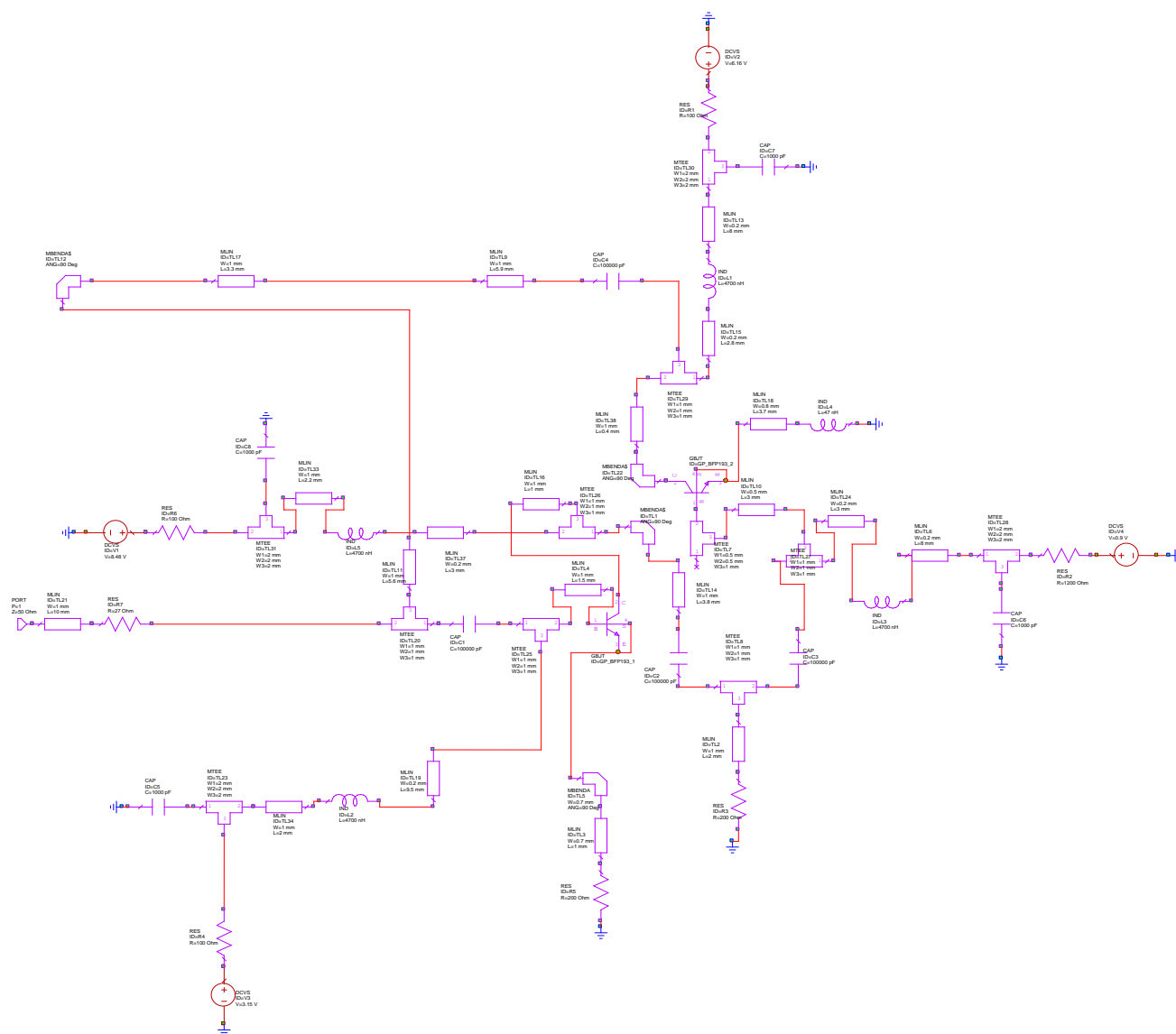


Figura 5.3: NIC 1 con líneas para conexión e inductancia a invertir

El layout para este circuito es el siguiente:

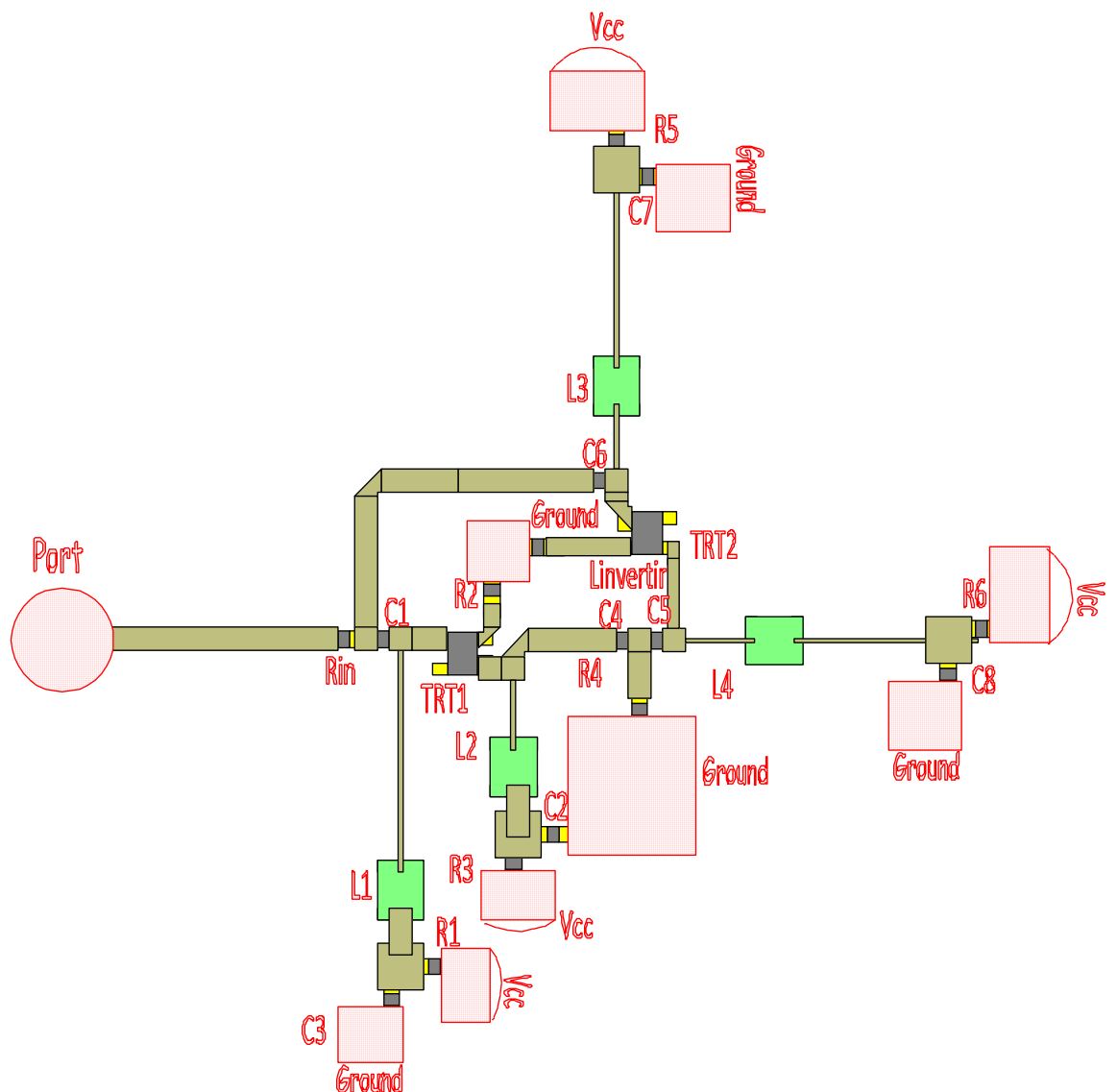


Figura 5.4: Layout del NIC 1 completo

A continuación se detallan los elementos que forman el anterior layout:

Condensadores:

C1, C4, C5, C6=100 nF.
C2, C3, C7, C8=10 nF.

Bobinas:

L1, L2, L3, L4=4700 nH. (Bobinas de choque).

Linvertir=47 nH.

Resistencias:

Rin=100Ω.

R2, R4=220Ω.

R1, R3, R5=100Ω.

R6=1100Ω.

Transistores:

TRT1, TRT2=GP_BFP193.

PROTOTIPO #2

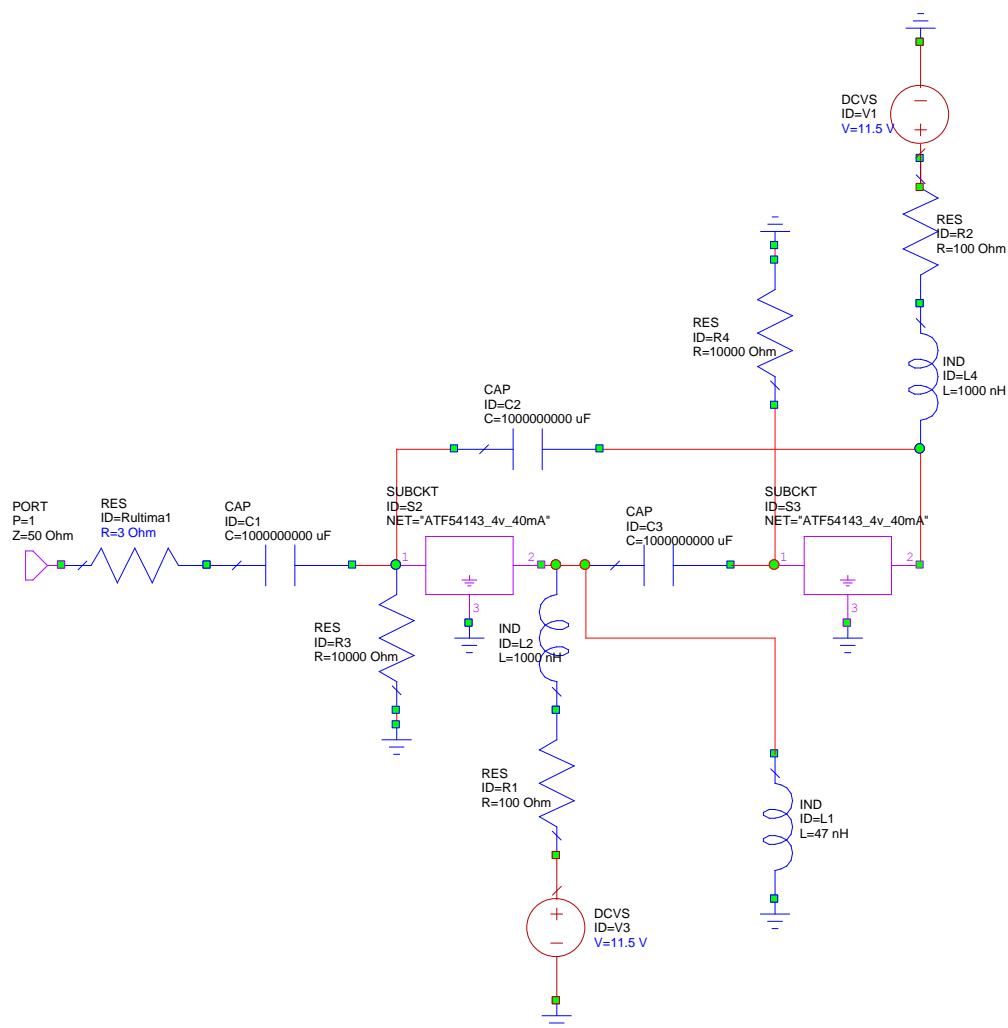


Figura 5.5: Prototipo 2: esquemático topología 2 con tecnología FET orientado a construcción y $ZL=j\omega L$ ($L=47$ nH) versión 2

Capítulo 5: Resultados experimentales y dificultades obtenidas

Como puede verse en la figura 5.5, se desea invertir de nuevo una inductancia de 47 nH y para ello se ha elegido la segunda topología estudiada, con tecnología FET y cuyo diseño ya incluye todos los elementos necesarios para su construcción (polarización, transistores no lineales... etc.).

El modelo de transistor elegido es el ATF54143 ya mencionado. Los valores del sustrato sobre el que se ha realizado son los mismos que para el NIC 1.

Al circuito de la figura 5.5 hay que añadirle las líneas necesarias para llevar a cabo su fabricación. De este modo el NIC queda como se puede ver en la figura 5.6:

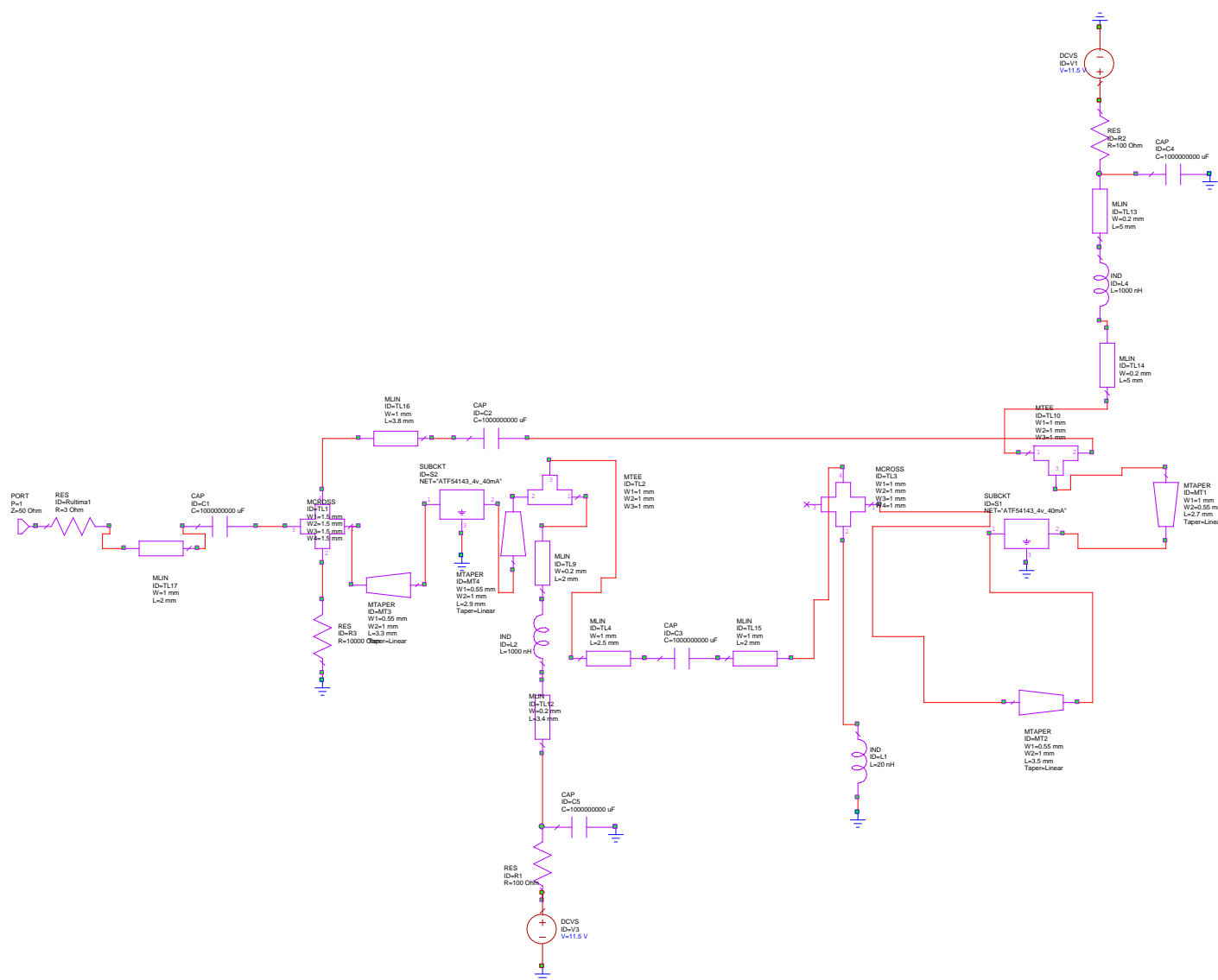


Figura 5.6: NIC 2 con líneas para conexión e inductancia a invertir

El layout para este circuito es el siguiente:

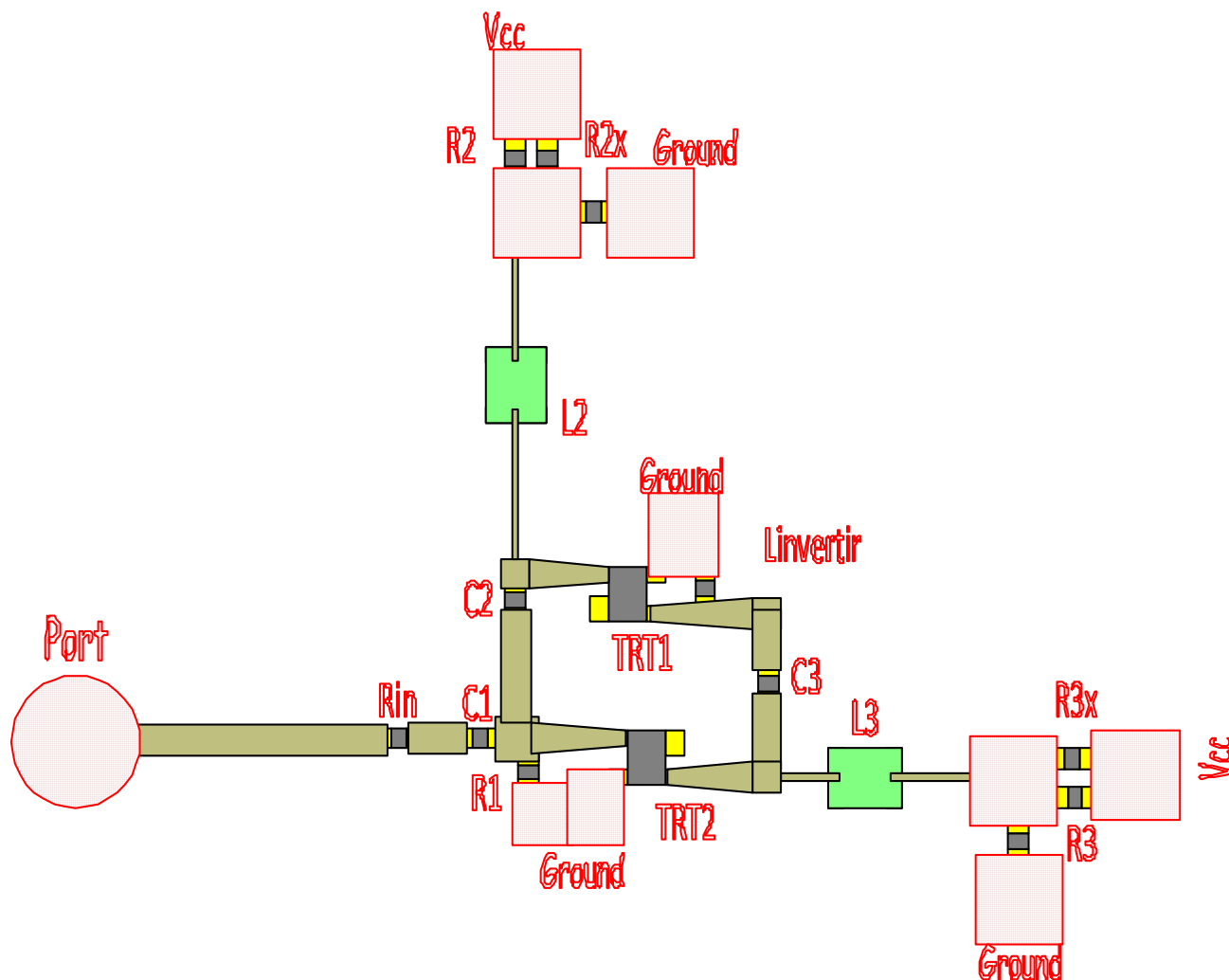


Figura 5.7: Layout del NIC 2 completo

A continuación se detallan los elementos que forman el anterior layout:

Bobinas:

$L2=L3=4700\text{nH}$. (Bobinas de choque).

$L_{\text{invertir}}=47\text{nH}$.

Condensadores:

$C1=C2=C3=100\text{nF}$.

$C4=C5=10\text{nF}$.

Resistencias:

$R_{in}=100\Omega$.

$R1=10.000k\Omega$.

$R2=R2x=R3=R3x=56\Omega$.

Transistores:

TRT1, TRT2=ATF_54143.

A continuación se muestran los resultados obtenidos con las líneas, y como puede verse siguen siendo válidos:

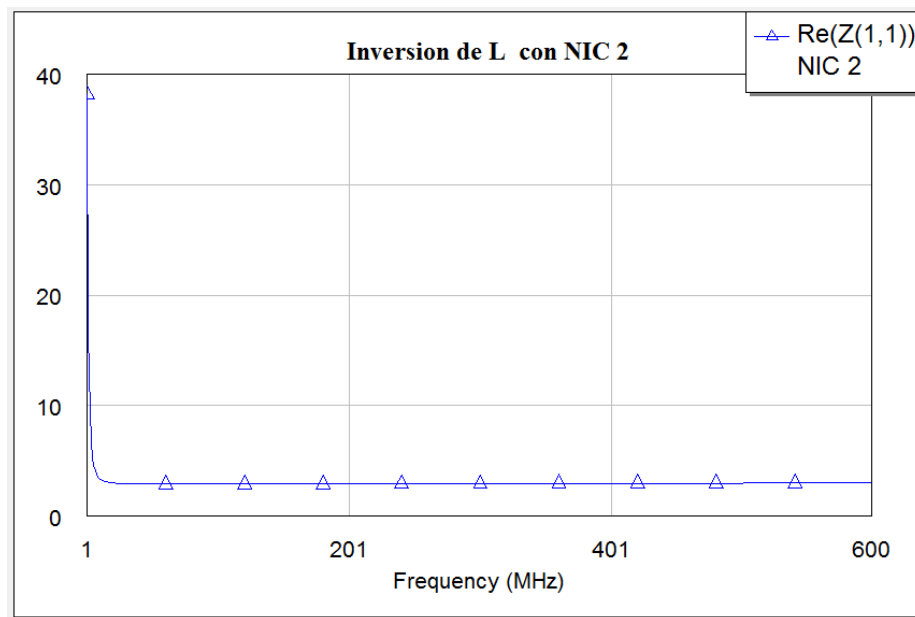


Figura 5.8: $Re\{Z_{11}\}$ del prototipo 2

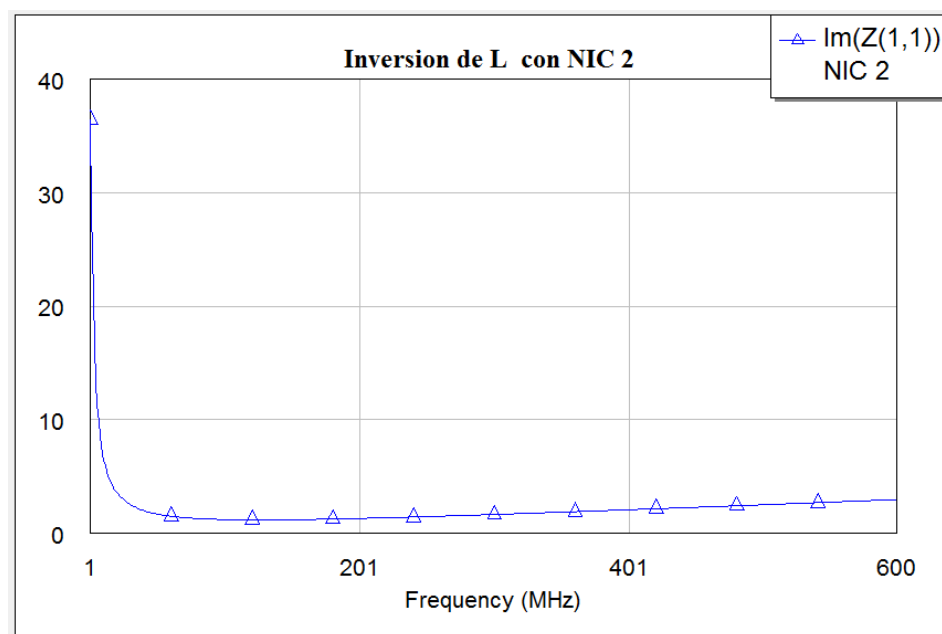


Figura 5.9: $\text{Im}\{Z_{11}\}$ del prototipo 2

PROTOTIPO #3

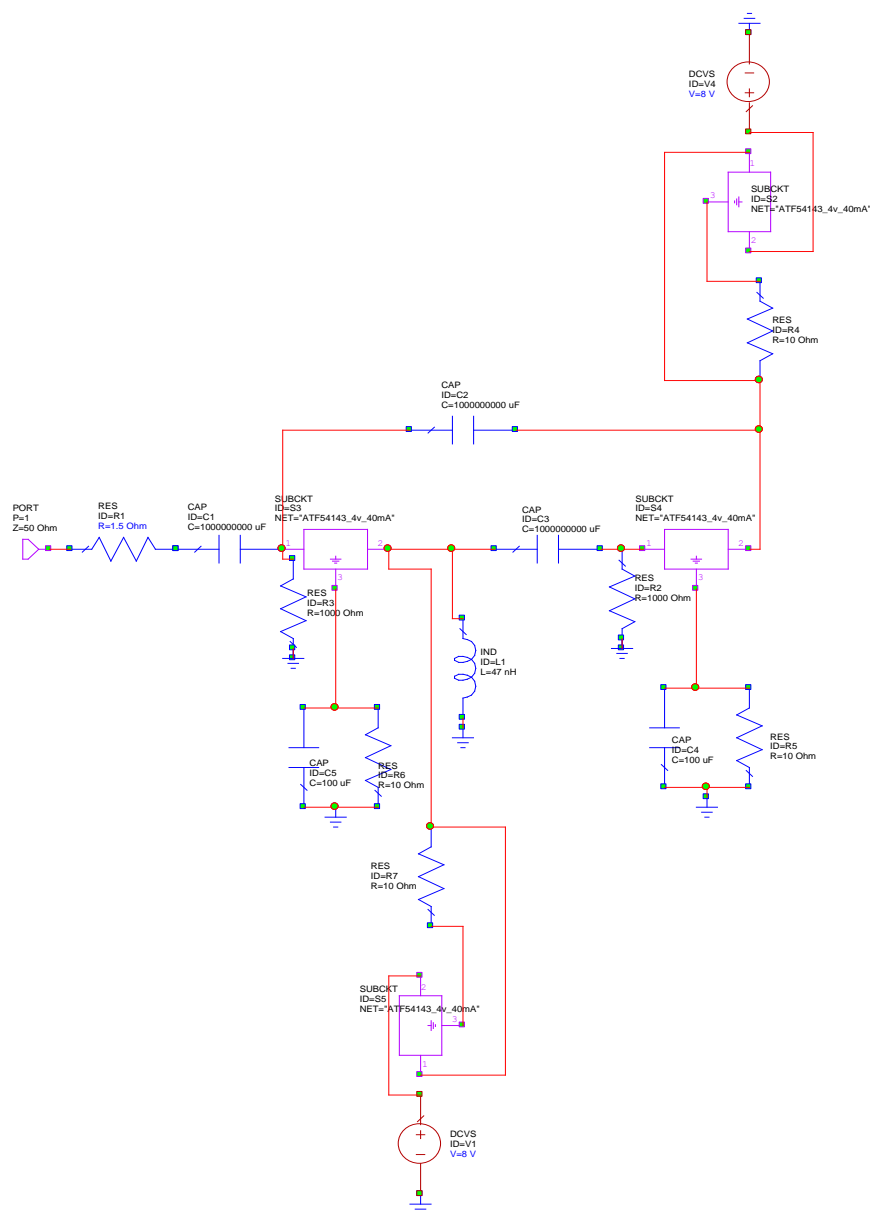


Figura 5.10: Prototipo 3: esquemático topología 2 con tecnología FET orientado a construcción $ZL=j\omega L$ ($L=47$ nH) versión 3

Como puede verse en la figura 5.10, se desea invertir una vez más una inductancia de 47 nH y para ello se ha elegido la segunda topología estudiada, con tecnología FET y cuyo diseño ya incluye todos los elementos necesarios para su construcción (polarización, transistores no lineales... etc.).

Capítulo 5: Resultados experimentales y dificultades obtenidas

El modelo de transistor elegido es el ATF54143 ya mencionado. Los valores del sustrato sobre el que se ha realizado son los mismos que para el NIC 1 y NIC 2.

Al circuito de la figura 5.10 hay que añadirle las líneas necesarias para llevar a cabo su fabricación. De este modo el NIC queda como se puede ver en la figura 5.11:

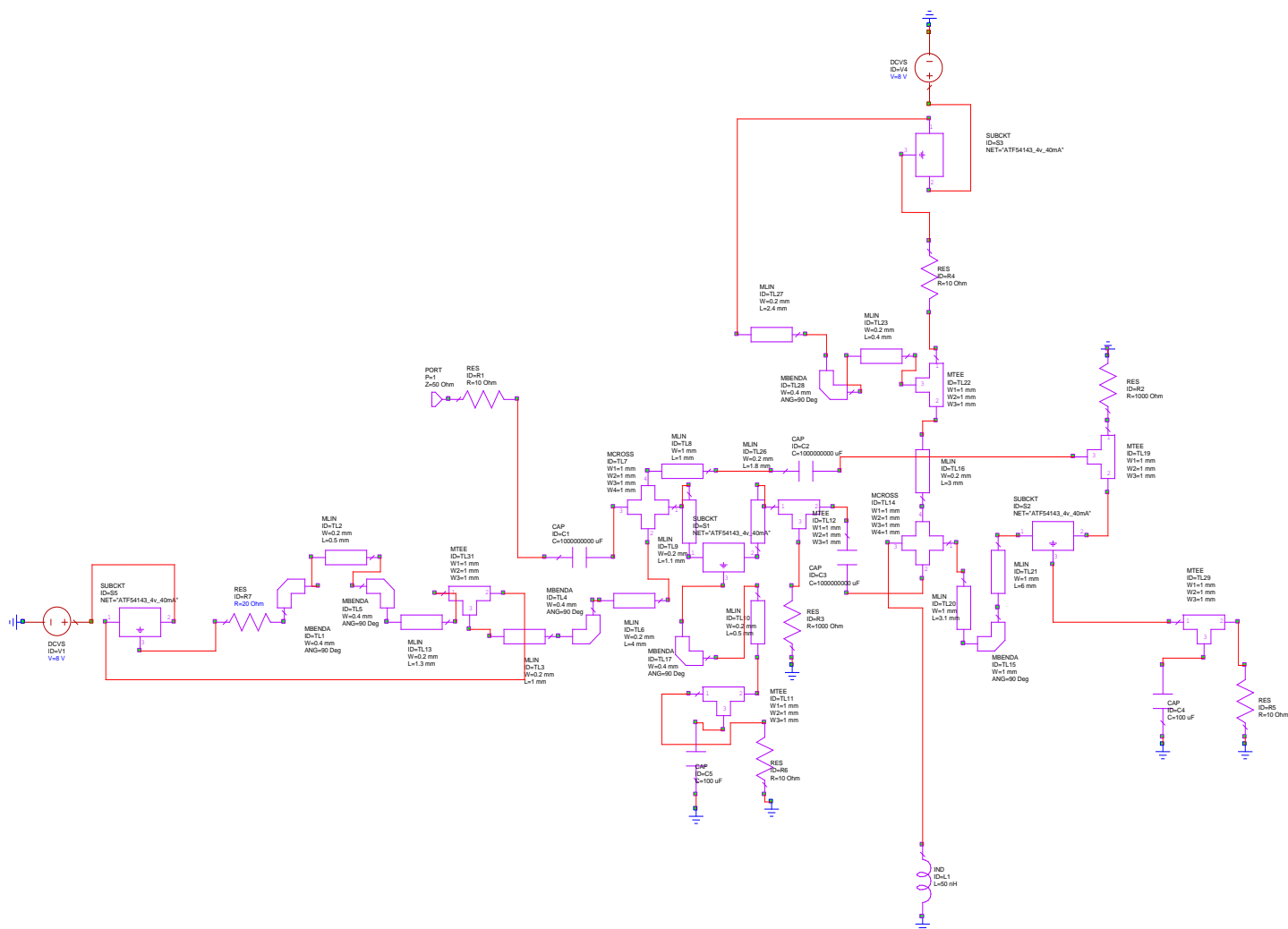


Figura 5.11: NIC 3 con líneas para conexión e inductancia a invertir

El layout para este circuito es el siguiente:

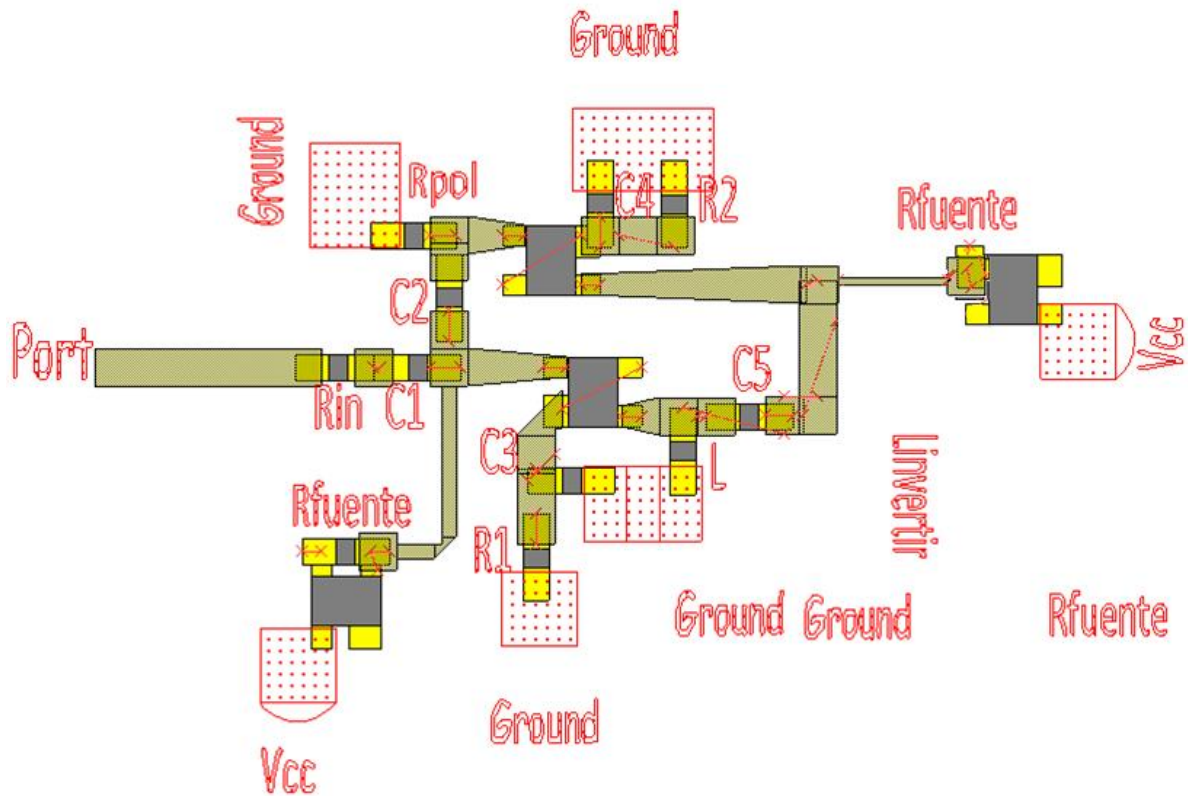


Figura 5.12: Layout del NIC 3 completo

A continuación se detallan los elementos que forman el anterior layout:

Bobinas:

$L_{\text{invertir}} = 47 \text{ nH}$.

Condensadores:

$C1 = C2 = C3 = C4 = C5 = 100 \text{ nF}$

Resistencias:

$R_{\text{in}} = 100 \Omega$

$R_{\text{pol}} = 10 \text{ k}\Omega$

$R1 = R2 = R_{\text{fuente}} = 4.7 \Omega$

Transistores:

TRT1, TRT2, TRT_FUENTE=ATF_54143.

A continuación se muestran los resultados obtenidos con las líneas, y como puede verse siguen siendo válidos:

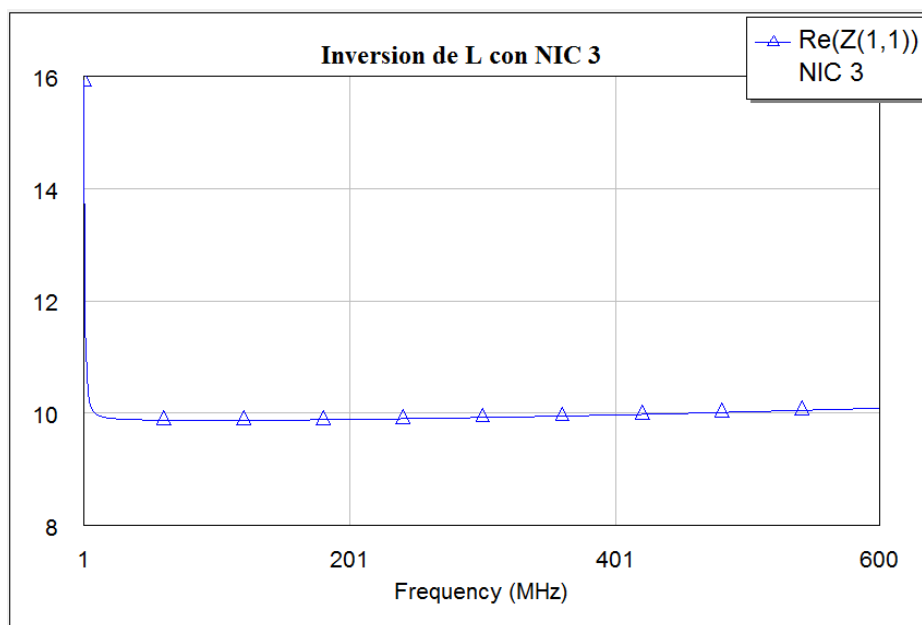


Figura 5.13: $\text{Re}\{Z_{11}\}$ del prototipo 3

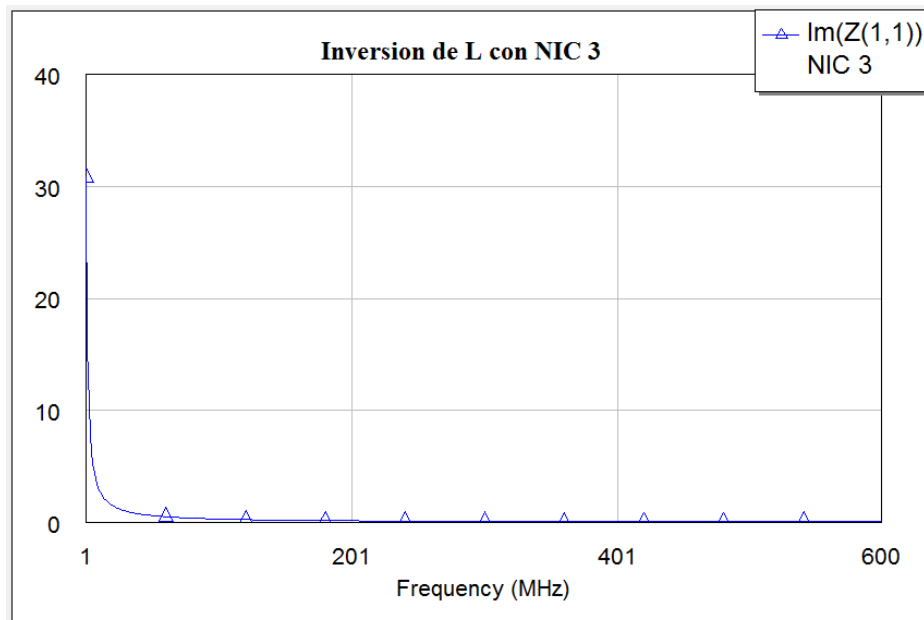


Figura 5.14: $\text{Im}\{Z_{11}\}$ del prototipo 3

PROTOTIPO #4

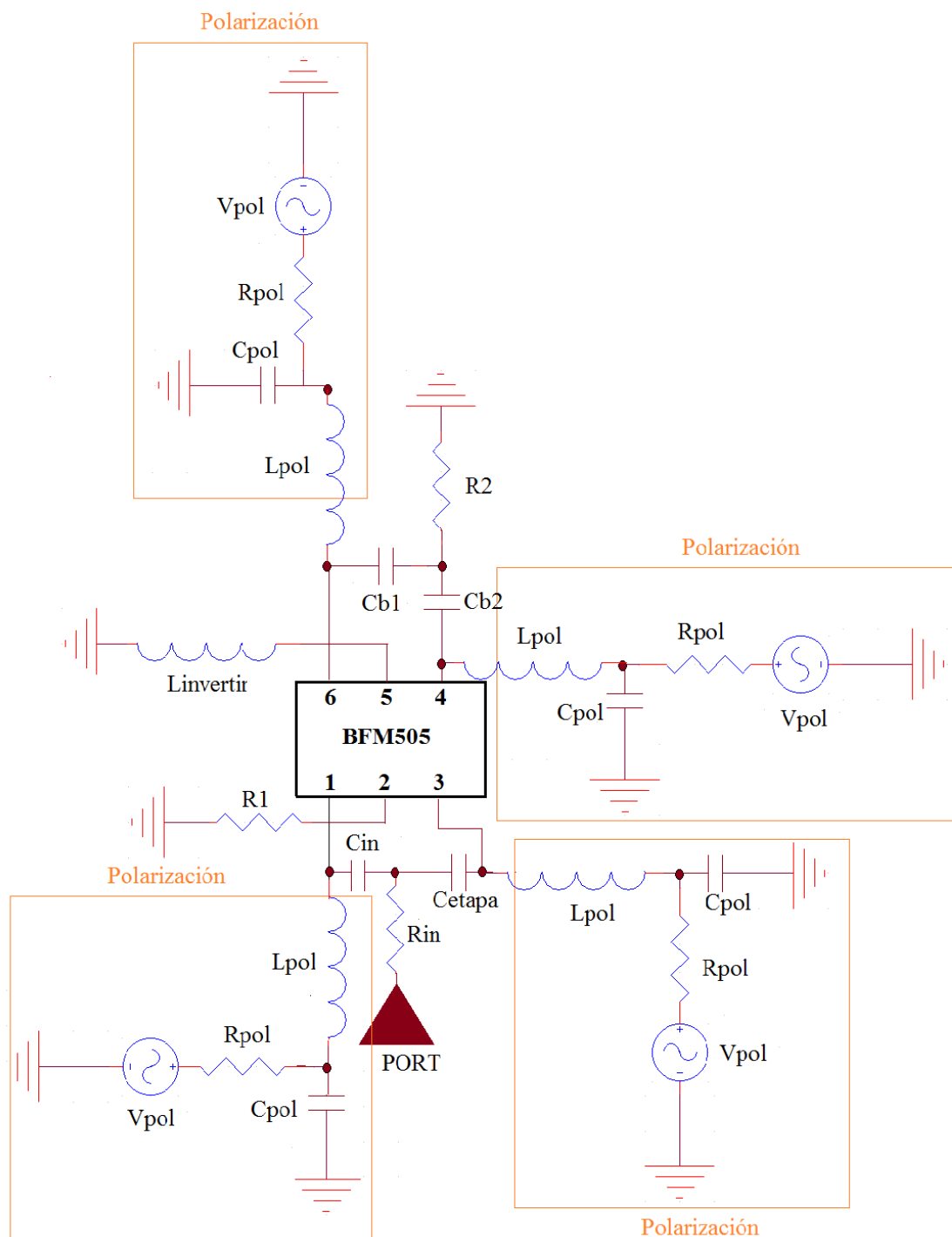


Figura 5.15: Prototipo 4: esquemático topología 1 con tecnología BJT orientado a construcción, con transistores pareados y $ZL=L=47$ nH

Como puede verse en la figura 5.15, se desea invertir una vez más una inductancia de 47 nH y para ello se ha elegido la primera topología estudiada, con tecnología BJT y cuyo diseño ya incluye todos los elementos necesarios para su construcción (polarización, transistores no lineales... etc.).

El esquema de la figura 5.15 se presenta a continuación implementado en el programa Microwave una vez se precisó ya el diseño debido a que éste fue el último de los NICs fabricados:

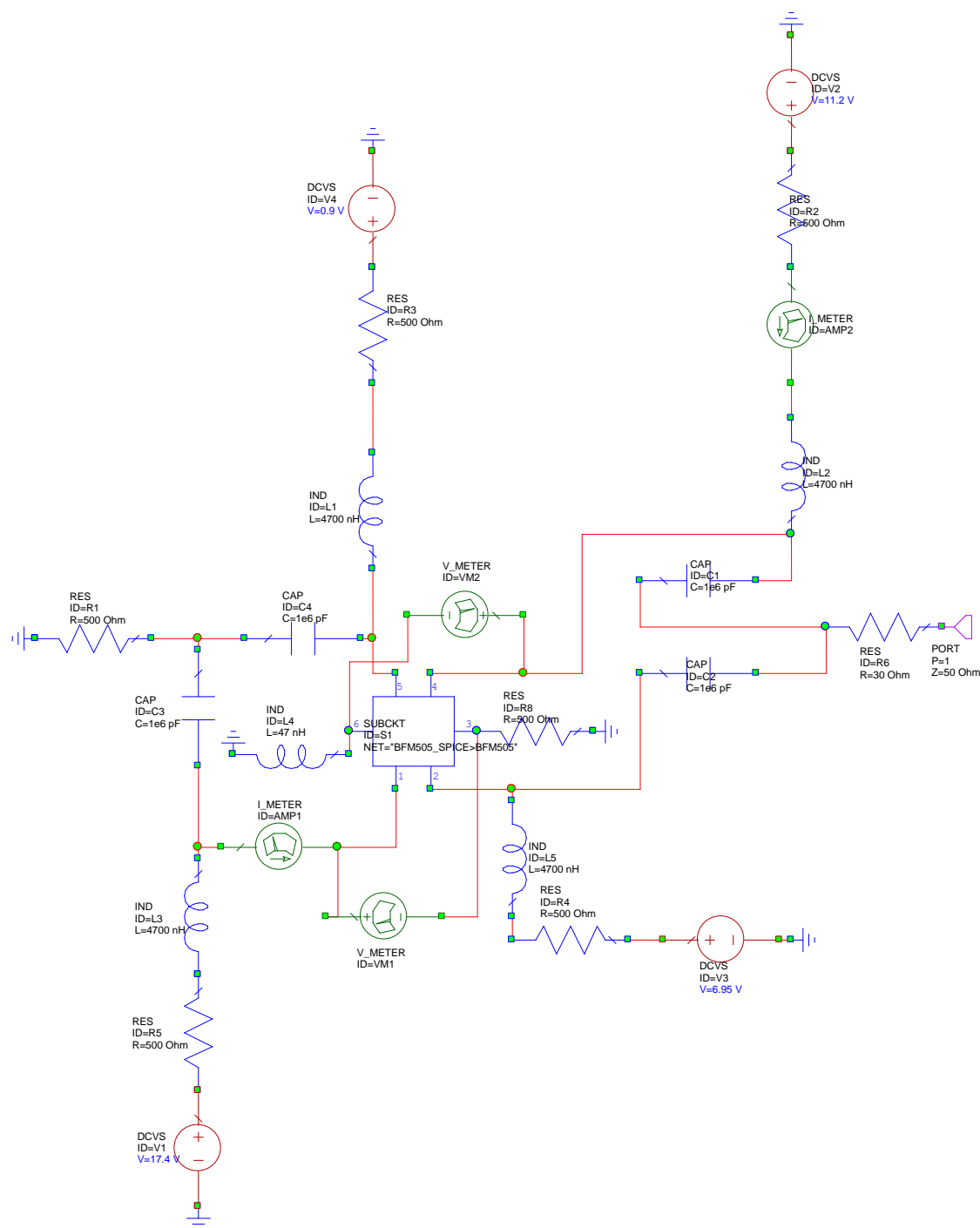


Figura 5.16: Prototipo 4: esquemático topología 1 con tecnología BJT orientado a construcción, con transistores pareados y $ZL=j\omega L$ ($L=47$ nH) con Microwave

Los resultados en simulación para el circuito anterior fueron los siguientes:

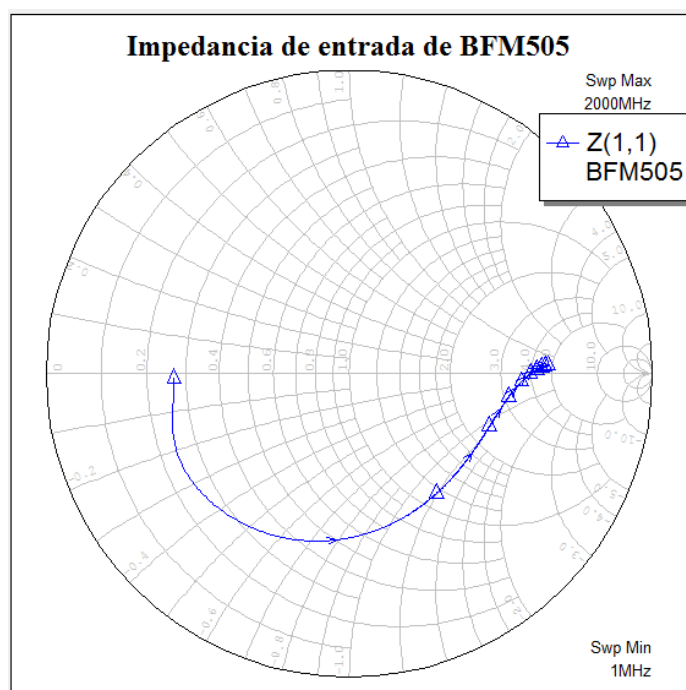


Figura 5.17: Impedancia de entrada del prototipo 4

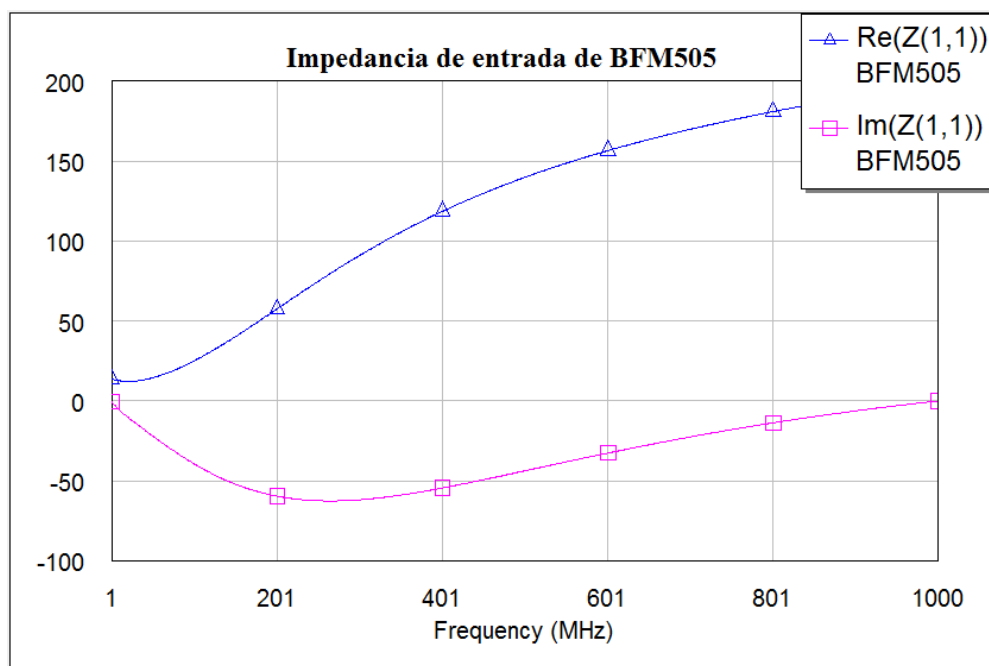


Figura 5.18: $\text{Re}\{Z_{11}\}$ y $\text{Im}\{Z_{11}\}$ del prototipo 4

A continuación se muestra una gráfica en la que se confirma del todo el buen comportamiento de este cuarto prototipo en simulación al compararlo con el mismo circuito modelado de forma lineal del principio:

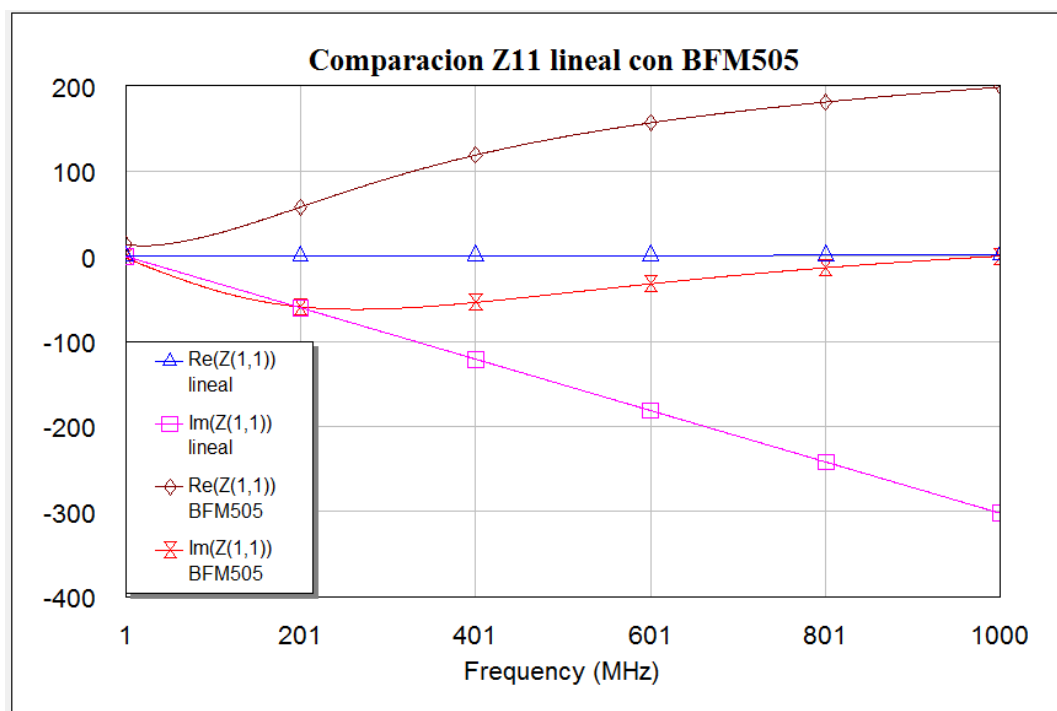


Figura 5.19: Comparación Z11} del prototipo 4 vs Z11 circuito lineal

Como puede verse a partir de las gráficas anteriores, se tiene ahora la misma impedancia de entrada obtenida para el NIC 1, (inductancia negativa), ya que se trata del mismo circuito pero en esta ocasión se han incluido los dos transistores en un encapsulado.

Por tanto, es destacable que en esta ocasión se ha utilizado como decíamos un nuevo encapsulado: BFM505, en el que están incluidos los dos transistores que forman el NIC para tener un diseño más compacto y optimizado, reduciendo al mínimo el número de conexiones, y poder obtener así mejores resultados. Por ello se llama a este diseño de “transistores pareados”, ya que en un mismo encapsulado vienen por pares.

Además con este encapsulado se tienen muchas más garantías de que los dos transistores que conforman el NIC son lo más parecidos posibles, hecho que se persigue en este trabajo. Esto es así debido a que desde el principio, cuando se derivaron las expresiones teóricas para la impedancia de entrada de las dos topologías de NIC que se tratan en este trabajo, siempre se hicieron aproximaciones que suponían que los dos transistores eran “iguales”, y con ello se llegaba a la conclusión de que este tipo de circuitos invertían. Por tanto, es recomendable que a nivel práctico los transistores sean lo más parecidos posibles y tengan el mismo punto de polarización, pues, para obtener los resultados esperados.

También es destacable que el hecho de tener los transistores prácticamente iguales con este encapsulado facilita también tener menos efectos de los parásitos, o por lo menos que les afecten por igual, lo cual también es beneficioso. En simulación se dijo que estos condensadores no tienen mucha influencia en el comportamiento del circuito, pero tal y como ya se apuntaba entonces, esto ocurría sólo en el ámbito de la impedancia de entrada, no se hablaba nada de la estabilidad del NIC.

Para llevar a cabo el diseño de la figura 5.16 se ha procedido como se lleva haciendo para los dos NICs anteriores, es decir, encontrar un punto de polarización acorde con las curvas del transistor y monitorizar las fuentes de voltaje del circuito hasta que los puntos de polarización de los dos transistores coincidan, como se muestra a continuación:

Primero se consiguió obtener las curvas I-V del transistor se la siguiente manera:

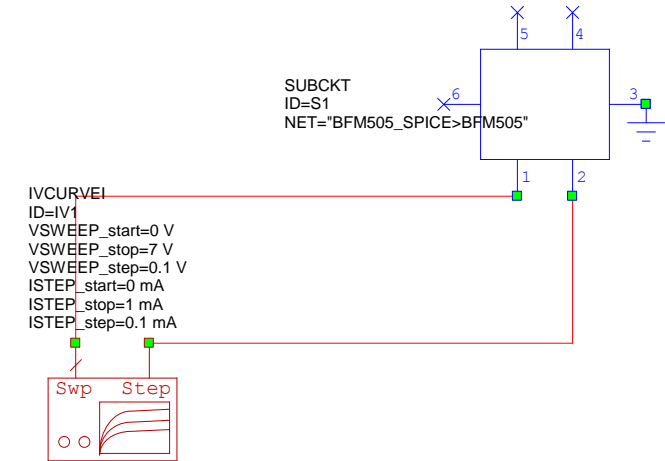


Figura 5.20: Medida de curvas I-V del transistor del BFM505

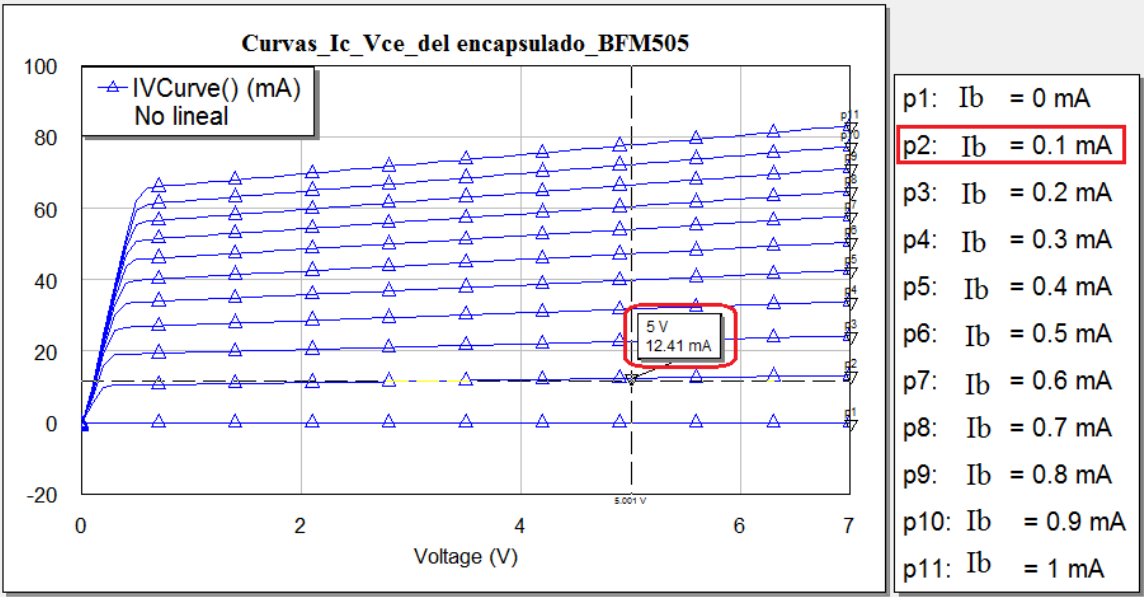


Figura 5.21: Curvas I-V del transistor del BFM505

Como puede verse, se ha elegido el punto de polarización $I_C = 12.4 \text{ mA}$ y $V_{CE} = 5 \text{ V}$, valores acordes con los que aparecen en las hojas de características del encapsulado BFM505, donde $I_{C_{max}} = 20 \text{ mA}$ y $V_{CE_{típica}} = 5 \text{ V}$.

Además como siempre, se ha intentado que los dos puntos de polarización de los dos transistores incluidos en el encapsulado sean lo más iguales posible:

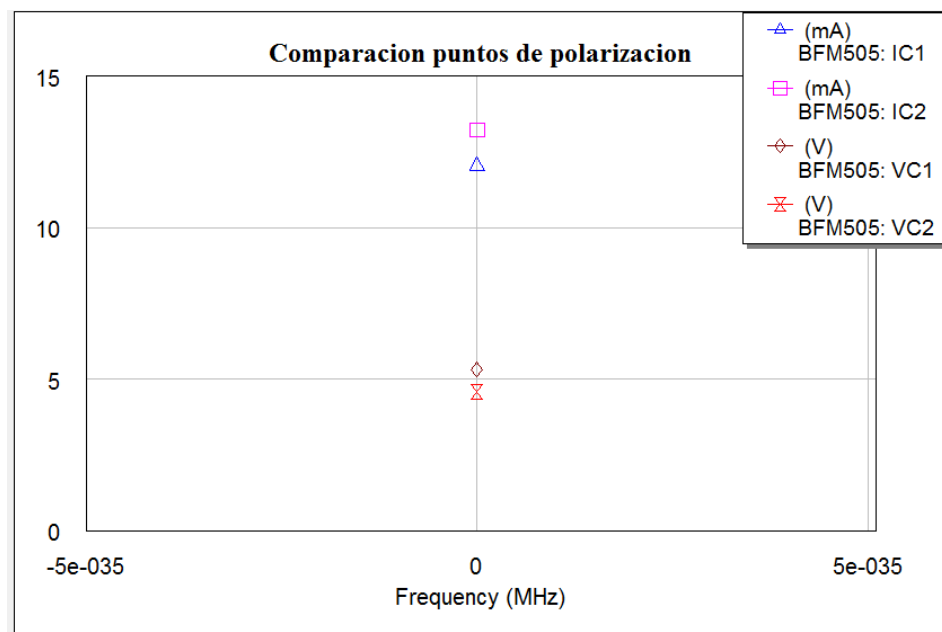


Figura 5.22: Comparación puntos de polarización transistores BFM505

De la anterior figura se desprende que se ha conseguido el objetivo que se pretendía, con unos valores de polarización para los dos transistores prácticamente iguales.

Al circuito de la figura 5.16 hay que añadirle las líneas necesarias para llevar a cabo su fabricación. De este modo el NIC queda como se puede ver en la figura 5.23:

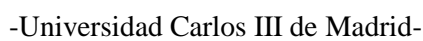


Figura 5.23: NIC 4 con líneas para conexión e inductancia a invertir

El layout para este circuito es el siguiente:

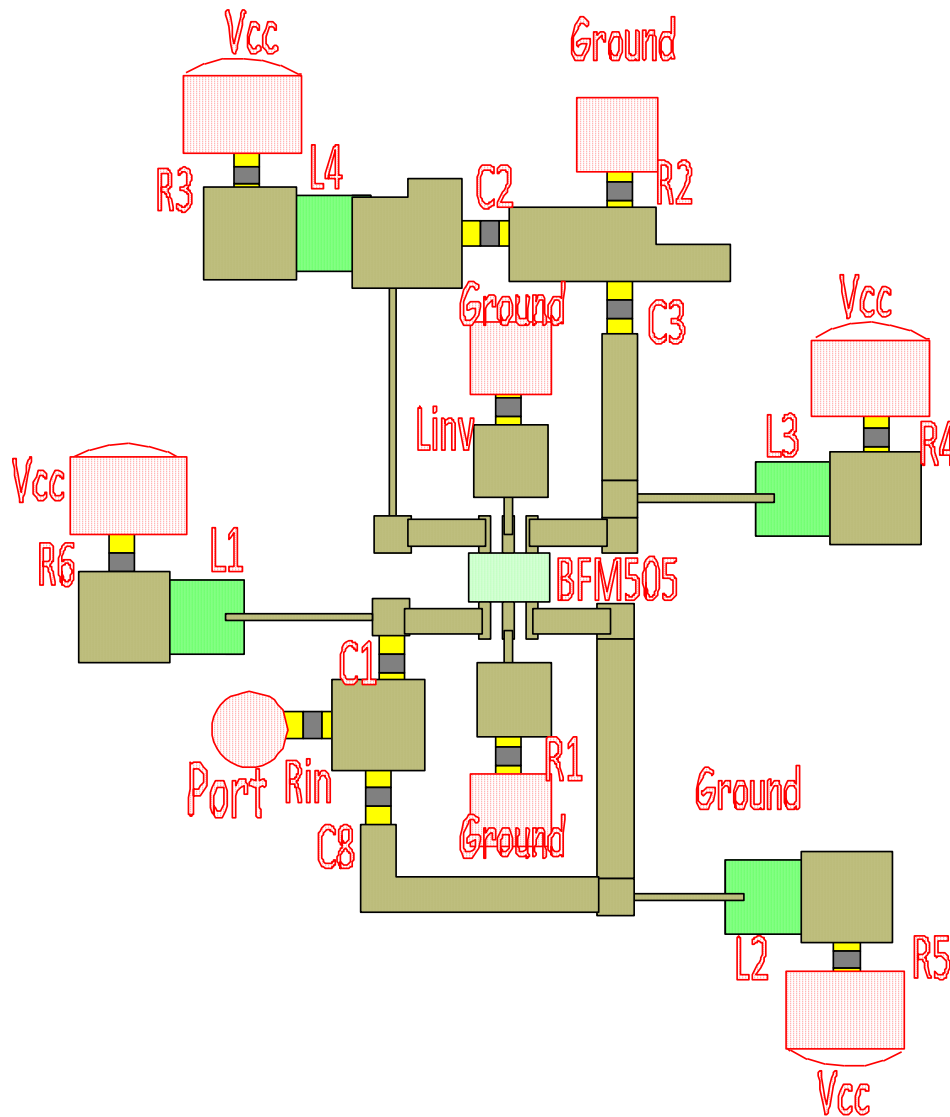


Figura 5.24: Layout del NIC 4 completo

A continuación se detallan los elementos que forman el anterior layout:

Bobinas:

$L_{invertir}=47\text{nH}$.

$L1=L2=L3=L4=4700\text{ nH}$.

Condensadores:

$C1=C2=C3=C4=1000\text{ nF}$.

Resistencias:

$$R_{in}=30\Omega$$

$$R_1=R_2 = R_3=R_4 = R_5=R_6 =500 \Omega.$$

Transistores:

TRT1, TRT2 en encapsulado= BFM505.

5.3 Medidas

Una vez que ya se saben cuáles son los 4 diseños de NIC a construir, se muestran en este apartado el aspecto que tomó cada prototipo una vez construido, así como las medidas realizadas para cada uno.

NIC 1:

El primero de todos los NIC fabricados tiene el siguiente aspecto:

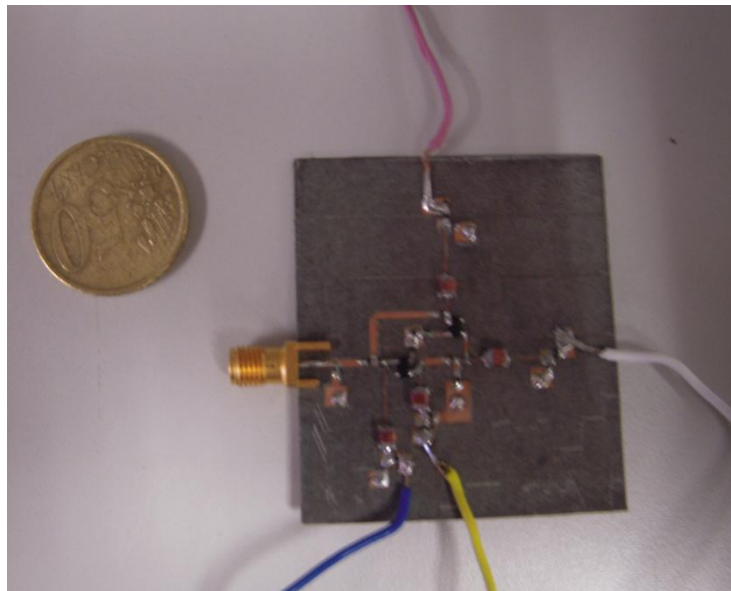


Figura 5.25: Prototipo 1

Tras la fabricación de este primer prototipo se procedió a medirlo en el laboratorio a través del analizador de redes para ver si invertía bien la inductancia requerida.

Para poder llevar a cabo las medidas comentadas es preciso que el NIC tuviera estabilidad, que es la principal dificultad que tienen precisamente este tipo de circuitos, tal y como ya se comentó en el apartado 3.5.4.

El NIC va a ser inestable, pues modela el comportamiento de una inductancia negativa, por tanto, se debe conseguir un equivalente en el que la inductancia total sea positiva para poder así llegar a medirlo.

Se tienen, pues, dos opciones:

1ª Opción:

Añadir al NIC una inductancia positiva en serie mayor que la que modela el circuito para que así la inductancia total sea positiva:

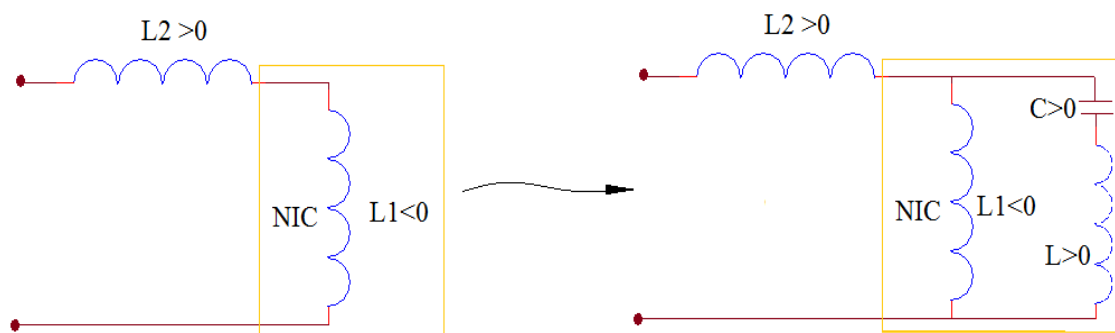


Figura 5.26: Opción de medida 1

Debido a la no idealidad del circuito en realidad el equivalente circuital es el mostrado arriba a la derecha. Con esto, se midió el NIC ($L = -47$ nH) con la bobina positiva de 100 nH en serie pero desgraciadamente el NIC seguía siendo inestable. Por tanto, se decidió pasar a la segunda opción.

2ª Opción:

Esta segunda opción consiste en añadir al NIC una inductancia positiva para hacer que la total se siga manteniendo positiva. Para ello se debe añadir ahora la inductancia en paralelo y de menor valor que la inductancia modelada por dicho NIC ya que:

$$L_{total} = \frac{L_2 \cdot L_1}{L_2 + L_1} = \frac{-L_2 \cdot |L_1|}{L_2 - |L_1|} \quad (5.1)$$

Con $|L_2| < |L_1|$

Como puede verse, al hacer el paralelo de la inductancia del NIC (L_1) y de L_2 e imponer que $|L_2| < |L_1|$, entonces L_{total} sale positiva, que era lo que se pretendía. Por tanto, se eligió $L_2 = 10$ nH.

El escenario que se acaba de describir es el siguiente:

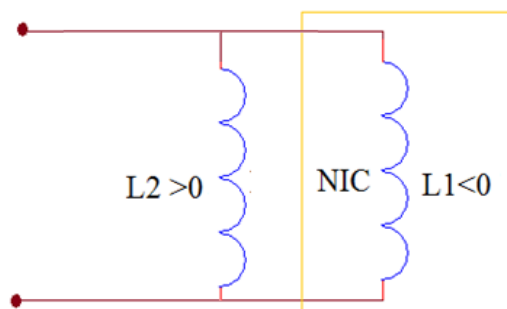


Figura 5.27: Opción de medida 2

Dado que la primera opción fue ya descartada, se optó por abordar la segunda opción en un intento de obtener unas buenas medidas para este primer prototipo de NIC.

Con todo lo dicho, la impedancia que se midió no era la que realmente se quería medir, es decir, no era la impedancia de entrada del NIC, sino dicha impedancia más una inductancia paralelo.

Por tanto, se debe hacer un post-procesado de la medida añadiéndole una bobina de -10 nH de tal forma que se anule el efecto de L_2 , pues ésta ya ha cumplido su función, como puede verse a continuación:

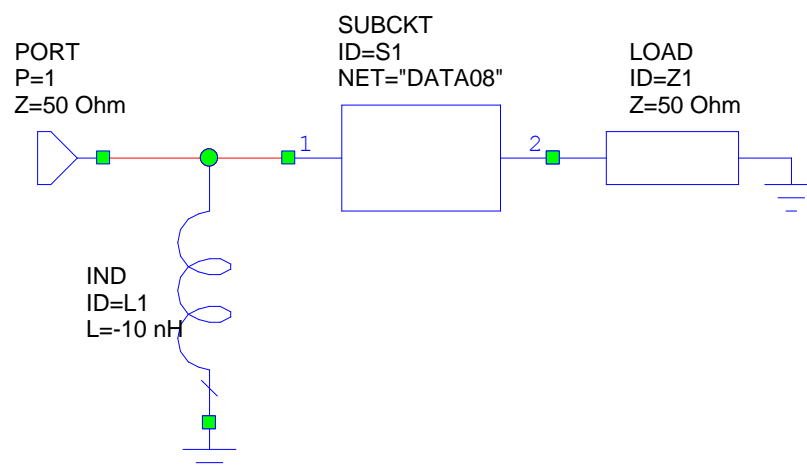


Figura 5. 28: Post-procesado medida NIC 1

A continuación se muestra la comparación de las medidas obtenidas con el analizador de redes (del NIC + L_2) y las medidas tras el post-procesado, es decir, lo que en teoría debiera ser ya la impedancia de entrada del NIC 1:

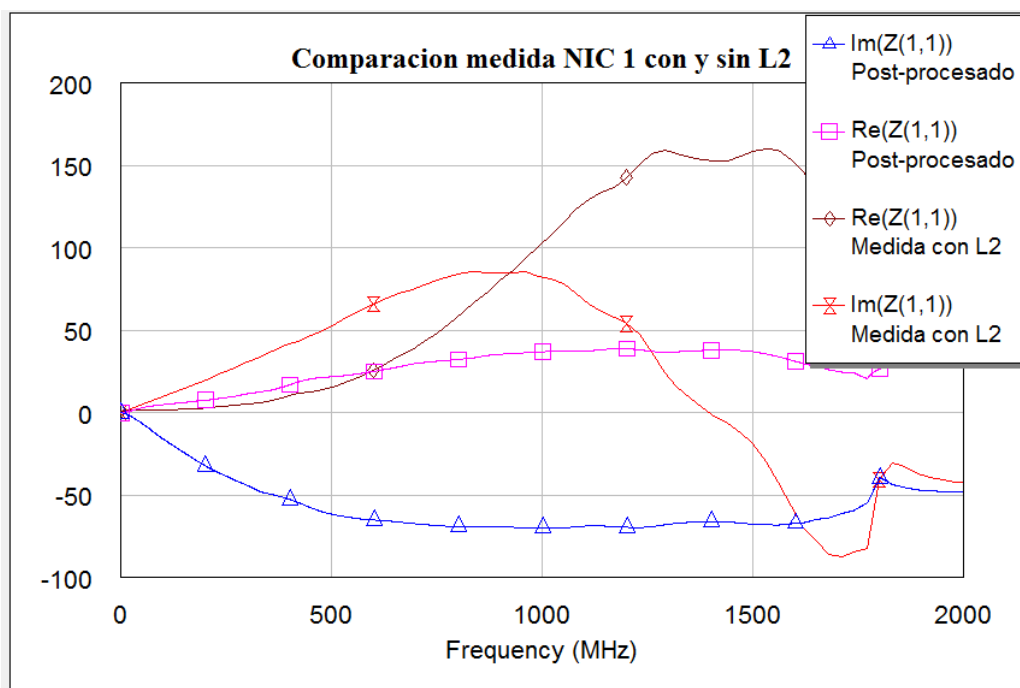


Figura 5.29: Comparación $Z_{11}\{\text{NIC 1} + \text{L2}\}$ vs Post-procesado de medida NIC 1

Como puede verse, a partir de las curvas azul y rosa, éstas corresponden fielmente a la parte real e imaginaria de una inductancia negativa como ya sabemos, por tanto, se podría pensar que el NIC funciona correctamente e invierte bien.

Sin embargo, son varios los motivos que nos inclinan a pensar que esto no es del todo así: el circuito no cambia su comportamiento si se le apagan las fuentes, hecho bastante sospechoso, además al observar su comportamiento en el analizador de espectros para verificar que no está oscilando obtenemos lo siguiente:

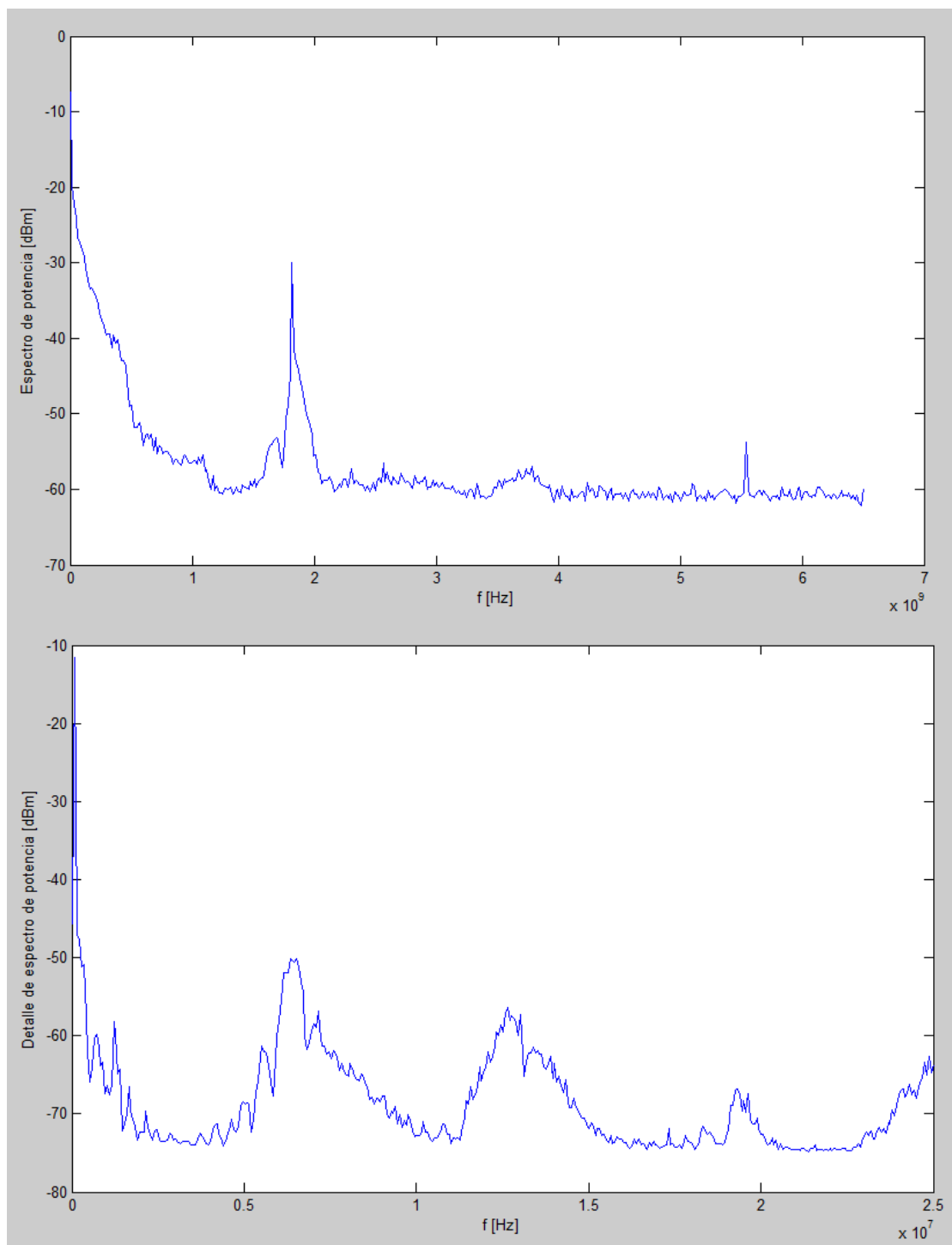


Figura 5.30: Medida con el analizador de espectros para NIC 1

Como puede verse a partir de la figura 5.30 ésta es la prueba que confirmaba nuestras sospechas, el NIC 1 es inestable, (espectro con armónicos que se observan mejor en el detalle a bajas frecuencias), aunque al principio pudiera parecer lo contrario. Por tanto, los resultados obtenidos hasta ahora no son válidos.

Es destacable así mismo que se probaron varias configuraciones como las mencionadas en las figuras 5.28 y 5.29 con diferentes valores y se hizo todo lo posible

para que el circuito no oscilase, ya que aunque, en teoría, si se tiene una inductancia total positiva el circuito debiera ser estable, en la práctica desgraciadamente no ocurrió así.

A continuación se probó la tecnología FET, en el NIC 2, a ver si ofrecía mejores resultados.

NIC 2:

El segundo de todos los NIC fabricados tiene el siguiente aspecto:

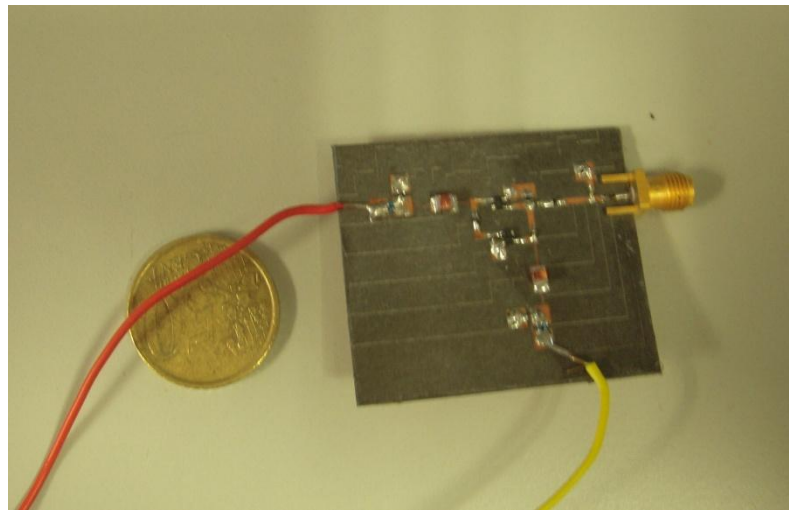


Figura 5.31: Prototipo 2

Tras la fabricación de este segundo prototipo se procedió a medirlo en el laboratorio a través del analizador de redes para ver si invertía bien la inductancia requerida.

Nuevamente para realizar las medidas el NIC debe ser estable, por tanto, en esta ocasión la capacidad total debiera ser positiva, ya que la impedancia del NIC es ahora capacitiva $C < 0$. Dicho lo cual lo que se hizo fue montar un esquema como el siguiente:

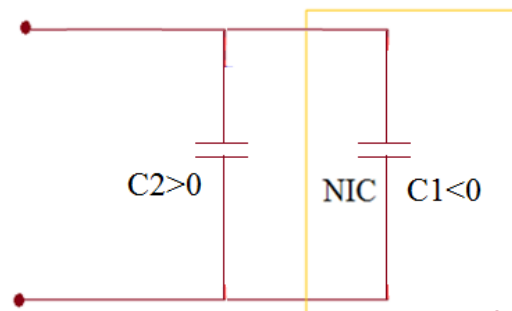


Figura 5.32: Esquema de medida NIC 2

Inicialmente en este caso se empezaron a realizar medidas en el analizador de espectros para ver si el NIC oscilaba o no, y comprobar después la impedancia de entrada con el analizador de redes.

A continuación se muestran las medidas obtenidas con dicho analizador de espectros con el NIC sin compensar:

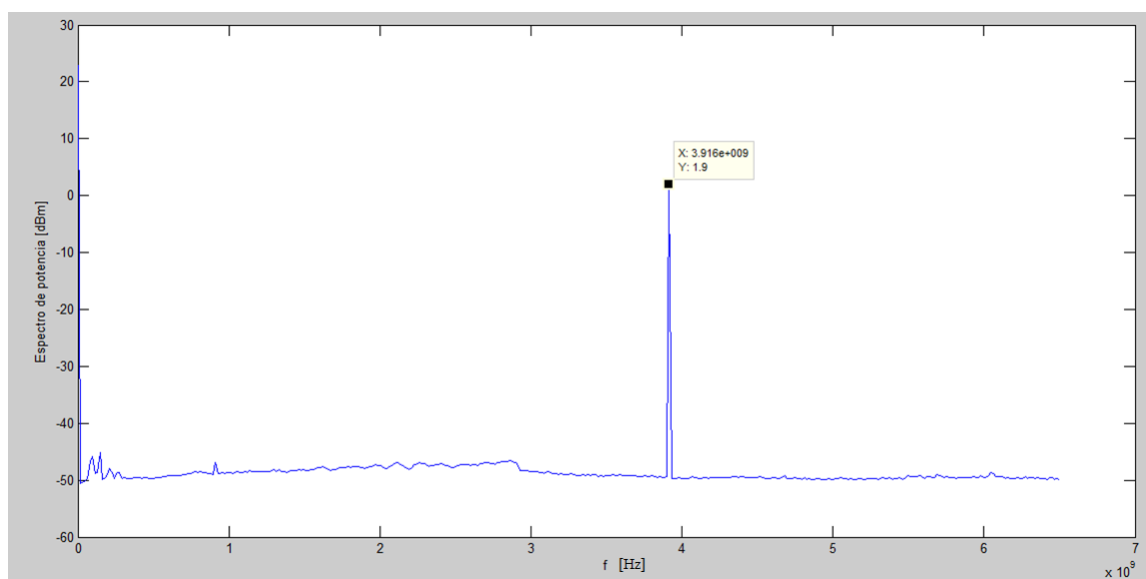


Figura 5.33: Medida con el analizador de espectros para NIC 2 sin compensar

Como era de esperar, el NIC por sí solo presenta oscilaciones, es decir, su espectro no es plano. Si se realiza un zoom de la anterior figura se ve más claramente cómo presenta estas oscilaciones comentadas:

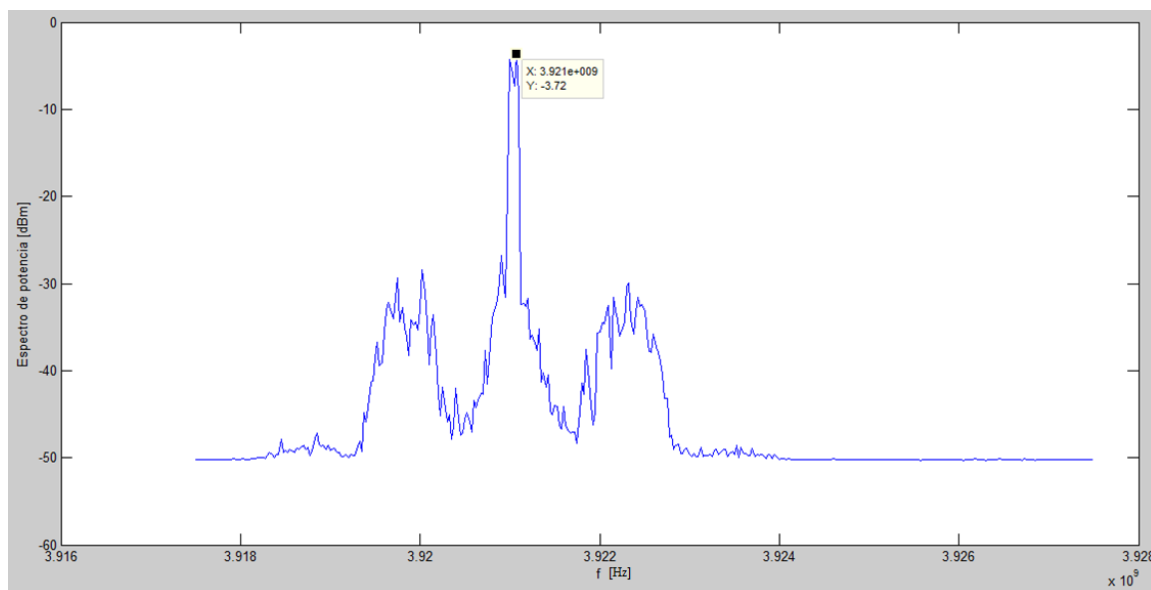


Figura 5.34: Zoom medida con el analizador de espectros para NIC 2 sin compensar

Ahora se muestran las medidas realizadas ya con el NIC compensado, es decir, montado el circuito de la figura 5.33 con un condensador C2 de 2.2 nF que era mucho mayor que la capacidad del NIC C1. De esta forma al tener los dos condensadores en paralelo y siendo $C2 \gg C1$ la capacidad total será positiva: $C_t = C1 + C2$ y se garantiza en teoría de esta manera que el NIC es estable.

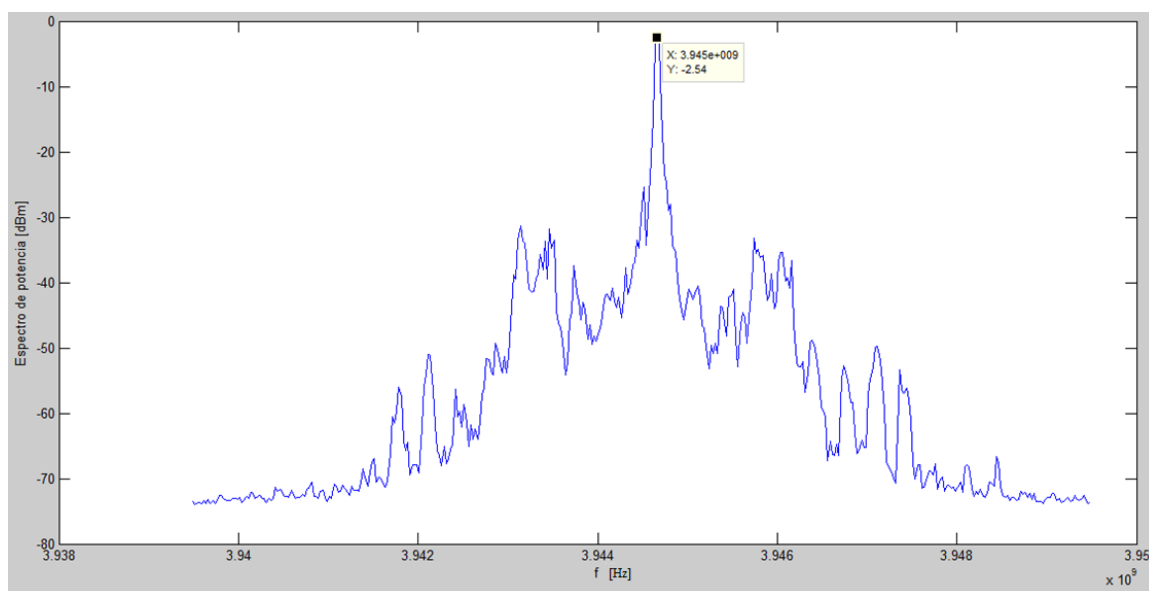


Figura 5.35: Medida con el analizador de espectros para NIC 2 compensado

Tal y como puede verse, en esta ocasión el circuito sigue oscilando y en teoría no debiera ser así como ya sabíamos.

Es destacable que la polarización que presentaban los transistores en algún momento de la medida era de $I_{DS} = 36 \text{ mA}$ y $V_{DS} = 5.35 \text{ V}$, valores que están dentro de los previsto al diseñar y que entran dentro de las curvas I-V del transistor.

A pesar de presentar en cierto momento una buena polarización resultaba muy complicado ajustar las polarizaciones de los dos transistores al mismo tiempo. Por tanto, éste apunta a ser uno de los principales problemas que presentan este tipo de circuitos, ya que resulta harto complicado el conseguir una misma polarización para los dos transistores del circuito y que ésta se mantenga sin variaciones en un intervalo de tiempo no despreciable.

Además a partir de las anteriores figuras se puede ver cómo el circuito presentaba oscilaciones a unos 4 GHz de aproximadamente 0 dBm, es decir, un valor nada despreciable. Por lo que no se procedió a medir ya con el analizador de redes la impedancia de entrada del NIC.

Puede aparecer aquí cierta reflexión consistente en preguntarse hasta qué punto pudieran afectar a nivel práctico estas oscilaciones a 4 GHz si el rango en el que se está trabajando es de hasta unos 400 MHz solamente. Lo que resulta evidente es que tercer NIC oscila aun realizándole la compensación mencionada, por tanto, no está funcionando correctamente.

Por todo lo dicho, se intentaron buscar alternativas en el diseño como puedan ser reducir al máximo el número de bobinas de choque (NIC 3), y también se estudiaron maneras de compactar más los diseños de los NICs para reducir el número de conexiones (NIC 4) y que a su vez las conexiones tuvieran menor longitud, como se comentará más adelante.

NIC 3:

El tercero de todos los NIC fabricados tiene el siguiente aspecto:

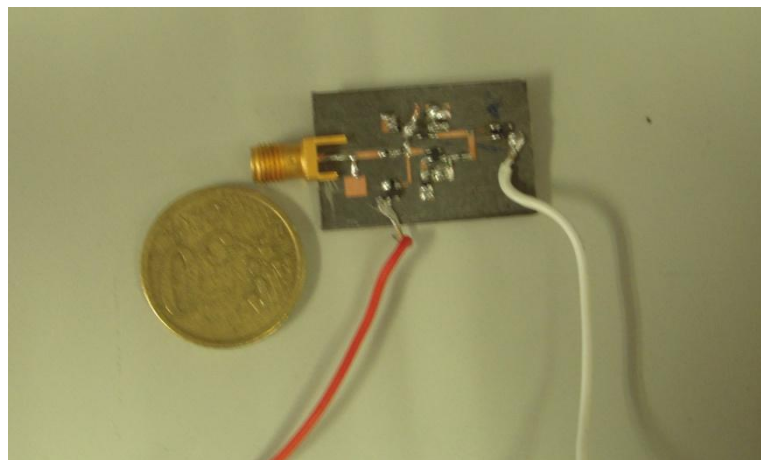


Figura 5.36: Prototipo 3

Una vez que fue construido se procedió, como en los otros casos, a realizar las correspondientes medidas.

En este caso se llevaron a cabo las medidas sin y con compensación, al igual que para el NIC anterior y siguiendo el mismo esquema, pues el este NIC es el mismo que el anterior sólo que se ha polarizado los transistores con fuentes de corriente.

La ventaja ya adelantada de este esquema era el quitarse de en medio el mayor número posible de bobinas de choque del circuito. Lo que no se sospechaba antes de realizar las medidas eran los problemas que iban a surgir debido al hecho de tener que polarizar ahora 4 transistores en lugar de 2 a la vez.

Lo que sucedía es que el par de transistores formado por la fuente de corriente y su correspondiente transistor al que polarizaba sí presentaban los mismos valores para V_{gs} y, por tanto, para V_{DS} con unos valores de corriente de drenador razonables (unos 43mA). Sin embargo, cuando se montaban los 4 transistores al mismo tiempo para polarizarlos todos a la vez resultaba muy complicado estabilizar la polarización de todos en valores razonables y parecidos.

Se deja, por tanto, ver de nuevo el problema de fijar las polarizaciones que se apuntaba ya para el NIC 2.

Se muestran a continuación las medidas realizadas con el analizador de espectros con el circuito sin compensar:

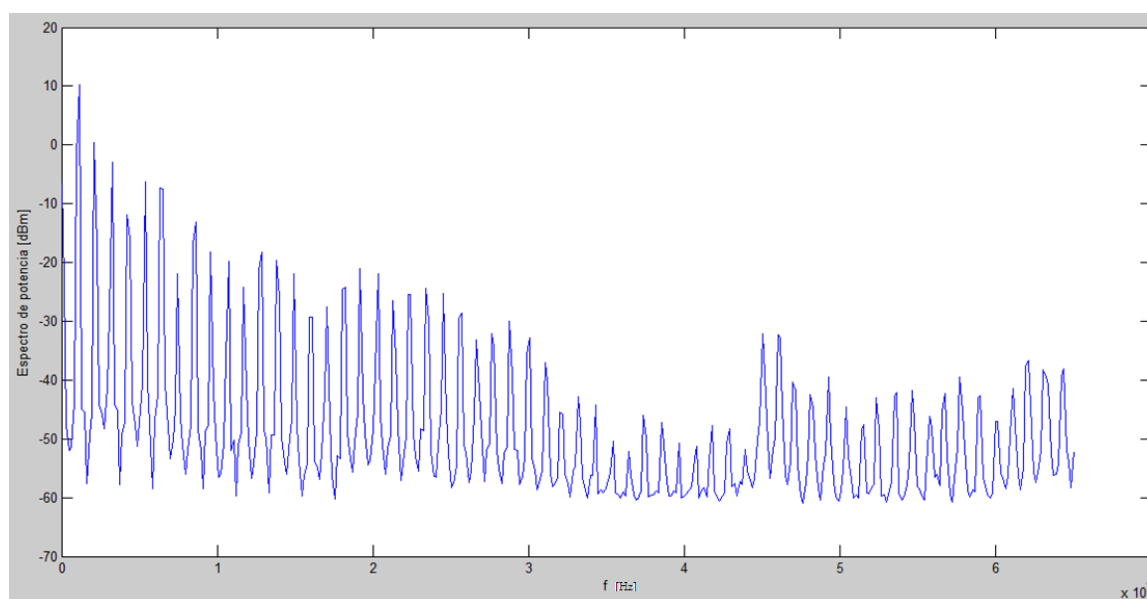


Figura 5.37: Medida con el analizador de espectros para NIC 3 sin compensar

Como era de esperar el NIC oscila por sí mismo.

Ahora una vez compensado el NIC se obtuvo lo siguiente:

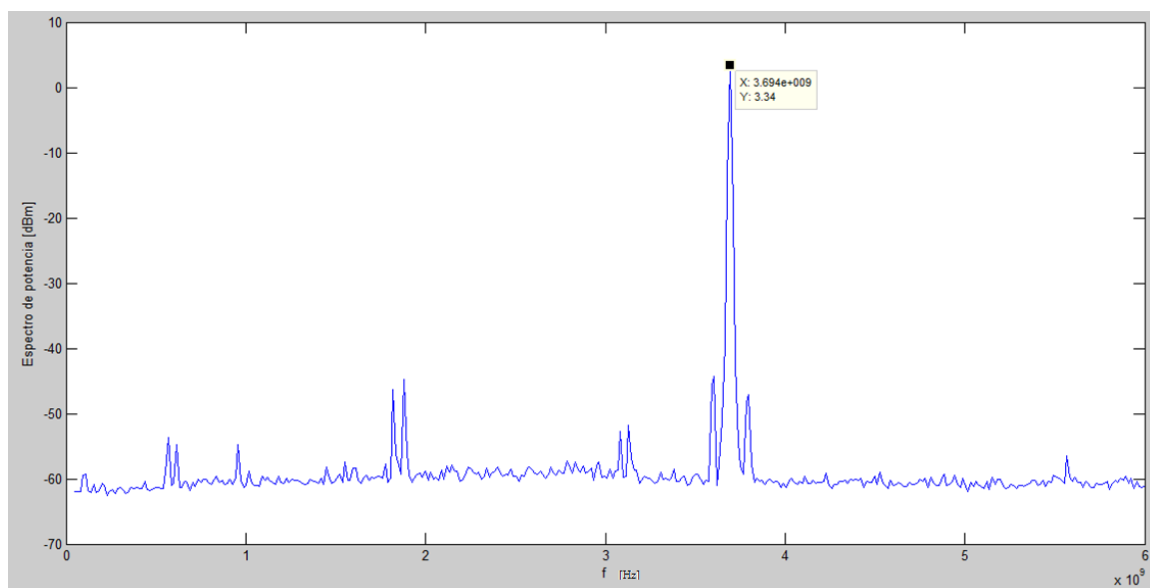


Figura 5.38: Medida 1 con el analizador de espectros para NIC 3 compensado

Como puede verse este tercer NIC seguía oscilando a pesar de haberle introducido el circuito de compensación mencionado. Esto pudo ser fruto de la gran sensibilidad que presentaba el circuito ante pequeños cambios, pues al mínimo movimiento de los cables que lo alimentaban el comportamiento cambiaba de la siguiente manera:

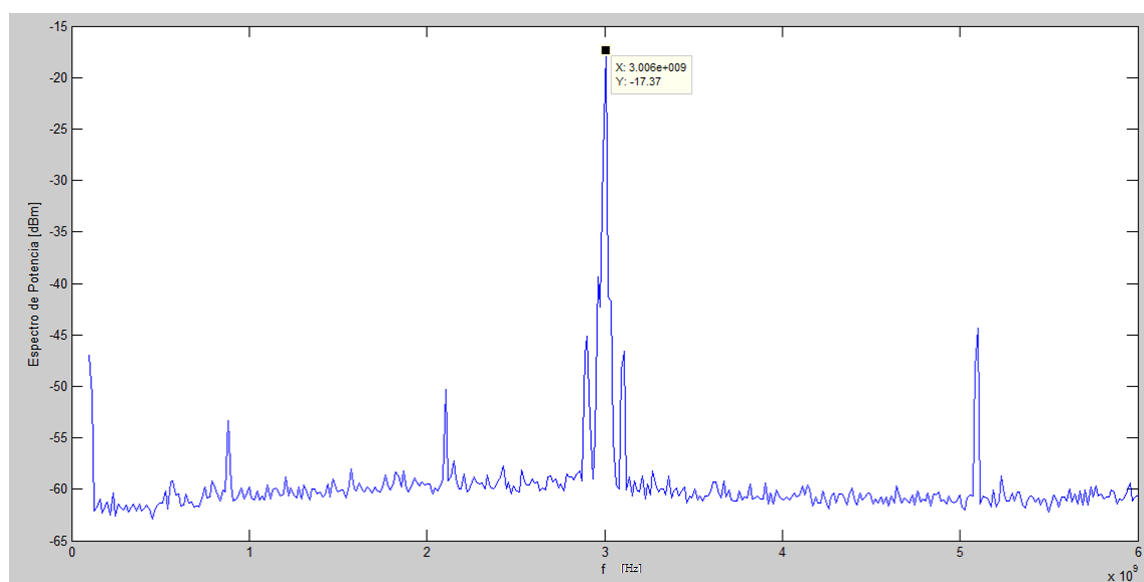
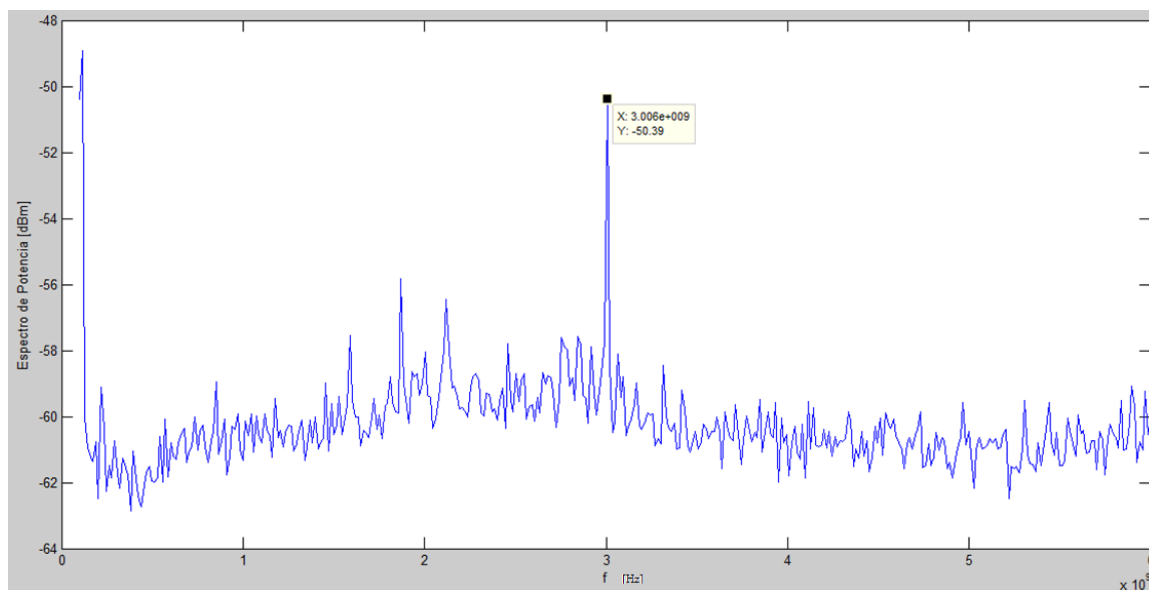


Figura 5.39: Medida 2 con el analizador de espectros para NIC 3 compensado

Las oscilaciones de la gráfica anterior estaban en otras frecuencias y además presentaban amplitudes mucho más pequeñas a las de la figura 5.38, lo que deja ver la volatilidad del resultado de las medidas.



Otras medidas obtenidas fueron las siguientes:

Figura 5.40: Medida 3 con el analizador de espectros para NIC 3 compensado

Se presenta ahora un zoom de la medida 3 para poder observar mejor el comportamiento del circuito:

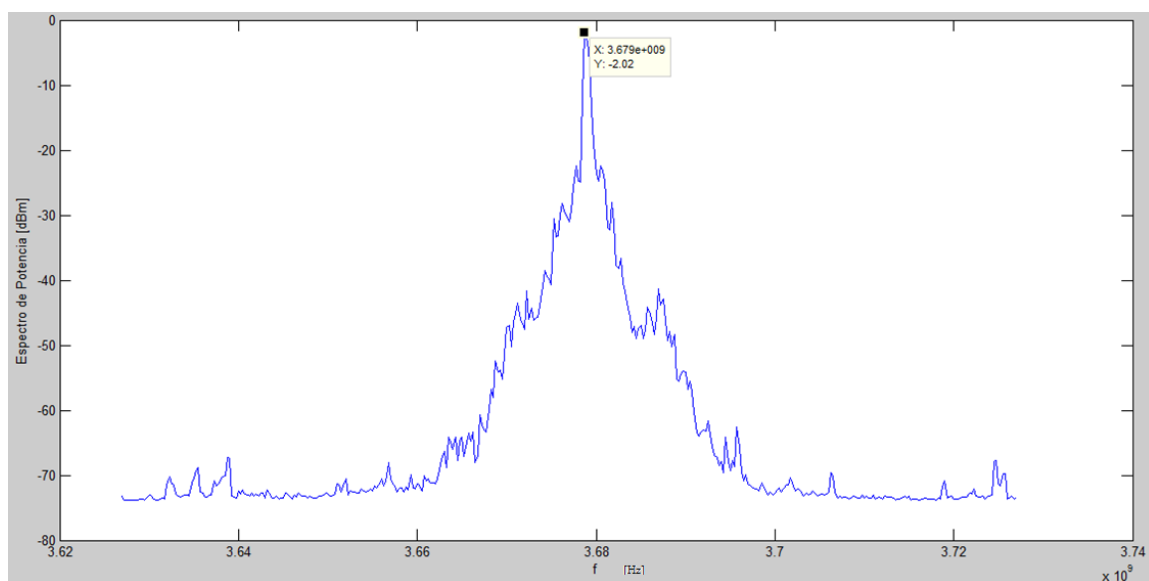


Figura 5.41: Zoom medida 3 con el analizador de espectros para NIC 3 compensado

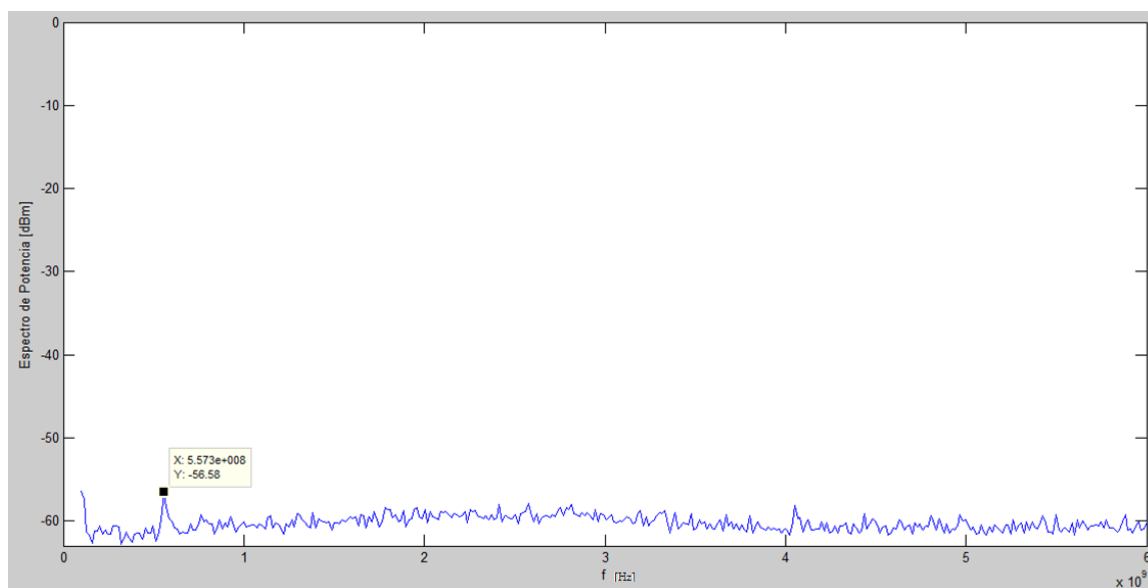


Figura 5.42: Medida 4 con el analizador de espectros para NIC 3 compensado

Como puede verse, en varias gráficas el NIC se muestra estable al ser compensado, que era lo que se esperaba en teoría como se aventuró en el capítulo 3. Esto se puede considerar así porque las oscilaciones presentes en dichas gráficas presentan valores del orden de -50 dBm incluso menos.

Sin embargo, la volatilidad de este resultado era bastante grande, ya que si por alguna razón se alteraba mínimamente la posición de los cables el NIC se ponía a oscilar o dejaba de oscilar en su caso, midiendo el mismo circuito con la misma polarización siempre.

Pese a la volatilidad del resultado comentada, se realizaron medidas con el analizador de redes, encendiendo las fuentes y apagándolas, y en este caso parecía inicialmente que sí se observaba un comportamiento diferente que era lo lógico (no como con el NIC 1).

Al realizar la compensación del NIC, lo que realmente se midió no era la impedancia de entrada de dicho NIC, sino esa impedancia con una resistencia de $100\ \Omega$ que se añadió y con el condensador C2 para compensar. Por tanto, se llevó a cabo en este caso un post-procesado al igual que para el NIC 1.

Tras observar las medidas en el analizador de redes, al intentar post-procesar las medidas, se observó que el comportamiento seguía sin ser el correcto y que aunque inicialmente parecía que sí funcionaba (apagando y encendiendo las fuentes) esto no era así.

Por tanto, de nuevo en esta ocasión se tuvo que concluir desafortunadamente que el NIC 3 tampoco presentó buenos resultados concluyentes.

Tal y como se ha ido dejando ver para los 3 NICs medidos, la polarización resulta ser un problema a la hora de tener el mismo punto de polarización para los diferentes transistores del circuito. Esto es así debido a que tienen parámetros diferentes (g_m ...etc.) y provoca que quizás no se cumplan las ecuaciones teóricas deducidas para la impedancia de entrada en el capítulo 4, por tanto, pudiera ser que no se invirtieran impedancias.

Además parece que la volatilidad de las polarizaciones también es un factor determinante para que los NICs se comporten de un modo correcto y no oscilen. El número de conexiones y la longitud de las mismas fueron otros dos factores que se pusieron encima de la mesa en busca de las posibles razones por las que los circuitos no funcionaban, por tanto, se decidió ir en la línea de unos diseños más compactos.

Por tanto, se propone a continuación usar un encapsulado que contiene dos transistores BJT lo más iguales posibles y su layout fue diseñado para tener el menor número de conexiones posibles, con lo que aparentemente se pueden obtener ventajas.

NIC 4:

El cuarto de todos los NIC fabricados tiene el siguiente aspecto:

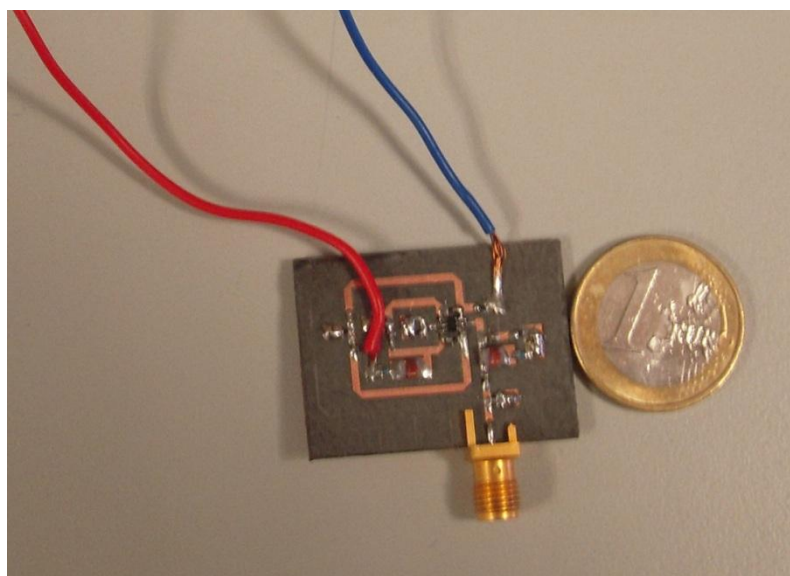


Figura 5.43: Prototipo 4

Una vez fabricado, se ha procedido a medirlo tal y como se lleva haciendo hasta ahora:

En este caso se llevaron a cabo las medidas sin y con compensación, al igual que para los NICs anteriores y con un esquema muy parecido al del NIC 1, pues el este NIC es el mismo sólo que se ha incluido el encapsulado BFM505 que trae consigo a los dos transistores BJT.

La ventaja ya adelantada de este esquema era el tener los dos transistores que forman el circuito lo más parecidos posibles para tener un único punto de polarización del circuito. De esta manera nuestro NIC debía invertir según la expresión calculada en el capítulo 4. Lo que no se sospechaba antes de realizar las medidas eran los problemas que iban a surgir nuevamente.

Se muestran a continuación las medidas realizadas con el analizador de espectros con el circuito ya “compensado”:

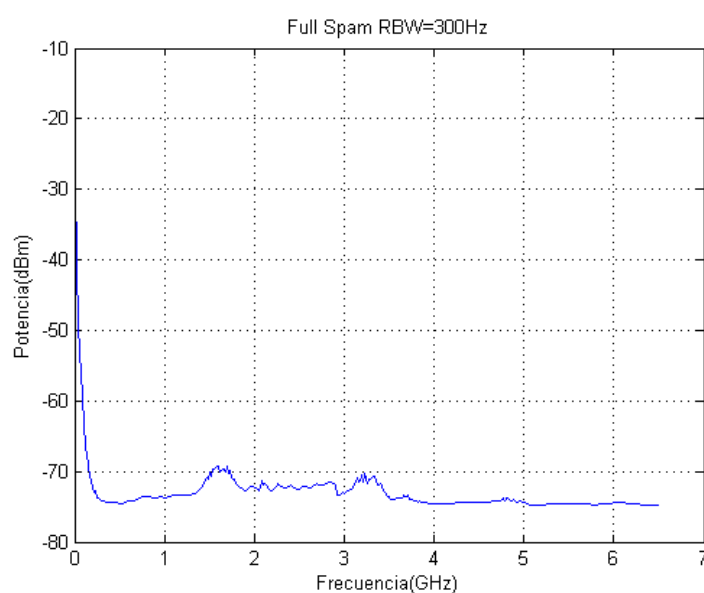


Figura 5.44: Medida 1 con el analizador de espectros para NIC 4

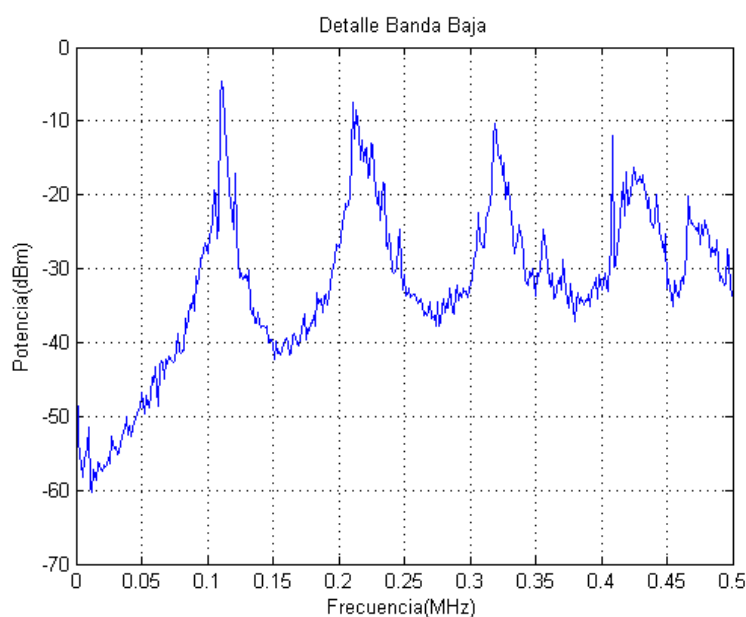


Figura 5.45: Zoom medida 1 con el analizador de espectros para NIC 4

Como puede verse a partir de las anteriores figuras, en este último caso desgraciadamente el NIC también presenta inestabilidades. Esto se refleja sobre todo en la figura 5.45 con oscilaciones cercanas a los -5 dBm, es decir, de magnitud considerable.

En la figura 5.45 se representa el zoom de la figura 5.44, donde se observan mejor las oscilaciones en la banda baja de frecuencias. Además pese a que no se presenten más gráficas, es destacable que dichas oscilaciones se producían a diferentes frecuencias y con diferentes magnitudes, por lo que en este caso sigue presente la gran volatilidad que caracteriza todas las medidas llevadas a cabo hasta el momento.

Con todo lo dicho, se puede concluir en este caso que el NIC 4 tampoco funcionó correctamente y se deja ver de nuevo el verdadero escollo de este tipo de circuitos: las grandes inestabilidades que presentan.

5.4 Problemas: estabilidad

Tal y como ya se venía apuntando desde el apartado 3.5.4 el gran problema a resolver para los NICs es la inestabilidad que presentan inherentemente por modelar capacidades e inductancias negativas.

En teoría, dicha inestabilidad pudiera ser controlada añadiendo al NIC correspondiente una capacidad y/o bobina positiva en serie o en paralelo de forma que la capacidad y/o bobina total de este nuevo circuito fuera positiva y, por tanto, estable.

Sin embargo, del mismo modo que se ha comprobado con los NIC 1, 2 y en parte con el NIC 3, en la práctica cambia en cierta medida el asunto, ya que aun consiguiendo una inductancia (capacidad) total positiva añadiéndole al NIC elementos distribuidos el circuito sigue siendo de alguna forma inestable.

En dicha inestabilidad juegan un papel importante los problemas de polarización mencionados al realizar las medidas y la excesiva sensibilidad que presentan estos circuitos ante cualquier mínimo cambio físico, tal y como se ha podido comprobar con el NIC 3, que funcionaba a intervalos.

Tras el análisis de los resultados obtenidos se analizaron algunas de las posibles causas que pudieran existir para obtener este comportamiento de los NICs.

Dicho lo cual, las causas mencionadas para la inestabilidad de los NICs son:

- Diferencias en los transistores que forman el NIC, (que conducen a puntos de polarización diferentes).
- Influencia de los condensadores parásitos de los transistores del NIC.

- Influencia de las bobinas de choque de polarización y elementos distribuidos que ayuden al NIC a oscilar más aún.
- Influencia de la longitud de las líneas que interconectan el circuito y del número de conexiones, cuanto más compacto sea el circuito mejor.
- La posible existencia de problemas teóricos, (no sólo tecnológicos), en los que se deba profundizar más.

Como puede verse, las cuatro primeras constituyen fundamentalmente problemas tecnológicos, mientras que la quinta se trata de un problema más teórico y de estudiar a largo plazo.

Por tanto, en este trabajo se trató de mejorar el diseño subsanando las primeras fuentes de error posibles: diferencias en los NICs e influencia de las bobinas de polarización y, por último, número y longitud de las conexiones. Con esta idea se llevaron a cabo los NICs 2, 3 y 4. Los dos primeros se ayudaban de las ventajas que brinda la tecnología FET en estos aspectos y el último, pese a ser BJT, utiliza un encapsulado con el que en teoría se diseñaron el mínimo número de conexiones posibles para el circuito y se garantizaba que los dos transistores pareados eran idénticamente iguales.

A pesar de que los tres primeros NICs no funcionaron como debieran, se intentaron buscar en la medida de lo posible las razones de todo aquello, y por tanto, sacar algunas conclusiones que guiasen el camino a seguir de los futuros diseños. De todo esto surgieron varias de las ideas comentadas en un intento de paliar de alguna manera la inestabilidad y se construyó el NIC 4, que también fue inestable.

Dicho lo cual, lo que sería recomendable es seguir la línea de diseño del NIC 4 pero utilizando tecnología FET, es decir, buscar un encapsulado implementado con dicha tecnología que haga posible juntar las ventajas de los FETs frente a los BJT, ya mencionadas, y las ventajas de usar este encapsulado.

Además, tal y como puede verse, lo que se ha tratado con mayor profundidad en este trabajo en cuanto a la estabilidad se refiere son los problemas tecnológicos que se describían justo arriba, dejando de alguna manera apartados los problemas teóricos que puede haber detrás ante la falta de un criterio uniforme y claro en este aspecto.

Sin embargo, se hace fuerte la idea de que es necesario que, además de tratar los problemas tecnológicos en base a las evidencias técnicas que puedan surgir, existen problemas teóricos detrás de la inestabilidad de los NICs que hay que estudiar más a fondo. En [31], [32] y [33] se empiezan a estudiar de diversas maneras estos problemas de estabilidad y se arrojan algunas ideas al respecto.

En [31] se aborda la idea de que los NICs deben analizarse no como circuitos de 2 puertos, como hemos hecho hasta ahora, pues de esta forma se puede ignorar la existencia de polos en el semiplano derecho de Laplace, sino como redes de más nodos. Con esto, la matriz de parámetros S se complica y en [31] se empieza a tratar el cálculo de los polos en este caso.

Es decir, los análisis más clásicos sobre estabilidad, basados en factores como por ejemplo el factor de Rollet, sólo son válidos si no se tienen polos en el semiplano derecho, si no es así es preciso realizar otro análisis. Por tanto, el hecho de que nos encontremos dentro de la Carta de Smith es condición necesaria pero no suficiente para garantizar la estabilidad de los NICs.

La dificultad radica en que muchas veces, dado el análisis de 2 puertos que se hace para los NICs, se pueden ignorar polos del semiplano derecho, por lo que se podrían llegar a conclusiones erróneas sobre la estabilidad.

En [31] se empieza a realizar un análisis más complejo del NIC que el basado en dos nodos (puertos), calculándose la matriz de parámetros S y los polos del circuito. Con todo lo dicho resultaría interesante profundizar más en el estudio de la estabilidad de los NICs y encontrar la manera de detectar a priori los polos del semiplano derecho mencionado, que no es en absoluto trivial.

5.5 Conclusiones

Las principales conclusiones que se pueden alcanzar en este capítulo son:

- Tal y como se ha comprobado a nivel práctico, la inestabilidad es el principal impedimento para el funcionamiento y aplicación de los NICs.
- Dicha inestabilidad se ve influenciada por las diferencias existentes en los transistores realmente, lo que provoca tener polarizaciones diferentes.
- Los NICs implementados presentan una excesiva sensibilidad ante cualquier pequeño cambio que pudiera producirse (posición de los cables...etc.). Esto hace que no se tenga un funcionamiento con continuidad en el tiempo muchas veces.
- Los condensadores parásitos de los transistores del NIC pudieran afectar de alguna manera al comportamiento inestable de dichos NICs.
- También pueden influir las bobinas de choque de polarización y elementos distribuidos que ayuden al NIC a oscilar más aún.
- Se contempla asimismo la influencia de la longitud de las líneas que interconectan el circuito y del número de conexiones en el funcionamiento inestable del NIC, cuanto más compacto sea el circuito mejor.
- Se intuye la posible existencia de problemas teóricos, (no sólo tecnológicos), en los que se deba profundizar mucho más.

Capítulo 6

Conclusiones y futuras líneas de trabajo

6.1 Conclusiones

En este proyecto se ha llevado a cabo una revisión de los principales conceptos relacionados con los *metamateriales*, haciendo especial hincapié en la limitación de ancho de banda que poseen cuando se modelan como algo pasivo. De este modo se ha encontrado una forma de librarse de dicha limitación si se viola el teorema de Foster, es decir, usando elementos activos denominados redes de Non-Foster.

Dichas redes se ha visto que hacen uso de capacidades e inductancias negativas que se implementan a través de NICs. A partir de aquí se han analizado las diversas aplicaciones que existen y han surgido últimamente para este tipo de circuitos y que motivan que en trabajos como éste se obtengan resultados satisfactorios para poderlas poner en práctica.

Una vez se ha tenido en consideración el motivo por el cual resulta interesante obtener NICs que funcionen correctamente, se han estudiado dos topologías de dichos NICs, tanto con tecnología BJT como con tecnología FET.

De este estudio, y tras obtener buenos resultados en simulación para las dos topologías de NICs, se concluye que:

- La impedancia de entrada del NIC con tecnología BJT es directamente proporcional a la impedancia de carga negada y escalada por una constante, mientras que la impedancia de entrada del NIC con tecnología FET es inversamente proporcional a dicha impedancia de carga también negada y escalada.
- La tecnología FET puede ser más adecuada para implementar NICs estables debido a que nos podemos ahorrar gran parte de la polarización, pudiendo así eliminar elementos como las bobinas de choque que pueden contribuir aún más a que el NIC oscile.
- Además los puntos de trabajo de los dos transistores que conforman el circuito deben ser iguales o lo más parecidos posibles para un correcto funcionamiento del NIC.
- Al variar el comportamiento de los condensadores parásitos de los transistores, la impedancia de entrada del circuito varía pero levemente, no resultando éste un factor clave en el diseño. En cuanto a la estabilidad no se podría afirmar tanto, ya que sí pueden influir estos condensadores parásitos.
- El ancho de banda de trabajo del NIC se ve limitado lógicamente por el ancho de banda en el que funcionan los transistores que forman parte de él, lo que se pone de manifiesto al usar transistores con modelado no lineal. Este comportamiento puede ser simulado al introducir una β dispersiva en el modelo lineal.

Tras dicho estudio se consiguieron fabricar y medir cuatro prototipos de NICs, dos con tecnología BJT y dos con tecnología FET y una polarización más sencilla, obteniéndose resultados dispares y en cierta medida esperados por otra parte. Dichos diseños se llevaron a cabo de una manera progresiva analizando los resultados que se iban obteniendo para el circuito anterior e intentando introducir mejoras que paliasen los problemas que surgían.

El primero de los NICs fabricados (BJT) oscilaba, así como el segundo (FET). En cuanto al tercer NIC es destacable que presentaba oscilaciones unas veces sí y otras no, dejándose de manifiesto en este caso más si cabe la enorme sensibilidad que estos circuitos presentan ante cualquier mínimo cambio.

Pese a las esperanzas que había puestas en el NIC 4, éste también resultó ser inestable.

Con todo lo experimentado a lo largo de este trabajo, se puede concluir que la estabilidad es el verdadero escollo que presentan los NICs y es lo que principalmente limita la aplicación y el funcionamiento de este tipo de estructuras.

Los problemas de estabilidad apuntan a ser el motivo primordial por el que muy poca gente en la comunidad científica se atreve a arrojar resultados positivos para NICs a nivel práctico, más allá de la simulación.

Quizás dichos problemas vengan de la mano con la falta de conocimientos y estudios existentes en lo que a la estabilidad de los NICs se refiere, como los hay para amplificadores en RF, por ejemplo. Con lo que, como ya se apuntaba en el capítulo 5, es preciso profundizar más en el estudio de la estabilidad de los NICs.

Los NICs son intrínsecamente inestables debido a que modelan capacidades e inductancias negativas. Para poder ser medidos deben ser estables, por lo que se le añaden otros elementos distribuidos que contribuyen a que la capacidad o inductancia total sea positiva, consiguiéndose teóricamente el objetivo requerido. En la práctica se ha demostrado en este trabajo que esto no ocurre siempre así.

Algunas de las posibles causas encontradas para la inestabilidad de los NICs son:

- Diferencias en los transistores que forman el NIC, (que conducen a puntos de polarización diferentes).
- Influencia de los condensadores parásitos de los transistores del NIC.
- Influencia de las bobinas de choque de polarización y elementos distribuidos que ayuden al NIC a oscilar más aún.
- Se contempla asimismo la influencia de la longitud de las líneas que interconectan el circuito y del número de conexiones en el funcionamiento inestable del NIC, cuanto más compacto sea el circuito mejor.
- La posible existencia de problemas teóricos, (no sólo tecnológicos), en los que se deba profundizar mucho más.

Por tanto, con este trabajo se pone de manifiesto una vez más la necesidad existente por seguir investigando este tipo de estructuras y de profundizar mucho más en realizar estudios de estabilidad que unifiquen y clarifiquen así las posturas en este ámbito para poder avanzar.

6.2 Aportaciones

Las aportaciones que se realizan en este proyecto son principalmente las siguientes:

- Evaluación de la limitación en ancho de banda que presentan los *metamateriales pasivos* y proposición de una alternativa: utilización de Redes de Non-Foster materializadas en forma de NICs.

- Estudio de las posibles aplicaciones que puede tener el uso de los denominados NICs.
- Análisis de dos topologías de NIC concretas, con tecnología BJT y FET, consiguiéndose unos resultados coherentes y positivos en simulación.
- Fabricación y medida de las dos topologías de NIC mencionadas invirtiendo una inductancia de 47 nH, con resultados dispares. Esto supone un cierto avance, pues no hay hoy en día casi nadie, entre la comunidad científica, que presente resultados a nivel práctico.

En definitiva, en este proyecto se ha intentado diseñar y construir NICs estables para poder así llevar a cabo su inmediata aplicación.

6.3 Líneas futuras de trabajo

Las líneas de trabajo que se pueden desarrollar en el futuro para continuar este trabajo son las siguientes:

- Realizar un estudio en profundidad en cuanto a la estabilidad de los NICs se refiere que dé cierta claridad al asunto.
- Estudiar otras topologías de NICs además de las aquí presentadas.
- Continuar con la línea de actuación empezada en este trabajo para conseguir NICs estables: reducción de los elementos distribuidos, del número de conexiones de los circuitos e intentar obtener transistores idénticos usando encapsulados que los contengan.
- Conseguir pasar de los buenos resultados en simulación y llevarlos a la práctica construyendo NICs con un buen comportamiento y estables.
- Una vez conseguidos prototipos de NICs estables, tras su construcción y medida, poder aplicarlos a los numerosos campos mencionados en este trabajo.

Glosario

1D	One dimension	Una dimensión
1D	Two dimensions	Dos dimensiones
AWR	Advancing the wireless revolution	Avance de la revolución inalámbrica
BJT	Bipolar Junction Transistor	Transistor de unión bipolar
CRLH	Composite Right/LeftHanded	Compuesto diestro/zurdo
DC	Direct current	Corriente continua
DNG	Double-negative	Doble negativo
DPS	Double-positive	Doble positivo
EM	Electromagnetic	Electromagnética
ENG	Epsilon-negative	Epsilon negativa
ENZ	Epsilon-near-zero	Epsilon cerca de cero
FET	Field-Effect Transistor	Transistor de efecto de campo
HEMT	High electron mobility transistor	Transistor de alta movilidad de electrones
IC	Integrated chip	Chip integrado
LH	Left Handed	A izquierdas

LHM	Left Handed Material	Material a izquierdas
MMIC	Monolithic Microwave Integrated Circuits	Circuitos integrados monolíticos de microondas
MNG	Mu-negative	Mu negativa
MNZ	Mu-near-zero	Mu cerca de cero
MTMS	Metamaterials	Metamateriales
NIC	Negative Impedance Converter	Convertidor de impedancias negativas
OCS	Open-Circuit-Stable	Estable en circuito abierto
pHEMT	Pseudomorphic High Electron Mobility Transistor	Transistor de alta movilidad de electrones pseudomórfico
RF	Radio-Frequency	Radiofrecuencia
RH	Right Handed	A derechas
RHM	Right Handed Material	Material a derechas
SCS	Short-Circuit Stable	Estable en cortocircuito
SNR	Signal to noise ratio	Relación señal a ruido
YST	Servo Yamaha Technology	Tecnologías Servo Yamaha

Referencias

- [1] C. Caloz y T. Itoh, "Electromagnetic Metamaterials: Transmission Line Theory and Microwave Applications", New York, Wiley, 2004.
- [2] V. Veselago, "The electrodynamics of substances with simultaneously negative values of ϵ y μ ". Soviet Physics Uspekhi, Vol. 10, No. 4, pp. 509-514, 1968.
- [3] D. R. Smith, W. J. Padilla, D. C. Vier, S. C. Nemat-Nasser y S. Schultz, "Composite medium with simultaneously negative permeability and permittivity". Physics Rev. Lett., Vol. 84, No. 18, pp. 4184-4187, May 2000.
- [4] N. Engheta y R.W. Ziolkowski, "A positive Future for Double-Negative Metamaterials". *IEEE Transactions on Microwave Theory and Techniques*, Vol. 53, No. 4, pp. 1535-1556, April 2003.
- [5] David. M. Pozar, "Microwave Engineering". John Wiley & Sons, 2005.
- [6] S. A. Tretyakov, S.I. Maslovski, "Veselago Materials: What is Possible and Impossible about the Dispersion of the Constitutive Parameters", IEEE Trans. On Antennas and Propagation, Vol. 49, No. 1, pp. 37-43, February 2007.
- [7] S. Hrabar, I. Krois, I. Bonic, A. Kirichenko, "Basic Concepts of Active Dispersionless Metamaterial based on Non-Foster Elements", Proc. on ICeCOM 2010, p.p. 85-88, Dubrovnik, September 2010
- [8] N. Engheta y R.W. Ziolkowski, "Metamaterials. Physics and Engineering Explorations". IEEE Press Editorial Board.
- [9] James T. Aberle, Robert Loepsinger-Romak, "Antennas with Non-Foster Matching Networks", Morgan & Claypool Publishers, 2007.
- [10] Robert E. Collin, "Foundations for Microwave engineering" New York McGraw-Hill, 1992.
- [11] S. Hrabar, I. Krois, A. Kirichenko, "Towards active dispersionless ENZ metamaterial for cloaking applications", *Metamaterials 2009*, London, Vol. 4, Issues 2-3, pp. 89-97.
- [12] S. Hrabar, I. Krois, I. Bonic, A. Kirichenko, "Non-Foster elements-new path towards broadband ENZ and MNZ metamaterials", *Proceedings of the 5th European Conference on Antennas and Propagation (EUCAP)*, April 2011, Rome, pp. 2674 - 2677.

- [13] S. Sussman-Fort, R. M. Rudish, “Non-Foster impedance matching of electrically small antennas”, *IEEE Transactions on Antennas and Propagation*, Agosto 2009, pp. 2230-2238.
- [14] Song, Keum-Su y Rojas, Roberto G. “Electrically small wire monopole antenna with Non-Foster impedance element”. *Antennas and Propagation (EuCAP)*, 2010 Proceedings of the Fourth European Conference on April 2010.
- [15] G. Bit-Babik, C. Di Nallo, J. Svelj, A. Faraone, “Small Wideband Antenna with Non-Foster Loading Elements”. *Proc. on Int. Conf. on Electromagnetics in Advanced Applications*, Sept. 2007, Torino, pp. 105-107.
- [16] G. Bit-Babik, C. Di Nallo, J. Svelj, A. Faraone, “Wideband antenna using non-Foster loading elements”, *Antennas and Propagation Society International Symposium*, 2007, pp. 4501-4504.
- [17] Stavros Koulouridis and John L. Volakis, “Non-Foster circuits for small broadband antennas”, *Antennas and Propagation Society International Symposium*, 2009, pp. 1-4.
- [18] Svilen Kolev, Bruno Delacressonniere, Jean-Luc Gautier, “Using a Negative Capacitance to Increase the Tuning Range of a Varactor Diode in MMIC Technology”, *IEEE Transactions on Microwave Theory and Techniques*, Vol. 49, No. 12, December 2001 2425-2430.
- [19] J. G. Linvill, “Transistor Negative Impedance Converters,” *Proc. IRE*, vol. 41, pp. 725–729, Jun. 1953.
- [20] J. L. Merrill, “Theory of the negative impedance converter,” *Bell Syst. Tech. J.*, Vol. 30, pp. 88–109, Jan. 1951.
- [21] J. D. Brownlie, “On the stability properties of a negative impedance converter,” *IEEE Trans. Circuit Theory*, vol. CT-13(1), pp. 98–99, Mar. 1966.
- [22] R. F. Hoskins, “Stability of negative impedance converters,” *Electron. Lett.*, vol. 2, no. 9, p. 341, Sept. 1966.
- [23] R. D. Middlebrook, “Measurement of loop gain in feedback systems,” *Int. J. Electron.*, vol. 38, no. 4, pp. 485–512, April 1975.
- [24] S. E. Sussman-Fort, “Matching network design using non-Foster impedances,” *Int. J. RF Microw. Comput.-Aided Eng.*, vol. 16, no. 2, pp. 135–142, Mar. 2006.
- [25] R. M. Rudish and S. E. Sussman-Fort, “Non-Foster impedance matching improves S/N of wideband electrically small VHF antennas and arrays,” presented at the *IASTED Conf. on Antennas, Radar and Wave Propag.*, Banff, AB, Canada, 2005.

- [26] J. T. Aberle, "Two-port representation of an antenna with application to non Foster matching networks," *IEEE Trans. Antennas Propag.*, vol. 56, no. 5, pp. 1218–1222, May 2008.
- [27] S. E. Sussman-Fort, "Gyrator-based biquad filters and negative impedance converters for microwaves," *Int. J. RF Microw. Comput.-Aided Eng.*, (Special Issue on Netw. Synthesis Method. Microw. De.), vol. 8, no. 3, pp. 86–101, Mar. 1998.
- [28] T. Yanagisawa, "RC active networks using current inversion type negative impedance converters," *IRE Trans. Circuit Theory*, pp. 140–144, Sep. 1957.
- [29] C. K. Kuo and K. L. Su, "Some new four terminal NIC circuits," *IEEE Proc. Circuit Theory*, pp. 379–381, Agosto 1969.
- [30] C. K. Kuo, "Realization of negative-immittance converters and negative resistances with controlled sources," *School Elec. Eng., Georgia Inst. Technol., Atlanta, Res. Rep. 67-9*, Diciembre 1967.
- [31] A. Platzker, W. Struble, "Rigorous Determination of the Stability of Linear N-Node Circuits From Network Determinants and the Appropriate Role of the Stability Factor K of their Reduced Two-Ports", *Third International Workshop on Integrated Non-Linear Microwave and Millimeterwave Circuits*, pp. 93-107, Duisburg, Germany, October 1994.
- [32] R.W. Jackson, "Rollet Proviso in the *Stability of Linear Microwave Circuits-A Tutorial*", *Microwave Theory and Techniques*, Vol. 54, No.3, pp. 993-1000, March 2006.
- [33] V. González-Posadas, J.L. Jiménez-Martín, A. Parra-Cerrada, D. Segovia-Vargas, L.E. García-Mñoz, "Oscillator Accurate Design Linear Analysis and Design. Classic Linear Methods Review and Comments", *Progress in Electromagnetics Research*, Vol. 118, pp. 89-116, 2011.

Anexo

Presupuesto

El proyecto se ha desarrollado en varias etapas. La primera consiste en llevar a cabo un cierto análisis del estado del arte de los temas de los que trata este trabajo: *metamateriales* y NICs.

A continuación se pasó a realizar un estudio previo de dos topologías de NICs, una con tecnología BJT y otra con FET. El siguiente paso fue centrarse en la primera topología con tecnología BJT, desarrollándose numerosas simulaciones para ver su comportamiento y culminando todo esto con las correspondientes fases de fabricación y medida del prototipo de NIC obtenido.

Después, se retomó la tecnología FET, con la topología 2 de NIC, diseñándose, construyéndose y midiéndose dos prototipos de NIC con esta tecnología que tenían ventajas en cuanto a polarización se refiere con respecto a la tecnología BJT.

Por último, se intentó mejorar el comportamiento de la topología 1 utilizando transistores BJT pareados, es decir, incluidos ambos en un encapsulado. Con estos nuevos elementos, se volvió a construir y medir la topología 1.

Todas las etapas mencionadas tienen su particular desarrollo y están plasmadas en el diagrama de Gantt que se muestra a continuación en la figura 9.1:

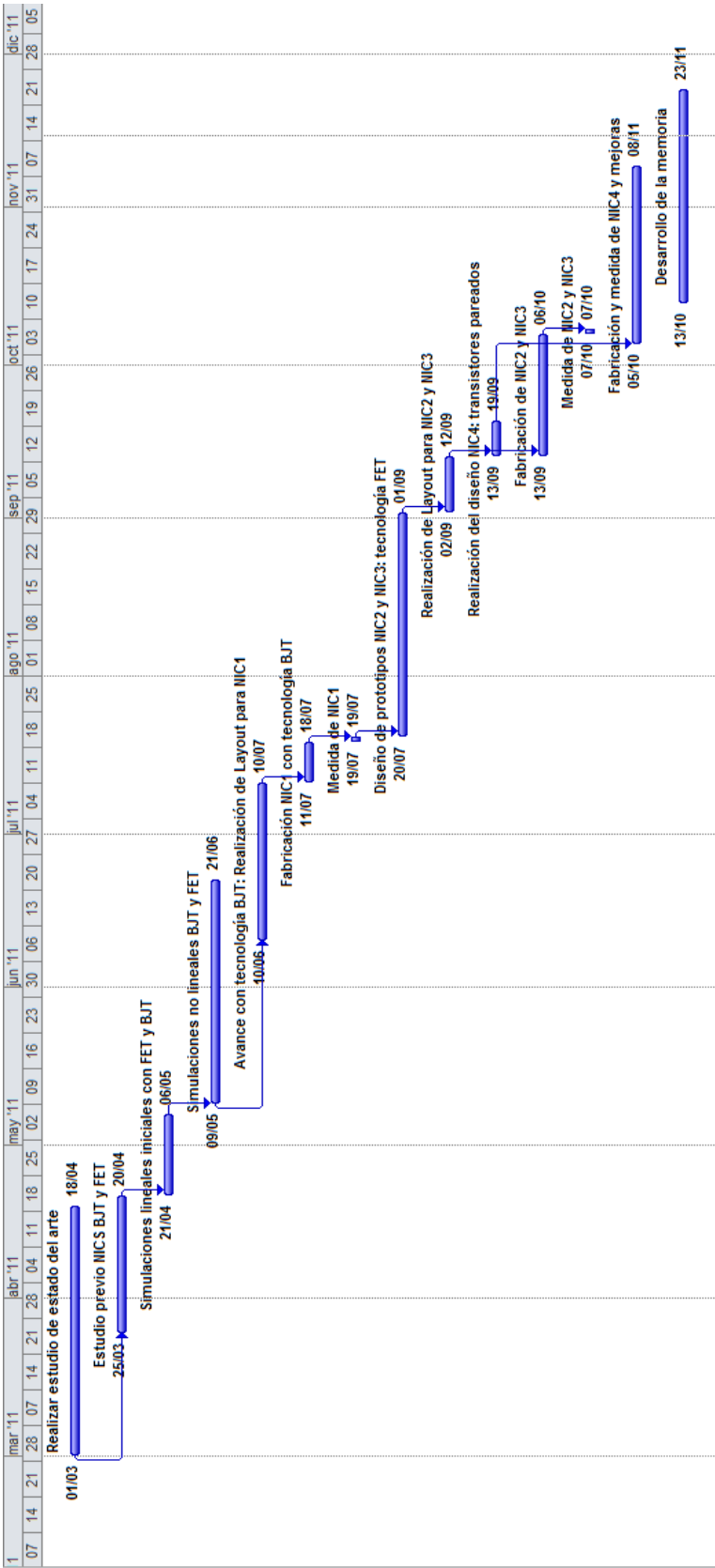


Figura 9.1: Diagrama de Gantt del proyecto

Capítulo 9: Presupuesto

El desglose de costes de personal, costes de equipo y otros costes directos que han tomado partido en este proyecto, se encuentra en la siguiente tabla:



UNIVERSIDAD CARLOS III DE MADRID
Escuela Politécnica Superior

PRESUPUESTO DE PROYECTO

1.- Autor: Eva Moreno Sanz

2.- Departamento: TSC

3.- Descripción del Proyecto:

- Título: Contribuciones al desarrollo de convertidores de impedancia negativa en frecuencias de UHF
- Duración (meses) 9
Tasa de costes indirectos: 20%

4.- Presupuesto total del Proyecto (valores en Euros):

26.723 Euros

5.- Desglose presupuestario (costes directos)

PERSONAL

Apellidos y nombre	N.I.F. (no rellenar - solo a título informativo)	Categoría	Dedicación (hombres mes) ^{a)}	Coste hombre mes	Coste (Euro)	Firma de conformidad
Moreno Sanz Eva		Ingeniero	5,48	2.694,39	14.765,26	
Segovia Vargas Daniel		Ingeniero Senior	0,686	4.289,54	2.942,62	
Ugarte Muñoz Eduardo		Ingeniero Senior	0,762	4.289,54	3.268,63	
Tecnico Laboratorio		Tecnico	0,1372	2.694,39	369,67	
					0,00	
Hombres mes 7,0652				Total	21.346,18	

^{a)} 1 Hombre mes = 131,25 horas. Máximo anual de dedicación de 12 hombres mes (1575 horas)
Máximo anual para PDI de la Universidad Carlos III de Madrid de 8,8 hombres mes (1.155 horas)

EQUIPOS

Descripción	Coste (Euro)	% Uso dedicado proyecto	Dedicación (meses)	Periodo de depreciación	Coste imputable ^{d)}
Analizador de espectros	130.000,00	100	0,13	60	281,67
Analizador de redes	100.000,00	100	0,13	60	216,67
Ordenador	1.000,00	100	6,50	60	108,33
Programas simulacion	2.000,00	100	5	60	166,67
Total					773,33

^{d)} Fórmula de cálculo de la Amortización:

$$\frac{A}{B} \times C \times D$$

A = nº de meses desde la fecha de facturación en que el equipo es utilizado
B = periodo de depreciación (60 meses)
C = coste del equipo (sin IVA)
D = % del uso que se dedica al proyecto (habitualmente 100%)

SUBCONTRATACIÓN DE TAREAS

Descripción	Empresa	Coste imputable
Total		0,00

OTROS COSTES DIRECTOS DEL PROYECTO^{d)}

Descripción	Empresa	Costes imputable
Costes prototipos	UC3M	150,00
Total		150,00

^{d)} Este capítulo de gastos incluye todos los gastos no contemplados en los conceptos anteriores, por ejemplo: fungible, viajes y dietas, otros,...

6.- Resumen de costes

Presupuesto Costes Totales	Presupuesto Costes Totales
Personal	21.346
Amortización	773
Subcontratación de tareas	0
Costes de funcionamiento	150
Costes indirectos	4.454
Total	26.723

Figura 9.2: Presupuesto del proyecto

Capítulo 9: Presupuesto

Con todo, se puede concluir que el presupuesto total de este proyecto asciende a la cantidad de 26.723 €.